

**UNIVERSIDADE DO ESTADO DE SANTA CATARINA
CENTRO DE CIÊNCIAS TECNOLÓGICAS
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
BACHARELADO EM ENGENHARIA ELÉTRICA**

BRUNO VERONEZI FUENTES

**ESTUDO DO CONVERSOR NPC TRIFÁSICO E PROJETO DE CONTROLE
VETORIAL PARA CONEXÃO COM A REDE ELÉTRICA**

JOINVILLE

2016

**UNIVERSIDADE DO ESTADO DE SANTA CATARINA
CENTRO DE CIÊNCIAS TECNOLÓGICAS
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
BACHARELADO EM ENGENHARIA ELÉTRICA**

BRUNO VERONEZI FUENTES

**ESTUDO DO CONVERSOR NPC TRIFÁSICO E PROJETO DE CONTROLE
VETORIAL PARA CONEXÃO COM A REDE ELÉTRICA**

Trabalho de conclusão apresentado ao curso de Engenharia Elétrica do Centro de Ciências Tecnológicas, da Universidade do Estado de Santa Catarina, como requisito parcial para a obtenção do grau de Bacharel em Engenharia Elétrica.

Orientador: Prof. Dr. Joselito Anastácio Heerd

JOINVILLE

2016

**"ESTUDO DO CONVERSOR NPC TRIFÁSICO E PROJETO DE
CONTROLE VETORIAL PARA CONEXÃO COM A REDE ELÉTRICA"**

por

Bruno Veronezi Fuentes

Este Trabalho de Conclusão de Curso foi julgado adequado para a obtenção
do título de

Bacharel em Engenharia Elétrica

e aprovado em sua forma final pelo

CURSO DE BACHARELADO EM ENGENHARIA ELÉTRICA DO
CENTRO DE CIÊNCIAS TECNOLÓGICAS DA
UNIVERSIDADE DO ESTADO DE SANTA CATARTINA

Dr. Joselito Anastácio Heerd
CCT/UDESC (Orientador/presidente)

Banca Examinadora:

Dr. Sérgio Vidal Garcia Oliveira
CCT/UDESC/FURB

Joinville, 29 de Junho 2016.

Dr. Gierry Waltrich
INEP/UFSC

Dr. Yales Rômulo de Novaes
CCT/UDESC

Dedico este trabalho aos meus pais, Cássia e Nelson, ao meu irmão Lucas, à minha namorada, Ana Maria, aos meus amigos e a todos que sempre me apoiaram.

AGRADECIMENTOS

À minha família, pelos valores passados e por sempre me apoiarem em todos os momentos, e pela dedicação para me proporcionarem oportunidades únicas de desenvolvimento. Espero retribuir tamanho amor à vocês da melhor forma possível durante toda minha caminhada.

À minha namorada, pelo companheirismo, por sempre me confortar nas horas mais difíceis e pela compreensão de minhas ausências em dedicação aos estudos.

Ao professor Dr. Joselito Anastácio Heerd, pela atenção, pelas respostas e pelas orientações que fizeram com que este trabalho de conclusão de curso se tornasse uma fonte de muito aprendizado.

À todos os professores, por me motivarem a buscar pelo conhecimento, não só na graduação mas em toda minha vida.

Aos amigos, por todos os momentos e experiências compartilhadas.

"A consciência de que eu vou morrer é que cria o foco que eu tenho estando vivo. É o que cria a urgência da realização, a necessidade de expressar amor. Agora! Não depois, mais tarde. Se você vivesse pra sempre, porque teria de, sequer, sair da cama pela manhã? Você sempre teria o amanhã. Esse não é o tipo de vida que eu quero levar. Eu tenho medo de ter um vida onde eu poderia ter realizado algo e não realizei."

Neil Degrasse Tyson

RESUMO

Este trabalho de conclusão de curso apresenta um estudo sobre conversores multiníveis, iniciando por uma revisão bibliográfica comparando as principais topologias encontradas na literatura bem como suas aplicações. Um estudo sobre o conversor NPC é então realizado, constituindo-se das etapas de operação, bem como o cálculo de perdas para diferentes semicondutores de potência. Com a definição dos componentes a serem utilizados, o projeto de layout da placa do conversor é projetada. A modelagem do conversor faz-se necessária para o projeto de controle, que é realizado vetorialmente em coordenadas $dq0$. De posse das funções de transferência de tensão e corrente da planta, propõe-se um controle da tensão CC e das correntes CA. Os resultados obtidos são apresentados a partir da operação do conversor em malha aberta e malha fechada.

Palavras-chave: Conversores Multiníveis, NPC, Controle Vetorial

ABSTRACT

This paper work presents a study of multilevel converters, starting with a comparative review of the main topologies found in literature and also it's common applications. A study of the NPC converter is then performed, including the operating steps as well as the calculation of losses for different power semi-conductors. Once defined the components to be used, the converter board layout design is started. The mathematical converter modeling is necessary in the control project, which is performed in dq0 coordinates. With the voltage and current transfer functions of the plant, we propose a control of the DC voltage and AC current. The results are presented from the operation of the converter in open and closed loop network.

Keywords: Multilevel converters, NPC, Vector control

LISTA DE FIGURAS

Figura 2.1 Princípio básico de funcionamento de um conversor CC-CA. (a) Dois Níveis; (b) Três níveis; (c) N níveis.	16
Figura 2.2 Topologia VSI monofásica	18
Figura 2.3 Inversor NPC multinível monofásico de três níveis.	19
Figura 2.4 Inversor NPC T-Type monofásico de três níveis.	20
Figura 2.5 Inversor FC de três níveis.	21
Figura 2.6 Inversor em cascata (H-Bridge) multinível.	22
Figura 2.7 Aplicações de conversores multiníveis.	24
Figura 2.8 Configuração <i>back to back</i> em turbina de geração eólica.	26
Figura 3.1 Inversor NPC multinível trifásico de três níveis.	27
Figura 3.2 Quadrantes de operação conversor NPC	28
Figura 3.3 Etapas de operação do conversor NPC com três níveis	29
Figura 3.4 Correntes média e eficaz de S_1 e S_4 , parametrizadas por $I_{A,pico}$, com $M=0,778$	32
Figura 3.5 Correntes média e eficaz de S_2 e S_3 , parametrizadas por $I_{A,pico}$, com $M=0,778$	32
Figura 3.6 Correntes média e eficaz de D_1, D_2, D_3 e D_4 parametrizadas por $I_{A,pico}$, com $M=0,778$	33
Figura 3.7 Circuito térmico equivalente para um componente	36
Figura 3.8 LAM4 - Fischer Elektronik	37
Figura 3.9 Curvas de dissipação de calor em Kelvin por Watt do LAM4. .	37
Figura 4.1 Circuito a ser modelado. Conversor NPC trifásico conectado a rede.	39
Figura 4.2 Mudança de referencial das variáveis do sistema <i>abc</i> para <i>dq0</i>	40
Figura 4.3 Modelo de comutação do conversor NPC	41
Figura 4.4 Circuito equivalente para valores médios instantâneos.	43
Figura 4.5 Diagrama de blocos em coordenadas <i>dq0</i> do conversor NPC. 46	
Figura 4.6 Circuito equivalente para o lado CC do conversor NPC.	48
Figura 5.1 Diagrama de blocos da estratégia de controle: (a) Malha de tensão; (b) Malha de corrente.	51

Figura 5.2 Diagrama de bode em malha aberta de corrente não compensado.	53
Figura 5.3 Diagrama de blocos FTMA, malha de corrente.	53
Figura 5.4 Diagrama de bode do compensador de corrente.	55
Figura 5.5 Diagrama de bode em malha aberta de corrente do sistema compensado.	56
Figura 5.6 Diagrama de bode em malha aberta de tensão não compensado.	57
Figura 5.7 Diagrama de blocos FTMA, malha de tensão.	57
Figura 5.8 Diagrama de bode do compensador de tensão.	59
Figura 5.9 Diagrama de bode em malha aberta da malha de tensão do sistema compensado.	60
Figura 5.10 Diagrama de blocos do circuito q-PLL.	61
Figura 6.1 Ferramenta <i>s2z converter</i> , software PSIM.	62
Figura 6.2 Circuito de potência do conversor NPC trifásico conectado a rede elétrica no PSIM.	64
Figura 6.3 Circuito de sincronismo PLL.	64
Figura 6.4 Circuitos de controle. (a) Controle de tensão do barramento CC; (b) Controle das correntes CA.	65
Figura 6.5 Configuração ADC do DSP TI F28335 através de bloco do PSIM.	66
Figura 6.6 Proteções de sobre-tensões e sobre-correntes do conversor. .	67
Figura 6.7 Configuração bloco PWM monofásico, <i>software</i> PSIM.	67
Figura 6.8 Correntes e tensões CA trifásicas do lado CA do conversor NPC.	68
Figura 6.9 Tensão no barramento CC submetida a um degrau de tensão positivo em 0.1s.	69
Figura 6.10 Tensão e corrente na fase A do conversor submetido a um degrau de tensão positivo em 0.1s.	70
Figura 6.11 Variáveis I_d e I_q utilizadas no controle das correntes	70
Figura 6.12 Sistema de sincronismo PLL - <i>Phase Lock Loop</i>	71
Figura 6.13 Tensões V_a , V_b e V_c do conversor T-NPC operando com malha aberta.	72
Figura 6.14 Tensão e corrente na fase A, e tensão CC no barramento. ...	73

Figura 6.15 Tensão na fase A e funcionamento do circuito de sincronismo (PLL).	74
Figura 6.16 Tensão e corrente na fase A, e tensão CC no barramento. ...	75
Figura A.1 Circuito de potência e filtro de modo comum do conversor NPC.	80
Figura A.2 Circuitos de medição das tensões de fase do conversor NPC.	81
Figura A.3 Circuitos de medição das correntes de fase do conversor NPC.	82
Figura A.4 Circuitos de adequação de sinais do DSP.	82
Figura A.5 Circuitos para identificação de erro por LED's, ligações do DSP e chaves externas.	83
Figura A.6 Circuitos dos <i>drivers</i> do conversor NPC.	84
Figura A.7 Circuito de fonte auxiliar isolada de 5V e 15V.	84
Figura B.1 Camada da superfície superior (<i>toplayer</i>)	86
Figura B.2 Camada interna 1 (<i>midlayer1</i>)	87
Figura B.3 Camada interna 2 (<i>midlayer2</i>)	88
Figura B.4 Camada da superfície inferior (<i>bottomlayer</i>).	89
Figura B.5 Menu <i>3D Body</i> de componente.	90
Figura B.6 Transistor com encapsulamento TO-247 com corpo 3D no software <i>Alitum Designer</i>	90
Figura B.7 Transformador de pulso com corpo 3D no software <i>Alitum Designer</i>	91
Figura B.8 Vista superior do protótipo em 3D	91
Figura B.9 Camada inferior do protótipo em 3D	92
Figura C.1 Foto do conversor T-NPC na bancada.	93

LISTA DE TABELAS

Tabela 2.1	Comparação entre principais topologias de conversores multi-níveis.....	17
Tabela 2.2	Níveis de tensão na carga, topologia VSI monofásica.....	17
Tabela 2.3	Níveis de tensão na carga, topologia NPC.....	19
Tabela 2.4	Níveis de tensão na carga de conversor topologia NPC T-Type.....	20
Tabela 2.5	Níveis de tensão na carga, topologia FC de três níveis.....	21
Tabela 2.6	Níveis de tensão na carga de conversor em cascata (ponte completa) com três níveis.....	23
Tabela 3.1	Dados de entrada do conversor CC-CA topologia NPC em estudo.....	30
Tabela 3.2	Perdas em cada componente (em <i>Watts</i>) de uma fase para cada modelo de transistor e diodo analisado.....	34
Tabela 3.3	Comparação de rendimento do conversor para componentes analisados.....	35
Tabela 4.1	Tensões nas chaves em cada estado de comutação.....	42
Tabela 6.1	Parâmetros utilizados na simulação do conversor operando em malha aberta e fechada.....	63
Tabela 6.2	Ganhos de medição do conversor T-NPC.....	66

SUMÁRIO

1	INTRODUÇÃO	14
2	CONVERSORES MULTINÍVEIS	15
2.1	Topologias de conversores CC-CA Multiníveis	16
2.1.1	Conversor CC-CA em ponte completa	17
2.1.2	Conversor com diodos de grampeamento	18
2.1.3	Conversor com condensadores flutuantes	20
2.1.4	Conversor multinível em cascata	21
2.2	Aplicações de conversores multiníveis	23
2.2.1	Acionamento de motores	24
2.2.2	Sistemas de geração de energia	25
2.2.2.1	Geração Fotovoltaica	25
2.2.2.2	Geração Eólica	25
2.2.3	Filtros Ativos	26
2.2.4	Carga Eletrônica Ativa	26
3	ESTUDO DO CONVERSOR NPC	27
3.1	Etapas de operação	27
3.2	Parâmetros do projeto	29
3.3	Esforços de corrente	30
3.4	Cálculo de perdas	33
3.5	Dimensionamento térmico	35
3.6	Circuitos de medição e controle	37
3.7	Dispositivo controlador digital	38
4	MODELAGEM DO CONVERSOR NPC	39
4.1	Modelagem do conversor a partir do lado CA	40
4.2	Modelagem do conversor a partir do lado CC	48
5	PROJETO DO CONTROLE VETORIAL DO CONVERSOR NPC	51
5.1	Projeto dos compensadores	52
5.1.1	Compensadores de corrente	52
5.1.2	Compensador de tensão	56
5.2	Sincronismo com a rede elétrica	60
6	RESULTADOS DE SIMULAÇÃO E EXPERIMENTAIS	62
6.1	Resultados de simulação	63
6.2	Resultados experimentais	71

6.2.1	Operação em malha aberta	71
6.2.2	Operação em malha fechada	74
7	CONCLUSÃO	76
	REFERÊNCIAS BIBLIOGRÁFICAS	78
	APÊNDICE A – Circuitos do projeto do conversor NPC	80
	APÊNDICE B – Projeto da placa de circuito impresso do conversor	85
	APÊNDICE C – Foto do conversor na bancada	93
	APÊNDICE D – Código do Bloco C do PSIM	94

1 INTRODUÇÃO

A evolução da engenharia nos permite obter energia das mais variadas fontes existentes, algumas delas com tecnologias estáveis e por isso cada vez mais acessíveis, como é o caso da energia solar fotovoltaica, eólica, biomassa, e outras que ainda carecem de viabilidade técnica mas estão em constante evolução, como a Maremotriz e a Geotérmica. A busca por soluções energéticas sustentáveis é tendência mundial, e acredita-se que em breve dependeremos muito pouco de combustíveis fósseis para obtenção de energia elétrica.

Os sistemas fotovoltaicos apresentam baixo impacto ambiental, versatilidade de instalação e podem se concentrar muito próximos dos consumidores, apresentando vantagens significativas como por exemplo a redução de custos em transmissão e redução de perdas energéticas.

A geração de energia por painéis fotovoltaicos pode ser implementada basicamente de duas formas: sistemas isolados e sistemas conectados à rede elétrica. Os projetos de sistemas conectados à rede elétrica podem ser centralizados, constituindo usinas, ou em micro e mini sistemas descentralizados de geração distribuída, instalados em qualquer tipo de consumidor. Os módulos fotovoltaicos são conectados à rede elétrica através de conversores CC-CA (inversores) específicos para tal finalidade. A qualidade da energia entregue à rede por este tipo de sistema é importante e depende diretamente da topologia, modulação do conversor e do sistema de controle utilizados.

O fator técnico decisivo para projetos de energias renováveis é o rendimento do sistema, ou seja, a quantidade de energia que será gerado por ele, que comparado a outras fontes de geração deve apresentar-se financeiramente viável. O avanço da tecnologia dos semicondutores e da eletrônica de potência permite que o processamento de energia de um sistema de geração seja cada vez melhor, aumentando a eficiência do mesmo, além de garantir a qualidade da energia necessária.

No decorrer deste trabalho será abordado o estudo do conversor CC-CA de topologia com grameamento a diodos (NPC) de três níveis e projeto de controle vetorial.

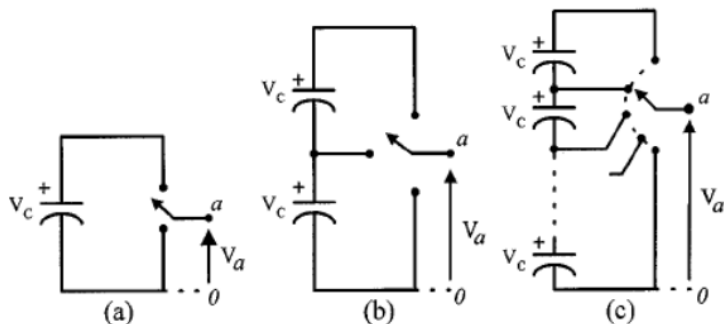
2 CONVERSORES MULTINÍVEIS

Conversores estáticos podem ser definidos como dispositivos que realizam o tratamento eletrônico da energia elétrica, sendo empregados na conversão e controle do fluxo de energia entre dois ou mais sistemas elétricos. A ciência aplicada ao estudo desses conversores é a eletrônica de potência (BARBI, 2012). No presente trabalho será explorado o universo dos conversores CC-CA multiníveis.

A necessidade de processar grandes quantidades de energia exige a utilização de dispositivos semicondutores mais modernos que suportem elevadas amplitudes de tensão e corrente, porém, estes utilizam tecnologias recentes que se encontram em desenvolvimento, portanto ainda não totalmente confiáveis. Com o objetivo de utilizar componentes clássicos com tecnologia madura de média potência em projetos de conversores de alta potência, surge o conceito de conversores multiníveis. Os conversores multiníveis surgiram em 1981, apresentado em um artigo por Nabae, Takahshi e Akagi. (FRANQUELO et al., 2008)

A principal diferença entre um conversor de dois níveis e um multinível é a tensão de saída, onde em um conversor convencional tem-se apenas dois níveis de tensão e em um multinível tem-se três ou mais níveis de tensão, como ilustrado na figura 1. A adição de mais níveis de tensão na saída do conversor também traz melhorias significativas na qualidade da energia, reduzindo as distorções harmônicas geradas pelo chaveamento do conversor, aproximando a curva de tensão de saída da curva de referência. (RODRIGUEZ; LAI; PENG, 2002) O foco do presente trabalho é o estudo do conversor de topologia NPC com 3 níveis.

Figura 2.1 – Princípio básico de funcionamento de um conversor CC-CA. (a) Dois Níveis; (b) Três níveis; (c) N níveis.



Fonte: (RODRIGUEZ; LAI; PENG, 2002)

Neste capítulo, é realizada uma revisão sobre as principais topologias de inversores multiníveis, detalhando suas características, bem como suas aplicações.

2.1 TOPOLOGIAS DE CONVERSORES CC-CA MULTINÍVEIS

A literatura acerca dos conversores multiníveis apresenta três estruturas básicas, as quais são as mais difundidas: inversor com diodos de grampeamento (Neutral Point Clamped - NPC), inversor com capacitores de grampeamento (Flying Capacitor - FC) e o inversor com células de conversores em ponte completa conectadas em série (H Bridge Converters - HBC) (BATS-CHAUER, 2011).

A tabela 2.1 abaixo é uma tabela traduzida do artigo *The Age of Multi-level Converters Arrives*, e compara as topologias de conversores multiníveis quanto a quantidade de componentes, modulação, tipo de controle e tolerância de falhas.

Tabela 2.1 – Comperaçoão entre principais topologias de conversores multiníveis

	NPC	FC	CHB
Nº de componentes	+ chaves + diodos	+ chaves + capacitores - diodos	- chaves - diodos uso de fontes DC isoladas
Modularidade	Baixa	Alta	Alta
Complexidade de controle	Média	Alta	Alta
Preocupações no projeto de controle	Balanceamento de tensão	Configuração de tensão	Divisão de energia
Tolerancia a erros	Difícil	Fácil	Fácil

Fonte: (FRANQUELO et al., 2008)

2.1.1 Conversor CC-CA em ponte completa

Para o estudo dos conversores multiníveis é importante também conhecermos a estrutura clássica de um inversor VSI de dois níveis, apresentada na figura 2.2, muito utilizada na indústria por sua simplicidade e robustez. É composta por 4 transistores, 4 diodos em antiparalelo, 1 barramento CC e 1 barramento CA.

Tabela 2.2 – Níveis de tensão na carga, topologia VSI monofásica.

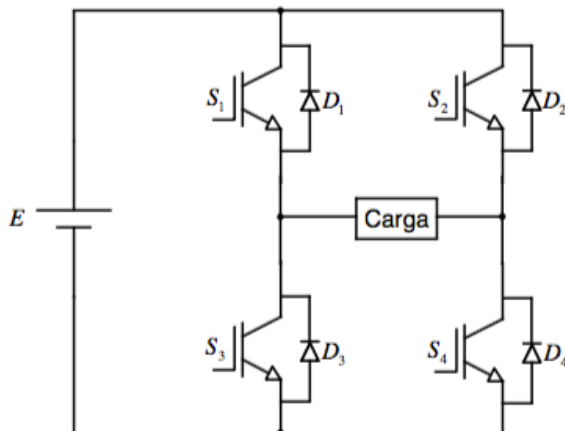
Chaves conduzindo	Vo (Tensão na Carga)
S1, S4	E
S1, S2	0
S2, S3	-E
S3, S4	0

Fonte: Produção do próprio autor.

Para topologias monofásicas o inversor VSI aplica no máximo três níveis de tensão na carga: +E, 0 e -E. Estes três níveis são obtidos a partir do chaveamento dos interruptores conforme a tabela 1. (MARTINS; BARBI, 2005)

Podemos observar que os transistores e diodos devem suportar toda a tensão do barramento CC. Para projetos de média e alta potência, essa característica é um desafio que motiva o estudo de topologias inovadoras de

Figura 2.2 – Topologia VSI monofásica



Fonte: (MARTINS; BARBI, 2005).

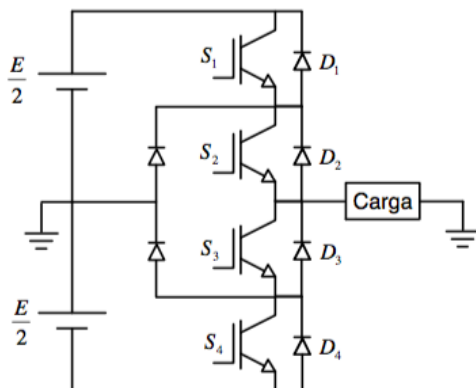
conversores, como os conversores multiníveis.

Para aplicações em baixa tensão (até 600V), é o inversor mais utilizado devido seu ótimo custo-benefício, porém comercialmente há disponibilidade de modelos com potência em torno de alguns megawatts. (WU, 2006)

2.1.2 Conversor com diodos de grampeamento

Nesta topologia a tensão do barramento CC divide-se em vários níveis de tensão através dos condensadores (capacitores) conectados em série. O ponto médio dos capacitores pode ser definido como ponto neutro. O conversor NPC é derivado do conversor meia ponte de dois níveis, e foi introduzido por Nabae. (NABAE; TAKAHASHI; AKAGI, 1981) A estrutura básica monofásica de 3 níveis possui 2 pares de interruptores que são comandados complementarmente, além de dois diodos de grampeamento, como mostra a figura 2.3. A tensão de saída possui três níveis (Tabela 2.3), sendo eles garantidos pelo chaveamento dos interruptores.

Figura 2.3 – Inversor NPC multinível monofásico de três níveis.



Fonte: (RODRIGUEZ; LAI; PENG, 2002) .

Tabela 2.3 – Níveis de tensão na carga, topologia NPC.

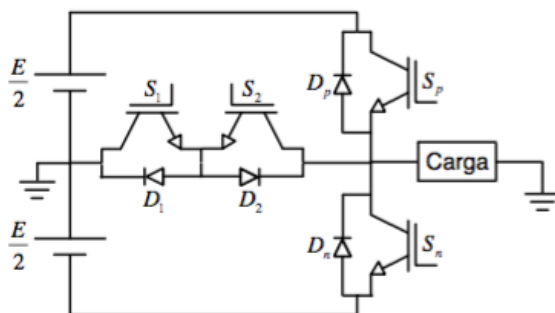
Chaves conduzindo	Vo (Tensão na Carga)
S1, S2	$E/2$
S2, S3	0
S3, S4	$-E/2$

Fonte: Produção do próprio autor.

Outra estrutura bastante interessante do conversor do tipo NPC é o chamado NPC T-Type (Figura 2.4, proposto por Holz em 1977. Possui 4 interruptores cada qual com um diodo em antiparalelo, porém não possui os dois diodos para grameamento como o NPC tradicional.

Nesta topologia é feito o grameamento ativo com as chaves S1 e S2 e os diodos D1 e D2. Já as chaves Sp e Sn comutam o barramento de entrada para a saída, logo necessitam suportar tensão total do barramento CC enquanto S1 e S2 apenas metade. (HEERDT, 2011) Os níveis de tensão na saída desta topologia são iguais as da topologia NPC clássica (Tabela 2.4).

Figura 2.4 – Inversor NPC T-Type monofásico de três níveis.



Fonte: (MEDEIROS, 2013).

Tabela 2.4 – Níveis de tensão na carga de conversor topologia NPC T-Type.

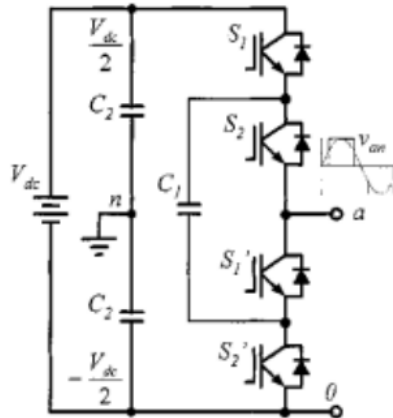
Chaves conduzindo	Vo (Tensão na Carga)
S1, Sp	$E/2$
S1, S2	0
S2, Sn	$-E/2$

Fonte: Produção do próprio autor.

2.1.3 Conversor com condensadores flutuantes

No lugar de dois diodos para grampeamento, usa-se aqui capacitores para que os níveis de tensão sejam atingidos. A figura 2.5 ilustra o circuito do inversor multinível com grampeamento por capacitor. A tabela 2.5 apresenta os valores de tensão na saída para as respectivas chaves em condução, que são iguais aos da topologia NPC convencional.

Figura 2.5 – Inversor FC de três níveis.



Fonte: (RODRIGUEZ; LAI; PENG, 2002).

Tabela 2.5 – Níveis de tensão na carga, topologia FC de três níveis.

Chaves conduzindo	Vo (Tensão na Carga)
S1, S2	$E/2$
S2, S3	0
S3, S4	$-E/2$

Fonte: Produção do próprio autor.

A topologia com grameamento por capacitores apresenta uma vantagem frente a topologia NPC, pois realiza o grameamento da tensão em todos os interruptores de forma direta, evitando problemas como a sobretenção nos mesmos. Em contrapartida, o número de capacitores necessários para tal função cresce exponencialmente com o número de níveis sintetizado pelo conversor. Outro fator a ser considerado é a manutenção da tensão dos capacitores, que exige sistema de controle dedicado, aumentando a complexidade de um projeto. (BATSCHAUER, 2011)

2.1.4 Conversor multinível em cascata

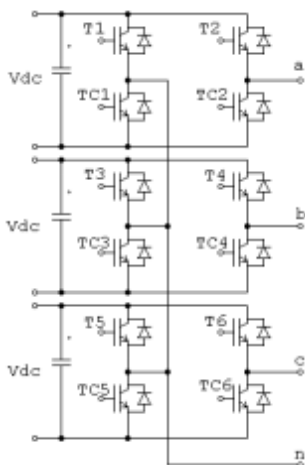
A conexão em série de conversores é uma das técnicas mais empregadas para se obter tensões com múltiplos níveis em conversores.

A proposta de associação em série de conversores ponte completa monofásicos surgiu em 1975 em uma patente, por *Richard Baker*, e consiste em somar as tensões de duas ou mais células de conversores, proporcionando a síntese de tensões com múltiplos níveis na saída. (RODRIGUEZ; LAI; PENG, 2002)

As tensões contínuas de entrada precisam estar isoladas entre si, o que ocorre normalmente por transformadores de isolamento, e as fontes podem ser provenientes de baterias, células combustíveis ou painéis fotovoltaicos (FRANQUELO; LEON; DOMINGUEZ, 2009).

O circuito para um conversor de 3 níveis em cascata é apresentado na figura 2.6.

Figura 2.6 – Inversor em cascata (H-Bridge) multinível.



Fonte: (FRANQUELO; LEON; DOMINGUEZ, 2009).

Os valores de tensão de saída estão na tabela 2.6.

Tabela 2.6 – Níveis de tensão na carga de conversor em cascata (ponte completa) com três níveis.

Chaves conduzindo	V_o (Tensão na Carga)
T1, TC2	Vdc
T1, T2 ou TC1,TC2	0
TC1, TC2	-Vdc

Fonte: Produção do próprio autor.

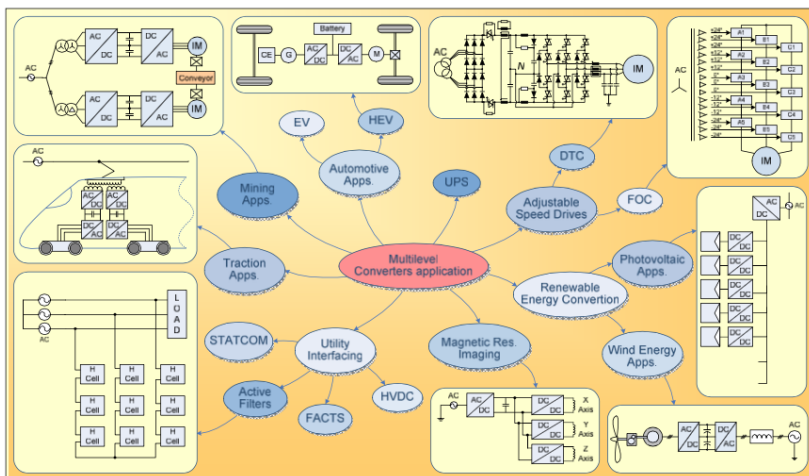
2.2 APLICAÇÕES DE CONVERSORES MULTINÍVEIS

Com o avanço da microeletrônica e conseqüentemente da eletrônica de potência, é cada vez maior a utilização de dispositivos eletrônicos para processamento de energia elétrica, visando benefícios como alta eficiência energética, controle preciso de processos na indústria e qualidade de energia em sistemas de geração de energia.

Os conversores multiníveis se apresentam como solução atrativa para aplicações em média e alta tensão. Nos dias atuais, as topologias NPC, FC e HBC possuem características como qualidade de energia, faixa de potência e modularidade que atingem excelentes sinais de saída, sendo especialmente projetados para média e alta potência. (FRANQUELO et al., 2008)

Na figura 2.7, podemos observar o imenso leque de aplicações que os conversores multiníveis podem assumir.

Figura 2.7 – Aplicações de conversores multiníveis.



Fonte: (FRANQUELO et al., 2008).

Nas sub-seções abaixo trataremos das seguintes aplicações de conversores multiníveis: Acionamento de motores, sistemas de geração de energia, filtros ativos e carga eletrônica ativa.

2.2.1 Acionamento de motores

Uma aplicação bastante difundida de inversores é o acionamento de motores. Benefícios como a partida suave, preciso controle de velocidade, torque, posição e frenagem são conseqüências da utilização de um conversor para acionamento de motores. Entre as principais aplicações podemos destacar: acionamento de bombas, ventiladores, compressores e transportadores. (MARTINS; BARBI, 2005)

Para aplicações em média tensão (1kV a 36,2kV para corrente alternada), torna-se interessante o uso de topologias multiníveis. Controle da corrente de partida dos motores, controle do torque, limitação da quantidade de partidas, variação da velocidade e o controle de posição são funções realizadas por eles. Fabricantes como a WEG, ABB e SIEMENS possuem modelos que utilizam estruturas multiníveis no mercado. (BATSCHAUER, 2011)

2.2.2 Sistemas de geração de energia

Destacam-se na utilização de conversores multiníveis os sistemas de geração de energia renovável fotovoltaico e eólico.

2.2.2.1 Geração Fotovoltaica

Para sistemas de geração de energia fotovoltaica, duas estruturas se destacam como as mais utilizadas: A VSI de dois níveis e a NPC.

Cerca de 80% dos conversores utilizados em sistemas fotovoltaicos de baixa potência são do tipo ponte completa (topologia VSI), enquanto a estrutura NPC e NPC T-Type são vistas em menos de 5% dos casos, apesar de suas vantagens como baixa distorção harmônica e menores filtros de saída. (MEDEIROS, 2013)

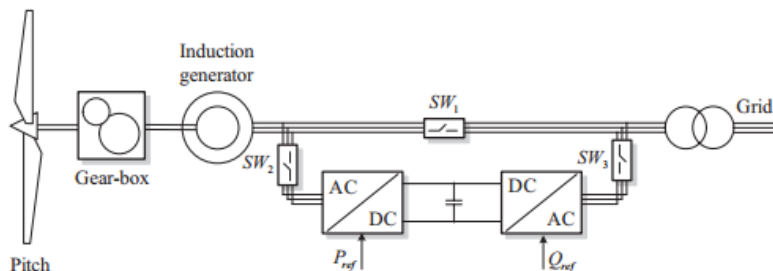
As principais aplicações de conversores multiníveis em geração de energia estão em sistemas acima de 10kW instalados ou onde o objetivo é a conexão de centrais de média e alta tensão diretamente com a rede sem o uso de transformadores. (TEODORESCU; LISERRE; RODRIGUEZ, 2011)

2.2.2.2 Geração Eólica

A geração eólica representa hoje a fonte de energia renovável que mais cresce no Brasil e no mundo. As turbinas mais modernas podem chegar a 7,0 MW de potência.

Para interface dessas turbinas com a rede de transmissão é necessário um tratamento de energia onde conversores são conectados na configuração *back to back*. Assim, um conversor funciona como retificador e outro como inversor, conforme ilustrado na figura 2.8. Devido a elevada potência das turbinas é considerada a utilização de conversores multiníveis. (RODRIGUEZ; LAI; PENG, 2002)

Figura 2.8 – Configuração *back to back* em turbina de geração eólica.



Fonte: (TEODORESCU; LISERRE; RODRIGUEZ, 2011).

2.2.3 Filtros Ativos

Um grande problema de qualidade de energia é a circulação de harmônicos na rede. Em instalações industriais, dispositivos com baixo fator de potência são amplamente utilizados, ocasionando a distorção da tensão no ponto de acoplamento comum das instalações, podendo gerar inclusive multas para o estabelecimento. Para correção da circulação de harmônicos na rede, são utilizados filtros ativos. Esses filtros funcionam como fontes de correntes controladas, injetando/drenando corrente no ponto onde está conectado, de forma que a corrente total drenada da fonte seja idealmente senoidal. Para estes filtros, são utilizados em muitos projetos conversores com topologias multiníveis. (ORTMANN, 2008)

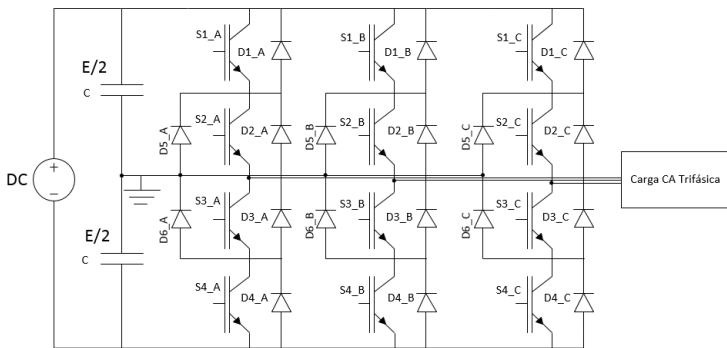
2.2.4 Carga Eletrônica Ativa

Carga eletrônica ativa pode ser definida como um equipamento eletrônico capaz de se comportar como carga passiva, porém com um sofisticado sistema de controle capaz de emular diferentes condições de cargas, sendo bastante útil para a indústria. Dentre os principais ensaios que utilizam cargas eletrônicas ativas podemos destacar: Fontes ininterruptas de energia, inversores, gradadores e fontes de tensão ou corrente. (HEERDT, 2011)

3 ESTUDO DO CONVERSOR NPC

O foco deste trabalho é o projeto de um conversor CC-CA, topologia com grameamento a diodos (NPC) com três níveis, trifásico, e controle vetorial para aplicação em sistemas de geração fotovoltaica. A topologia utilizada será a *Neutral Point Clamped (NPC)*.

Figura 3.1 – Inversor NPC multinível trifásico de três níveis.

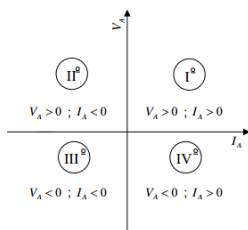


Fonte: Produção do próprio autor .

3.1 ETAPAS DE OPERAÇÃO

Considera-se as etapas de operação para os quatro quadrantes, englobando todas as possibilidades de operação do conversor. Cada quadrante representa o a polaridade da tensão e corrente na saída do conversor. (Figura 3.2)

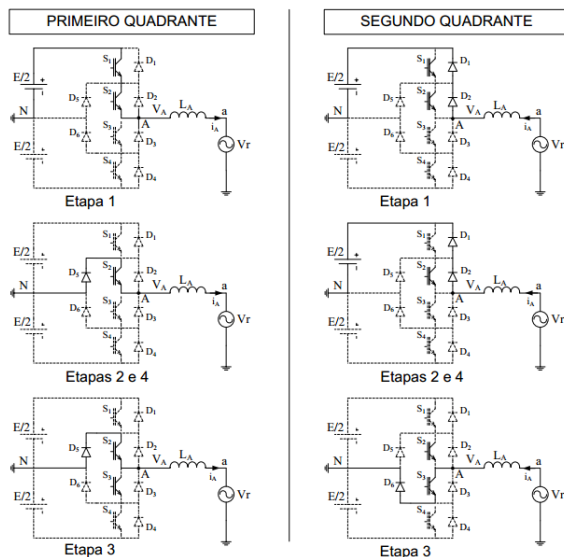
Figura 3.2 – Quadrantes de operação conversor NPC



Fonte: (HEERDT, 2011).

Durante a operação no primeiro quadrante, ou seja, tensão e corrente negativas na carga, a corrente circula primeiramente pelos transistores S_1 e S_2 (Etapa 1), e depois por D_5 e S_2 (Etapas 2, 3 e 4). No segundo quadrante, ou seja, tensão positiva e corrente negativa na carga, a corrente circula pelos diodos D_1 e D_2 (Etapa 1) e depois por S_3 e D_6 (Etapas 2, 3 e 4). A operação nos demais quadrantes, possui etapas análogas utilizando os semicondutores dispostos simetricamente na estrutura. (HEERDT, 2011) A figura 3.3 apresenta estas etapas com o conversor NPC monofásico de três níveis.

Figura 3.3 – Etapas de operação do conversor NPC com três níveis



Fonte: (HEERDT, 2011).

3.2 PARÂMETROS DO PROJETO

Os parâmetros de entrada definem a potência e o funcionamento do conversor, e foram estabelecidos com a intenção de melhor servir as atividades de pesquisa do laboratório de eletrônica de potência. Deste modo, o estudo teórico do conversor apresentado neste capítulo considera estes parâmetros como referência. (Tabela 3.1)

Em sua utilização no laboratório tem-se a possibilidade de implementação de um sistema *back-to-back*, o qual possui um conversor CA-CC e um conversor CC-CA, podendo assim simular cargas eletronicamente. Para que esta configuração seja possível, é necessário que a potência de ambos conversores sejam iguais, ou seja, a potência do inversor proposto por este trabalho está de acordo com o conversor retificador já existente.

Tabela 3.1 – Dados de entrada do conversor CC-CA topologia NPC em estudo

Características nominais do inversor	
Potência de saída por fase	$S_A=3500\text{VA}$
Tensão total do barramento CC	$V_{dc}=800\text{V}$
Tensão CA eficaz de fase	$V_{ca,rms}=220\text{V}$
Frequência fundamental da tensão de saída	$f_A=60\text{Hz}$
Frequência da portadora para modulação PWM	$f_p=40\text{kHz}$
Amplitude da moduladora	$A_m=0.778$
Amplitude da portadora	$A_p=1$
Número de níveis do conversor	$N=3$

Fonte: Produção do próprio autor.

O *layout* da placa de circuito impresso para o conversor foi realizado a partir de modificações em um projeto de *layout* de um conversor de topologia T-NPC. Neste projeto, o circuito de potência foi totalmente refeito com topologia NPC, além de correções e melhorias no circuito de controle. Também foi realizado o *layout* em 3D para que a placa do conversor possa ser visualizada.

Todas as modificações realizadas, assim como ilustrações do projeto estão detalhadas no apêndice B.

3.3 ESFORÇOS DE CORRENTE

Considerando os valores nominais de potência e de tensão de saída, a corrente nominal de pico por fase pode ser obtida, de forma aproximada, pela equação 3.1.

$$I_{A,pico} = \frac{S_A \sqrt{2}}{V_{ca,rms}} = 22.498\text{A} \quad (3.1)$$

O índice de modulação M é definido como a razão entre os valores de pico do sinal da moduladora (A_m) sobre o valor da portadora (A_p), visto em 3.2.

$$M = \frac{A_m}{A_p} \quad (3.2)$$

A tensão eficaz de saída é determinada por 3.3.

$$V_{ca,rms} = M \frac{V_{dc}}{2\sqrt{2}} \quad (3.3)$$

Em cada período de comutação, ou seja, a cada período da portadora, a tensão e a corrente de saída será considerada constante devido a frequência da portadora ser muito maior do que a frequência da moduladora. Como a razão cíclica muda a cada período de comutação (T_c), deve-se primeiramente encontrar uma expressão para a corrente média e eficaz quase instantânea para em seguida calcular o seu valor médio e eficaz. Determina-se então a corrente média instantânea para cada período de comutação (Equação 3.4), e também a corrente eficaz instantânea para cada período de comutação (Equação 3.5):

$$\begin{aligned} I_{md}(wt, M) &= \int_0^{\delta(wt, M) \cdot T_c} i(wt) dt \\ I_{md}(wt, M) &= \delta(wt, M) \cdot i(wt) \end{aligned} \quad (3.4)$$

$$\begin{aligned} I_{rms}(wt, M) &= \sqrt{\frac{1}{T_c} \cdot \int_0^{\delta(wt, M) \cdot T_c} i(wt)^2 dt} \\ I_{rms}(wt, M) &= i(wt) \cdot \sqrt{\delta(wt, M)} \end{aligned} \quad (3.5)$$

A partir das equações da corrente média e eficaz instantânea definidas acima, 3.4 e 3.5, podemos expressar seu valor médio 3.6 e eficaz 3.7 para um período da moduladora.

$$I_{md} = \frac{1}{2\pi} \cdot \int_0^{2\pi} \delta(wt, M) \cdot i(wt) dt \quad (3.6)$$

$$I_{rms} = \sqrt{\frac{1}{2\pi} \cdot \int_0^{2\pi} \delta(wt, M) \cdot i(wt)^2 dt} \quad (3.7)$$

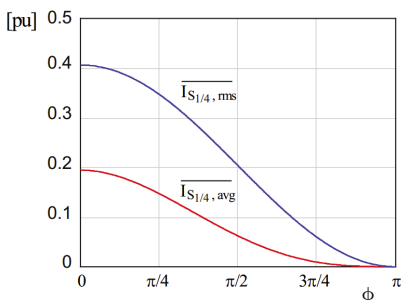
A partir dessas duas equações, corrente média e eficaz, podemos aplicá-las a qualquer componente do conversor, atentando-se para os limites de integração, e calcular os esforços de correntes em cada componente. (HEERDT, 2011)

Para contemplar a operação do conversor nos 4 quadrantes, uma variação no ângulo de impedância de carga ϕ , ou seja, o ângulo entre a tensão e a corrente, variando de 0 até π . Em 0º tem-se a tensão em fase com a

corrente, e em π tem-se a tensão defasada de 180° da corrente.

Para os interruptores S_1 e S_4 , temos as curvas das correntes média e eficaz parametrizadas no gráfico 3.4.

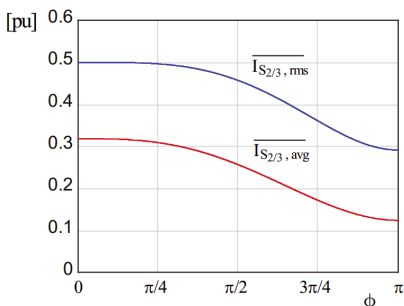
Figura 3.4 – Correntes média e eficaz de S_1 e S_4 , parametrizadas por $I_{A,pico}$, com $M=0,778$.



Fonte: (HEERDT, 2011).

Para os interruptores S_2 e S_3 , temos as curvas das correntes média e eficaz parametrizadas no gráfico 3.5.

Figura 3.5 – Correntes média e eficaz de S_2 e S_3 , parametrizadas por $I_{A,pico}$, com $M=0,778$.

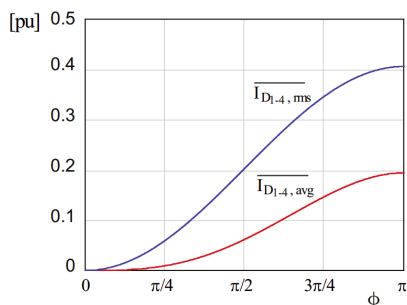


Fonte: (HEERDT, 2011).

Os diodos D_1 e D_2 , que conduzem quando a corrente é negativa e a referência de tensão positiva (2° Quadrante). Já os diodos D_3 e D_4 , conduzem quando a corrente é positiva e a referência de tensão negativa. Para estes componentes temos as correntes média e eficaz no gráfico 3.6.

O desenvolvimento dos cálculos dos valores das correntes média e

Figura 3.6 – Correntes média e eficaz de D_1 , D_2 , D_3 e D_4 parametrizadas por $I_{A,pico}$, com $M=0,778$.



Fonte: (HEERDT, 2011).

eficaz em cada componente apresentados nos gráficos 3.4, 3.5 e 3.6 estão detalhados em (HEERDT, 2011).

3.4 CÁLCULO DE PERDAS

Com o objetivo de construir o protótipo com o máximo rendimento, foi realizado um estudo de perdas para que os melhores componentes semicondutores fossem escolhidos.

Uma pré-seleção foi feita com o objetivo de filtrar os componentes pelos valores nominais de tensão e corrente que satisfazem as especificações do projeto.

A princípio foram escolhidos transistores IGBT com diodo em antiparalelo e MOSFET com diodo intrínseco, como tentativa de diminuir o número de componentes do conversor. Também foram considerados transistores sem diodo em antiparalelo. Para os cálculos foi utilizado o software *Mathcad*.

Foram testados os seguintes semicondutores:

- IGBT IRG4PC50W(IR)+ Diodo ISL9R3060G2 (*Fairchild*).
- IGBT RGTH60TS65D(*ROHM*);
- IGBT IXSH30N60BD1(*IXYS*);
- MOSFET COOLMOS SPW47N60C3(*Infineon*);

Para cada modelo de transistor e diodo, foram realizados os cálculos de perdas teóricas de condução e comutação. O estudo realizado considera

apenas as perdas existentes no circuito de potência do conversor, não considerando as perdas nas fontes auxiliares, drivers, capacitores e indutores. Os resultados obtidos estão na tabela 3.2.

Tabela 3.2 – Perdas em cada componente (em *Watts*) de uma fase para cada modelo de transistor e diodo analisado

Modelo de transistor e diodo	Perdas em cada componente de uma fase			
		0	$\pi/2$	π
IGBT IRG4PC50W + Diodo ISL9R3060G2	S1,D1	23,278	11,997	5,949
	S2,D2	10,675	18,721	26,518
	S3,D3	10,675	18,721	26,518
	S4,D4	23,278	11,997	5,949
	D5,D6	3,279	5,643	3,279
IGBT RGTH60TS65D com diodo em antiparalelo	S1,D1	25,974	12,695	4,68
	S2,D2	23,786	31,693	38,17
	S3,D3	23,786	31,693	38,17
	S4,D4	25,974	12,695	4,68
	D5,D6	3,279	5,643	3,279
IGBT IXSH30N60BD1 com diodo em antiparalelo	S1,D1	45,063	22,245	5,196
	S2,D2	43,285	43,698	42,509
	S3,D3	43,285	43,698	42,509
	S4,D4	45,063	22,245	5,196
	D5,D6	3,279	5,643	3,279
MOSFET SPW47N60C3 com diodo intrínseco	S1,D1	18,313	7,682	2,927
	S2,D2	16,415	58,381	96,726
	S3,D3	16,415	58,381	96,726
	S4,D4	18,313	7,682	2,927
	D5,D6	3,279	5,643	3,279

Fonte: Produção do próprio autor.

Com base na potência total perdida em uma fase, calcula-se o rendimento do conversor para cada modelo de transistor e diodo. (Tabela 3.3)

Tabela 3.3 – Comparação de rendimento do conversor para componentes analisados

Semicondutores		Rendimento por fase nas diferentes condições de funcionamento:		
Transistores	Diodos	0 graus	90 graus	180 graus
MOSFET COOLMOS SPW47N60C3 (Infineon) com diodo em antiparalelo	ISL9R3060G2 (Fairchild). Apenas para D5 e D6 (grampeamento)	97,874%	96,064%	94,445%
IGBT RGTH60TS65D (ROHM) com diodo em antiparalelo do tipo FRD	ISL9R3060G2 (Fairchild). Apenas para D5 e D6 (grampeamento)	97,058%	97,221%	97,432%
IGBT IXSH30N60BD1 (IXYS) com diodo em antiparalelo do tipo FRED.	ISL9R3060G2 (Fairchild). Apenas para D5 e D6 (grampeamento)	95,025%	96,070%	97,169%
IGBT IRG4PC50W (IR) sem diodo em antiparalelo	ISL9R3060G2 (Fairchild). Usado tanto para grampeamento como em antiparalelo.	97,917%	97,965%	97,998%

Fonte: Produção do próprio autor.

Através do estudo, decidiu-se pela utilização dos componentes para o circuito de potência: **Transistores IGBT modelo IRG4PC50W**, do fabricante *International Rectifier* e **diodos modelo ISL9R3060G2**, do fabricante *Fairchild*. A escolha destes componentes é justificada por apresentarem os melhores índices de rendimento dentre os componentes pré-selecionados, além de performarem um rendimento aproximadamente constante em função do ângulo de carga.

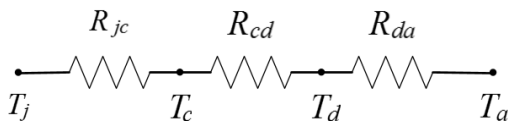
A diferença em porcentagem de rendimento do conversor utilizando estes componentes pode parecer pouco expressiva, porém é preciso considerar que o conversor é projetado para aplicação em geração fotovoltaica. Nestes sistemas busca-se o máximo aproveitamento da energia obtida, pois o rendimento do sistema completo ainda é baixo, não deixando margem para o desperdício de energia em seu processamento. Quando analisa-se o funcionamento do conversor ao longo de sua vida útil, aproximadamente 20 anos, conclui-se que uma mínima diferença no rendimento representa uma grande economia.

3.5 DIMENSIONAMENTO TÉRMICO

A corrente que circula no componente produz calor, tanto em condução quanto na comutação. Esse calor gerado deve ser transferido para o ambiente, caso contrário a temperatura da junção se eleva acima dos limites máximos permitidos e provoca a falha do componente.

O cálculo térmico realizado emprega a utilização do circuito equivalente representado na figura 3.7. A metodologia utilizada tem como referência os cálculos descritos em (BARBI, 2012), porém aplicados para vários componentes em um mesmo dissipador.

Figura 3.7 – Circuito térmico equivalente para um componente



Fonte: Produção do próprio autor.

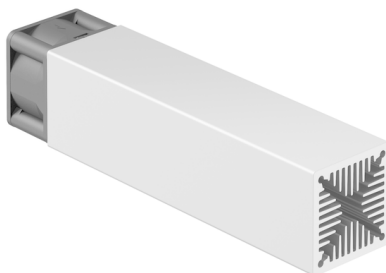
A temperatura máxima da junção (T_j) e da cápsula (T_c) são dadas na ficha de dados dos transistores e diodos, sendo de 150°C para ambos os modelos de componentes. A temperatura do dissipador (T_d) é determinada pelo modelo a ser utilizado, e a temperatura ambiente (T_a) considerada é de 40°C .

Os valores da resistência térmica entre a junção e a cápsula do semicondutor (R_{jc}) e entre junção e ambiente (R_{ja}) também são dados nas fichas de dados dos componentes. Já a resistência entre o componente e o dissipador (R_{cd}) é estimada em $0,5^{\circ}\text{C/W}$, e a resistência entre o dissipador e ambiente (R_{da}) fornecida na ficha de dados do dissipador.

Visando a possibilidade de operação de apenas uma fase do conversor isoladamente, utilizaremos um total de 3 dissipadores, sendo um por fase. Deste modo, o conversor poderá operar com diferentes componentes semicondutores em cada fase, possibilitando análise térmica comparativa entre os mesmos.

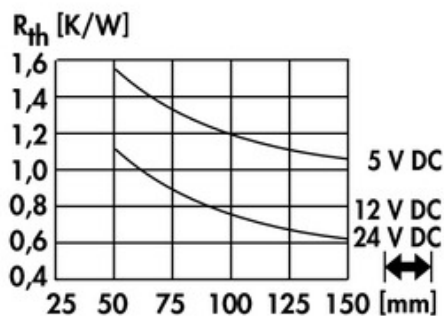
Para que os cálculos de um dissipador para vários componentes, considere-se a soma da potência dissipada em todos os componentes que serão acoplados a ele. Serão 10 componentes de potência em cada dissipador (4 transistores e 6 diodos). O modelo de dissipador utilizado será o **LAM 4**, da *Fischer Elektronik*, de 125mm de comprimento e ventilação forçada alimentada com 12V.

Figura 3.8 – LAM4 - Fischer Elektronik



Fonte: Site do fabricante.

Figura 3.9 – Curvas de dissipação de calor em Kelvin por Watt do LAM4.



Fonte: Site do fabricante.

3.6 CIRCUITOS DE MEDIÇÃO E CONTROLE

A chamada interface analógica engloba os circuitos de condicionamento dos níveis de tensão e corrente do conversor, possibilitando assim a leitura destes dados através de um dispositivo controlador, o *DSP*. Já os circuitos da interface discreta, são responsáveis pela adequação dos sinais de saída do dispositivo controlador até os circuitos de drivers, que comandam as chaves do conversor. Os circuitos aqui utilizados pertencem ao projeto de conversor apresentado na tese de doutorado do professor Dr. Joselito Anastácio Heerdt. (HEERDT, 2011). Algumas modificações nestes circuitos foram realizadas pelo presente trabalho, e são apresentadas em detalhes no apêndice A.

3.7 DISPOSITIVO CONTROLADOR DIGITAL

Utiliza-se um *DSP* para leitura, processamento dos sinais e controle do conversor. O módulo utilizado será o TMS320F28335 do fabricante *Texas Instruments*. Entre as especificações deste dispositivo destacam-se a velocidade de clock de até 150Mhz, a arquitetura do tipo *Harvard*, conversor analógico digital de 12 bits, entre outras. Para a finalidade de executar o controle do conversor em estudo, o hardware se mostra suficiente.

4 MODELAGEM DO CONVERSOR NPC

A partir do modelo matemático do conversor objetiva-se controlar as dinâmicas do sistema utilizando-se de compensadores.

Serão desenvolvidos neste capítulo modelos matemáticos para o conversor NPC. A metodologia aplicada é aplicável a conversores CC/CA em geral, desde que seja levado em consideração a topologia, o filtro e a carga utilizada.

A topologia do conversor é determinante pois define as funções de comutação empregadas no processo de modelagem do sistema.

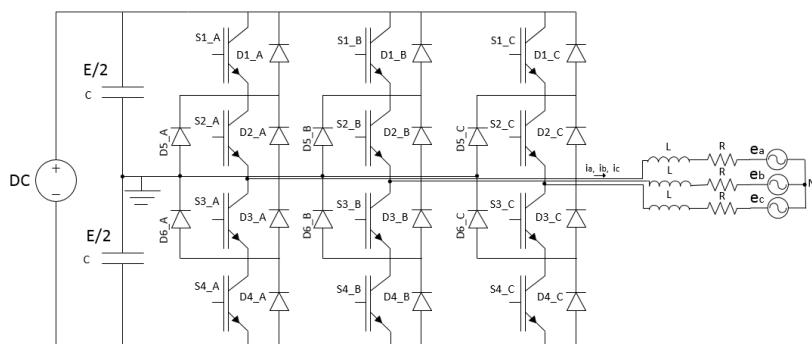
A conexão do conversor se faz através de filtros. Os filtros influenciam significativamente o processo de modelagem, sendo eles que determinam as variáveis de estado que descrevem o comportamento do sistema.

O tipo de carga dependerá da aplicação, pois o conversor NPC possui fluxo bidirecional de potência, permitindo o mesmo operar como retificador ou inversor, podendo a carga estar tanto do lado CC como do CA.

A modelagem do conversor NPC apresentada neste capítulo baseia-se em (BORGONOVO, 2001).

A estrutura do conversor NPC a ser controlada é apresentada abaixo na figura 4.1.

Figura 4.1 – Circuito a ser modelado. Conversor NPC trifásico conectado a rede.



Fonte: Produção do próprio autor.

4.1 MODELAGEM DO CONVERSOR A PARTIR DO LADO CA

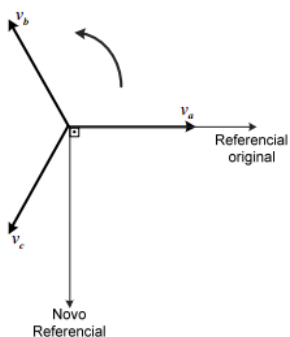
A rede elétrica da figura 5.1 é representada por três fontes de tensão senoidais equilibradas.

$$\begin{aligned}v_a(t) &= V_{aop} \text{sen}(\omega t) \\v_b(t) &= V_{bop} \text{sen}(\omega t + 120^\circ) \\v_c(t) &= V_{cop} \text{sen}(\omega t - 120^\circ)\end{aligned}\quad (4.1)$$

Um sistema trifásico pode ser representado como um sistema bifásico equivalente através da transformada $abc/\alpha\beta$ através da transformada de *Clarke*. Este novo sistema é composto por coordenadas ortogonais entre si, e não mais defasadas de 120° como o sistema abc . Através da transformada de *Park* é possível colocar o sistema estacionário com a mesma velocidade do campo girante, de forma que o sistema girante fique estático com relação a esse referencial girante. O sistema passa então a ter referência síncrona, defasado em 90° de seu inicial abc , e é composto por dois eixos síncronos, chamados de eixo direto (i_d) e eixo em quadratura (i_q), além da componente zero. (ORTMANN, 2008)

Realiza-se a mudança de referencial das tensões da equação (4.1), em coordenadas abc , para uma nova referência defasada em 90° de sua inicial, o que faz com que o vetor resultante fique em fase como o eixo direto do novo sistema em coordenadas $dq0$.

Figura 4.2 – Mudança de referencial das variáveis do sistema abc para $dq0$.



Fonte: Produção do próprio autor.

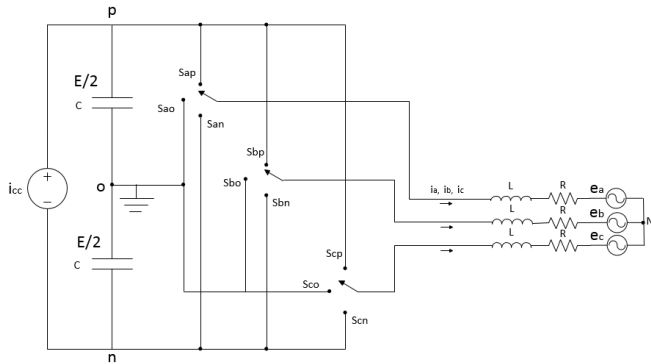
As tensões de fase para o sistema com o novo referencial ficam ex-

pressas conforme a equação (4.2).

$$\begin{aligned} v_a(t) &= V_{aop} \text{sen}(\omega t + 90^\circ) \\ v_b(t) &= V_{bop} \text{sen}(\omega t + 210^\circ) \\ v_c(t) &= V_{cop} \text{sen}(\omega t - 30^\circ) \end{aligned} \quad (4.2)$$

Simplificando o circuito da figura 4.1 temos o circuito da figura 4.3 em função de suas chaves e suas respectivas possibilidades de comutação em cada fase do conversor. Para obtenção de seu modelo matemático do circuito, serão consideradas comutações ideais afim de simplificar o modelo a ser obtido.

Figura 4.3 – Modelo de comutação do conversor NPC



Fonte: Produção do próprio autor.

As funções de comutação do conversor são descritas em (4.3). A equação (4.4) representa as restrições de comutação do sistema, não permitindo que os capacitores do barramento CC entrem em curto-circuito.

$$S_{ij} = \begin{cases} 1, & i \text{ conectado a } j & i \in \{a, b, c\} \\ 0, & i \text{ no conectado a } j & j \in \{p, o, n\} \end{cases} \quad (4.3)$$

$$s_{ip} + s_{io} + s_{in} = 1 \text{ onde } i \in \{a, b, c\} \quad (4.4)$$

É tirada a média de todas as variáveis do sistema sobre um período de comutação T_s empregando o operador da média (4.5) pois dessa maneira é possível utilizar variáveis de controle contínuas (razão cíclica) ao invés de variáveis de controle discretas (funções de comutação).

$$f_{media}(t) = \frac{1}{T_s} \int_{t-T_s}^t f(\tau) d\tau \quad (4.5)$$

Relacionando tensões de pico V_{ao} , V_{bo} e V_{co} com a razão cíclica, temos (4.6). Na tabela 4.1 é possível identificar as tensões nas chaves em cada estado de comutação.

$$\begin{aligned} V_{ao} &= \frac{V_{cc}}{2} D_a(t) \\ V_{bo} &= \frac{V_{cc}}{2} D_b(t) \\ V_{co} &= \frac{V_{cc}}{2} D_c(t) \end{aligned} \quad (4.6)$$

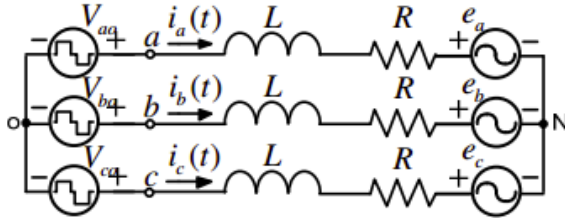
Tabela 4.1 – Tensões nas chaves em cada estado de comutação

Chave	Estado	Tensão na chave
Sa	P	$V_{cc}/2$
	O	0
	N	$-V_{cc}/2$
Sb	P	$V_{cc}/2$
	O	0
	N	$-V_{cc}/2$
Sc	P	$V_{cc}/2$
	O	0
	N	$-V_{cc}/2$

Fonte: Produção do próprio autor.

O circuito equivalente para valores médios instantâneos é representado na figura 4.4.

Figura 4.4 – Circuito equivalente para valores médios instantâneos.



Fonte: (SANTOS, 2011).

O modelo de grandes sinais pode ser obtido através da aplicação das leis de Kirchhoff tanto do lado CC quanto do lado CA. As variáveis de estado são as tensões nos capacitores e as correntes nos indutores.

Considerando tensões e correntes equilibradas, cada fase do sistema é descrita (4.7).

$$\begin{aligned} V_{ao}(t) &= L \frac{di_a}{dt} + Ri_a(t) + e_a(t) \\ V_{bo}(t) &= L \frac{di_b}{dt} + Ri_b(t) + e_b(t) \\ V_{co}(t) &= L \frac{di_c}{dt} + Ri_c(t) + e_c(t) \end{aligned} \quad (4.7)$$

Substituindo a equação (4.6) na equação (4.7) obtém-se o sistema de equações diferenciais:

$$\begin{aligned} e_a(t) &= -L \frac{di_a}{dt} - Ri_a(t) + \frac{V_o}{2} D_a(t) \\ e_b(t) &= -L \frac{di_b}{dt} - Ri_b(t) + \frac{V_o}{2} D_b(t) \\ e_c(t) &= -L \frac{di_c}{dt} - Ri_c(t) + \frac{V_o}{2} D_c(t) \end{aligned} \quad (4.8)$$

Da equação (4.8) obtemos os seguintes vetores:

$$E_{abc} = \begin{bmatrix} e_a(t) \\ e_b(t) \\ e_c(t) \end{bmatrix}; I_{abc} = \begin{bmatrix} i_a(t) \\ i_b(t) \\ i_c(t) \end{bmatrix}; D_{abc} = \begin{bmatrix} D_a(t) \\ D_b(t) \\ D_c(t) \end{bmatrix}; V_o = \begin{bmatrix} V_o \\ V_o \\ V_o \end{bmatrix} \quad (4.9)$$

As equações diferenciais 4.8 podem ser expressas na forma vetorial conforme a equação (4.10). Esta equação é um modelo de grande sinal em espaço de estados, variável no tempo, em regime permanente. O modelo obtido é não linear, existindo acoplamento entre as variáveis de estado e variáveis de controle.

$$E_{abc} = -L \frac{dI_{abc}}{dt} - RI_{abc} + \frac{V_o}{2} D_{abc} \quad (4.10)$$

Podemos escrevê-la na forma de equação de estados conforme a equação (4.11).

$$\frac{d}{dt} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = \begin{bmatrix} -\frac{R}{L} & 0 & 0 \\ 0 & -\frac{R}{L} & 0 \\ 0 & 0 & -\frac{R}{L} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} + \begin{bmatrix} \frac{1}{L} & 0 & 0 \\ 0 & \frac{1}{L} & 0 \\ 0 & 0 & \frac{1}{L} \end{bmatrix} \begin{bmatrix} \frac{V_{cc}}{2} D_a(t) - e_a \\ \frac{V_{cc}}{2} D_b(t) - e_b \\ \frac{V_{cc}}{2} D_c(t) - e_c \end{bmatrix} \quad (4.11)$$

Iremos converter as três variáveis trifásicas em duas variáveis expressas em coordenadas rotativas, que apresentam valores constantes em regime permanente. Para isso, é utilizada a matriz de transformação da equação (4.12). Esta matriz de transformação é o resultado do produto da transformada de *Clarke* pela transformada de *Park*.

$$T_{dq0} = \sqrt{\frac{2}{3}} \begin{bmatrix} \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \\ \cos(\omega t) & \cos(\omega t + \frac{2\pi}{3}) & \cos(\omega t - \frac{2\pi}{3}) \\ \text{sen}(\omega t) & \text{sen}(\omega t + \frac{2\pi}{3}) & \text{sen}(\omega t - \frac{2\pi}{3}) \end{bmatrix} \quad (4.12)$$

É possível também realizar a transformação do sistema de coordenadas *dq0* para *abc*, de maneira análoga a matriz (4.12) pela matriz (4.13).

$$T_{dq0}^{-1} = T_{dq0}^T = \sqrt{\frac{2}{3}} \begin{bmatrix} \frac{1}{\sqrt{2}} & \cos(\omega t) & \text{sen}(\omega t) \\ \frac{1}{\sqrt{2}} & \cos(\omega t + 120^\circ) & \text{sen}(\omega t + 120^\circ) \\ \frac{1}{\sqrt{2}} & \cos(\omega t - 120^\circ) & \text{sen}(\omega t - 120^\circ) \end{bmatrix} \quad (4.13)$$

Os vetores tensão, corrente e razão cíclica no sistema *dq0* são representados conforme equação (4.14).

$$\begin{aligned}
E_{dq0} &= T_{dq0}E_{abc} \\
I_{dq0} &= T_{dq0}I_{abc} \\
D_{dq0} &= T_{dq0}D_{abc}
\end{aligned} \tag{4.14}$$

Onde:

$$E_{dq0} = \begin{bmatrix} e_0(t) \\ e_d(t) \\ e_q(t) \end{bmatrix}; I_{dq0} = \begin{bmatrix} i_0(t) \\ i_d(t) \\ i_q(t) \end{bmatrix}; D_{dq0} = \begin{bmatrix} D_0(t) \\ D_d(t) \\ D_q(t) \end{bmatrix} \tag{4.15}$$

Aplicando a transformada da equação (4.12) na equação (4.11) temos a equação de estados com componentes $dq0$ (4.16).

$$\frac{d}{dt} \begin{bmatrix} i_0 \\ i_d \\ i_q \end{bmatrix} = \begin{bmatrix} 0 & 0 & -\frac{R}{L} \\ -\frac{R}{L} & \omega & 0 \\ -\omega & -\frac{R}{L} & 0 \end{bmatrix} \begin{bmatrix} i_0 \\ i_d \\ i_q \end{bmatrix} + \begin{bmatrix} \frac{1}{L} & 0 & 0 \\ 0 & \frac{1}{L} & 0 \\ 0 & 0 & \frac{1}{L} \end{bmatrix} \begin{bmatrix} \frac{V_{cc}}{2}D_0(t) - e_0 \\ \frac{V_{cc}}{2}D_d(t) - e_d \\ \frac{V_{cc}}{2}D_q(t) - e_q \end{bmatrix} \tag{4.16}$$

Considerando apenas as componentes dq , sendo $i_0=0$, temos (4.17). Esta equação é definida como o modelo de grande sinal e não linear em coordenadas $dq0$, com valores constantes em regime permanente.

$$\frac{d}{dt} \begin{bmatrix} i_0 \\ i_d \\ i_q \end{bmatrix} = \begin{bmatrix} -\frac{R}{L} & \omega \\ -\omega & -\frac{R}{L} \end{bmatrix} \begin{bmatrix} i_0 \\ i_d \\ i_q \end{bmatrix} + \begin{bmatrix} \frac{1}{L} & 0 \\ 0 & \frac{1}{L} \end{bmatrix} \begin{bmatrix} \frac{V_{cc}}{2}D_d(t) - e_d \\ \frac{V_{cc}}{2}D_q(t) - e_q \end{bmatrix} \tag{4.17}$$

Aplicando a transformada (4.12) nas tensões da rede elétrica é obtida a equação (4.18).

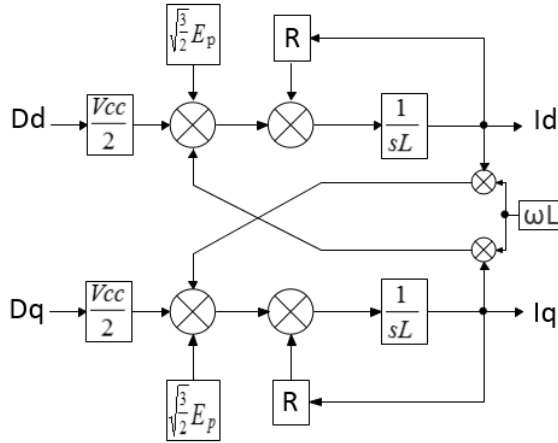
$$E_{dq0} = T_{dq0}E_{abc} = \begin{bmatrix} e_0(t) \\ e_d(t) \\ e_q(t) \end{bmatrix} = \begin{bmatrix} 0 \\ \sqrt{\frac{3}{2}}E_p \\ 0 \end{bmatrix} \tag{4.18}$$

Substituindo a equação (4.18) na equação (4.16), estas podem ser escritas segundo as equações diferenciais (4.19).

$$\begin{aligned}
\frac{di_d(t)}{dt} &= -\frac{R}{L}i_d + \omega i_q + \frac{1}{L} \left(\frac{V_{cc}}{2}D_d(t) - \sqrt{\frac{3}{2}}E_p \right) \\
\frac{di_q(t)}{dt} &= -\omega i_d - \frac{R}{L}i_q + \frac{1}{L} \frac{V_{cc}}{2}D_q(t)
\end{aligned} \tag{4.19}$$

O funcionamento do conversor NPC é descrito pelo diagrama de blocos da figura 4.5.

Figura 4.5 – Diagrama de blocos em coordenadas $dq0$ do conversor NPC.



Fonte: Produção do próprio autor.

É de interesse obter a função de transferência das correntes de eixo direto e em quadratura em função das razões cíclicas. Observa-se a existência de um acoplamento entre as variáveis I_d , I_q , D_d e D_q . Para que este acoplamento seja evitado utiliza-se de um artifício matemático, onde são definidas as variáveis auxiliares D'_d e D'_q .

$$\begin{aligned} D'_d &= D_d(t) - \frac{\omega L}{V_{cc}} I_q(t) \\ D'_q &= D_q(t) + \frac{\omega L}{V_{cc}} I_d(t) \end{aligned} \quad (4.20)$$

Substituindo a equação (4.20) na equação (4.19) temos a equação (4.21).

$$\begin{aligned} \frac{di_d(t)}{dt} &= -\frac{R}{L} i_d + \frac{1}{L} \left(\frac{V_{cc}}{2} D'_d(t) - \sqrt{\frac{3}{2}} E_p \right) \\ \frac{di_q(t)}{dt} &= -\frac{R}{L} i_q + \frac{1}{L} \frac{V_{cc}}{2} D'_q(t) \end{aligned} \quad (4.21)$$

Estas equações descrevem o modelo não linear, logo não é cabível a teoria clássica de controle, pois esta é baseada em sistemas lineares.

Para utilizar-se de técnicas clássicas de controle, é necessário então a linearização do modelo encontrado. A técnica utilizada será a expansão em série de Taylor, que consiste em substituir as variáveis do modelo de grande sinal pela soma de seu valor em regime permanente e sua perturbação. Deste modo, os valores em regime permanente se anulam. (SANTOS, 2011) Desprezando os termos de segunda ordem e de ordens superiores, é obtido o modelo linear do sistema, também chamado de modelo de pequenos sinais, como mostra a equação (4.22).

$$\begin{aligned}\frac{d}{dt}\hat{i}_d(t) &= -\frac{R}{L}\hat{i}_d(t) + \frac{1}{L}\frac{V_{CC}}{2}\hat{d}_d(t) \\ \frac{d}{dt}\hat{i}_q(t) &= -\frac{R}{L}\hat{i}_q(t) + \frac{1}{L}\frac{V_{CC}}{2}\hat{d}_q(t)\end{aligned}\quad (4.22)$$

Transformando a equação (4.22) por Laplace são obtidas as funções de transferência que relacionam as correntes (eixo direto e em quadratura) com suas respectivas razões cíclicas (equação (4.23)).

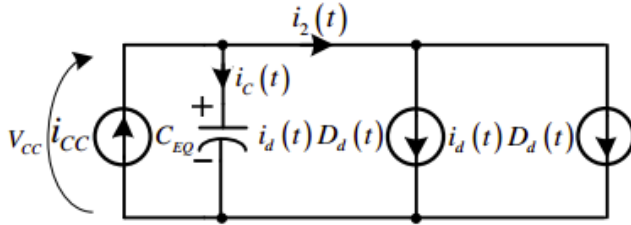
$$\begin{aligned}\frac{\hat{i}_d(s)}{\hat{d}_d(s)} &= \frac{V_{CC}}{2} \frac{1}{Ls + R} \\ \frac{\hat{i}_q(s)}{\hat{d}_q(s)} &= \frac{V_{CC}}{2} \frac{1}{Ls + R}\end{aligned}\quad (4.23)$$

As equações em regime permanente são obtidas a partir das equações (4.19), que representam o modelo de grandes sinais. Igualando as derivadas no tempo a zero e substituindo todas as variáveis por suas expressões em regime permanente, teremos as equações (4.24).

$$\begin{aligned}D_d &= \frac{2}{V_{CC}}(RI_d - \omega LI_q + \sqrt{\frac{3}{2}}E_p) \\ D_q &= \frac{2}{V_{CC}}(RI_d + \omega LI_q)\end{aligned}\quad (4.24)$$

4.2 MODELAGEM DO CONVERSOR A PARTIR DO LADO CC

Figura 4.6 – Circuito equivalente para o lado CC do conversor NPC.



Fonte: (SANTOS, 2011).

O circuito possui dois capacitores que serão representados por um C_{eq} . A corrente que flui por ele é dada por (4.25).

$$\begin{aligned} i_c(t) &= i_2(t) - i_{cc}(t) \\ C \frac{dv_{cc}(t)}{dt} &= i_{cc} - i_2(t) \end{aligned} \quad (4.25)$$

A corrente que circula no lado CC do conversor pode ser relacionada com as correntes de fase pela razão cíclica, expresso em (4.26).

$$\begin{aligned} i_2(t) &= D_a(t)i_a(t) + D_b(t)i_b(t) + D_c(t)i_c(t) \\ i_2(t) &= D_d(t)i_d(t) + D_q(t)i_q(t) \end{aligned} \quad (4.26)$$

Substituindo a equação (4.26) na equação (4.25) é obtida a equação (4.27).

$$C_{eq} \frac{dv_{cc}(t)}{dt} = i_{cc}(t) - D_d(t)i_d(t) - D_q(t)i_q(t) \quad (4.27)$$

E então é obtido o modelo de grandes sinais para o lado CC do conversor, expresso na equação (4.28)

$$\frac{dv_{cc}(t)}{dt} = \frac{i_{cc}}{C_{eq}} - \frac{D_d(t)i_d(t) + D_q(t)i_q(t)}{C_{eq}} \quad (4.28)$$

A tensão no barramento CC deve ser mantida constante, desta forma teremos fluxo de potência ativa do barramento para a rede. Um controlador

específico será projetado para garantir esta condição.

As equações em regime permanente são obtidas realizando procedimento análogo ao realizado na modelagem do lado CA, e são expressas por (4.29).

$$I_d = \sqrt{\frac{3}{32} \frac{E_p^2}{R^2} + \frac{V_{cc} I_{cc}}{2R} - I_q^2} - \sqrt{\frac{3}{2} \frac{E_p}{4R}}$$

$$I_q = \pm I_d \sqrt{\frac{1}{FP} - 1} \quad (4.29)$$

Para fator de potência unitário, a componente da corrente reativa (eixo em quadratura) é zero ($I_q=0$). A equação (4.29) deverá ser usada apenas quando o fator de potência possuir valor diferente de 1.

Como a equação (4.25) é não linear, será necessário também sua linearização. Essa será realizada a partir de procedimento análogo ao realizado na modelagem do lado CA, ou seja, utilizando-se da expansão em série de Taylor. Com isso, tem-se a equação linear do lado CC (4.30).

$$\hat{i}_{cc}(t) = D_d \hat{i}_d(t) + I_d \hat{d}_d(t) + D_q \hat{i}_q(t) + I_q \hat{d}_q(t) \quad (4.30)$$

Para um sistema equilibrado com aa referência de tensão considerada na figura 4.1, temos:

$$e_d = \sqrt{\frac{3}{2}} E_p \quad (4.31)$$

$$e_q = 0 \quad (4.32)$$

As potências ativa e reativa (em valores médios) do conversor são:

$$P = e_d I_d + e_q I_q \quad (4.33)$$

$$Q = e_d I_q - e_q I_d \quad (4.34)$$

Substituindo a equação (4.31) nas equações (4.33) e (4.34) e relacionando para as correntes do eixo direto e em quadratura, temos:

$$I_d = \sqrt{\frac{2}{3}} \frac{P}{E_p} \quad (4.35)$$

$$I_d = \sqrt{\frac{2}{3}} \frac{Q}{E_p} \quad (4.36)$$

Substituindo as equações (4.35) e (4.36) nas equações das razões cíclicas em determinado ponto de operação obtemos:

$$D_d = \frac{2}{V_{cc}} \left(R \sqrt{\frac{2}{3}} \frac{P}{E_p} - \omega L \sqrt{\frac{2}{3}} \frac{Q}{E_p} + \sqrt{\frac{3}{2}} E_p \right) \quad (4.37)$$

$$D_q = \frac{2}{V_{cc}} \left(R \sqrt{\frac{2}{3}} \frac{Q}{E_p} - \omega L \sqrt{\frac{3}{2}} \frac{P}{E_p} \right) \quad (4.38)$$

Após transformar as equações (4.35), (4.36), (4.37), (4.38) por Laplace, linearizá-las e simplificá-las, chegamos na função de transferência do lado CC do conversor, que relacionam a tensão do barramento CC com as correntes do eixo direto e em quadratura. São as equações (4.39) e (4.40).

$$\frac{\hat{v}_{cc}(s)}{\hat{i}_d(s)} = \frac{2}{V_{cc}} \frac{[\sqrt{\frac{3}{2}} E_p + I_d (sL + 2R)]}{sC_{eq}} \quad (4.39)$$

$$\frac{\hat{v}_{cc}(s)}{\hat{i}_q(s)} = \frac{2I_q}{V_{cc}} \frac{(sL + 2R)}{sC_{eq}} \quad (4.40)$$

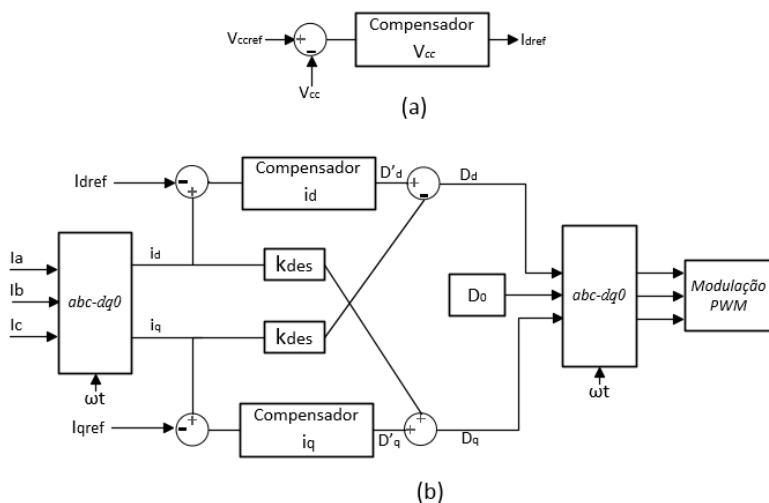
5 PROJETO DO CONTROLE VETORIAL DO CONVERSOR NPC

O controle vetorial é uma técnica utilizada no controle de máquinas elétricas de corrente alternada, pois permite controlar de forma mais simples as variáveis reais do sistema (tensões e correntes), através da atuação sobre variáveis fictícias relacionadas as reais. Tendo em vista a grande versatilidade desta ferramenta, seus princípios também são usados no controle de conversores estáticos em geral. (ORTMANN, 2008)

A principal diferença do controle vetorial é a utilização de um artifício matemático, a transformada $abc/dq0$, a qual permite um desacoplamento - três variáveis senoidas são convertidas em duas variáveis contínuas. Desta forma, o acionamento de uma máquina de corrente alternada pode ser realizado de forma semelhante ao de uma máquina de corrente contínua. Para o controle do conversor permite-se a utilização de controladores clássicos.

A estratégia do controle de tensão e corrente pode ser observada na figura 5.1.

Figura 5.1 – Diagrama de blocos da estratégia de controle: (a) Malha de tensão; (b) Malha de corrente.



Fonte: Produção do próprio autor.

O controle de tensão do conversor consiste basicamente em subtrair a

tensão lida no barramento CC (V_{cc}) da tensão de referência (V_{ccref}). O erro obtido é compensado por um controlador linear e a partir deste é gerada uma referência de corrente de eixo direto da carga (i_{dref}), determinando assim a amplitude da corrente a ser injetada na rede. (SANTOS, 2011)

5.1 PROJETO DOS COMPENSADORES

O comportamento do sistema em malha fechada pode ser determinado mediante análise de parâmetros (frequência de cruzamento, margem de fase e banda passante) do sistema em malha aberta. Tais parâmetros devem ser ajustados, de tal forma, que o sistema seja estável e responda dentro de um tempo determinado.

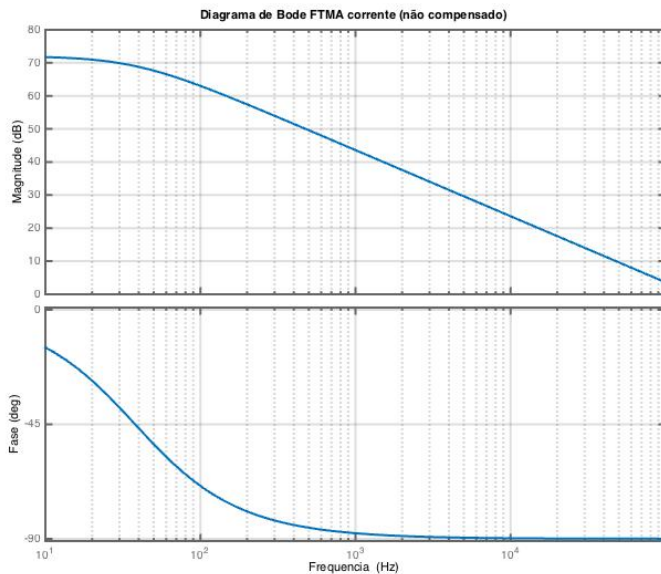
5.1.1 Compensadores de corrente

A função de transferência do conversor NPC para a malha de corrente é dada pela equação (5.1):

$$H_i(s) = \frac{\hat{i}_d(s)}{\hat{d}_d(s)} = \frac{V_{cc}}{2} \frac{1}{Ls + R} \quad (5.1)$$

O diagrama de bode do sistema não compensado pode ser visto na figura 5.2.

Figura 5.2 – Diagrama de bode em malha aberta de corrente não compensado.



Fonte: Produção do próprio autor.

A função de transferência da corrente em malha aberta é representado pelo diagrama de blocos da figura 5.3.

Figura 5.3 – Diagrama de blocos FTMA, malha de corrente.



Fonte: Produção do próprio autor.

A equação da malha de corrente é representada por:

$$FTMA_i(s) = C_i(s)K_{pwm}H_i(s)K_{hall} \quad (5.2)$$

Os ganhos K_{pwm} e K_{hall} são:

$$K_{pwm} = \frac{1}{V_{tri}} = \frac{1}{10} = 0,1 \quad (5.3)$$

$$K_{hall} = 0,04 \quad (5.4)$$

Além dos ganhos K_{pwm} e K_{hall} , para os compensadores de corrente é necessário a definição de um ganho para o desacoplamento, como observado no diagrama de blocos da figura 4.5. Este ganho é definido por (ORTMANN, 2008):

$$K_{des} = \frac{L\omega V_{tri}}{V_{cc}K_{Mi}} = 0,1979 \quad (5.5)$$

Será projetado um controlador do tipo $PI + Polo$, satisfazendo as necessidades de compensação da malha de corrente.

$$C_i(s) = K_{C_i} \frac{s + zero}{s(s + polo)} \quad (5.6)$$

A frequência de cruzamento da FTMA de corrente é definida de modo que a frequência de chaveamento do conversor não prejudique o circuito de controle. Logo, esta frequência foi escolhida em:

$$f_{ic} = \frac{f_{chav}}{28,2} = 1420Hz \quad (5.7)$$

A frequência de zero é definida como:

$$f_{iz} = 400Hz \quad (5.8)$$

O controle do tipo PI possui um integrador, o qual é representado por um pólo na origem do sistema. A frequência do segundo polo deve ser superior a frequência do zero, não podendo ser muito alta devido a intenção de a frequência de cruzamento do compensador seja consideravelmente abaixo da frequência de chaveamento do conversor. O segundo polo é então localizado em:

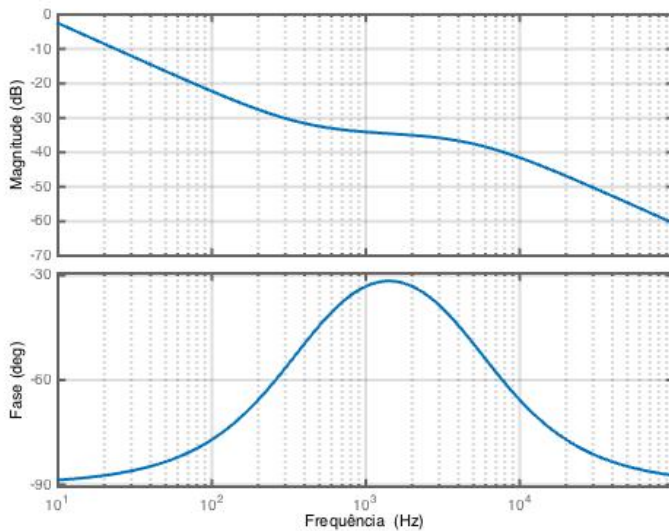
$$f_{ip2} = 5000Hz \quad (5.9)$$

A função de transferência $C_i(s)$ é então definida por:

$$C_i(s) = 588,31 \frac{s + 2,51 \cdot 10^3}{s(s + 3,14 \cdot 10^4)} \quad (5.10)$$

O diagrama de bode da equação (5.10) é mostrado na figura 5.4

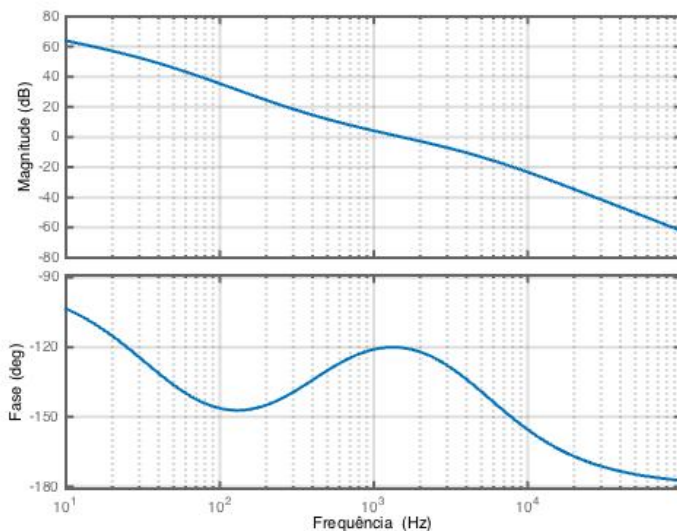
Figura 5.4 – Diagrama de bode do compensador de corrente.



Fonte: Produção do próprio autor.

A resposta em frequência em malha aberta para a malha de corrente é:

Figura 5.5 – Diagrama de bode em malha aberta de corrente do sistema compensado.



Fonte: Produção do próprio autor.

A partir da figura 5.5 podemos observar que o sistema é estável com frequência de cruzamento próxima a 1,4kHz, com margem de fase de 60° .

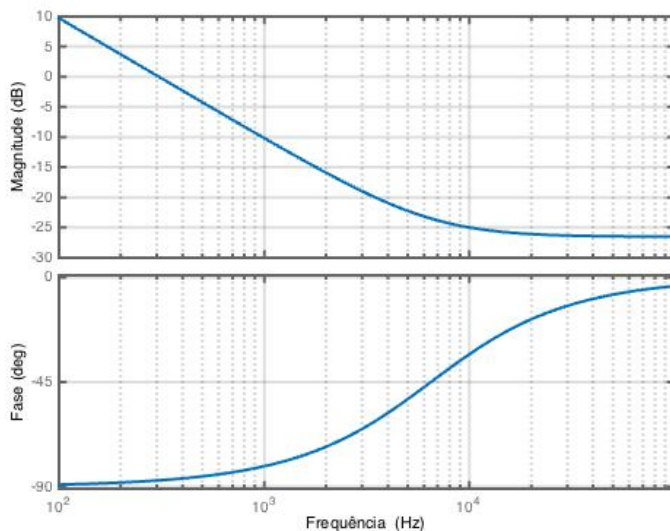
5.1.2 Compensador de tensão

A função de transferência para a malha de tensão do conversor NPC é dada pela equação (5.11):

$$H_v(s) = \frac{\hat{v}_{cc}(s)}{\hat{i}_d(s)} = \frac{2}{V_{cc}} \frac{[\sqrt{\frac{3}{2}}E_p + I_d(sL + 2R)]}{sC_{eq}} \quad (5.11)$$

O diagrama de bode do sistema não compensado pode ser visto na figura 5.6

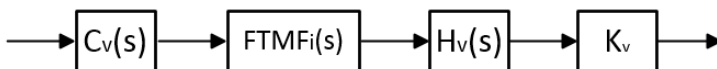
Figura 5.6 – Diagrama de bode em malha aberta de tensão não compensado.



Fonte: Produção do próprio autor.

A função de transferência da tensão em malha aberta é representado pelo diagrama de blocos da figura 5.7.

Figura 5.7 – Diagrama de blocos FTMA, malha de tensão.



Fonte: Produção do próprio autor.

A equação da malha de tensão é representada por:

$$FTMA_v(s) = C_v(s)H_v(s)K_v \frac{1}{K_{hall}} \quad (5.12)$$

O ganho do sensor de tensão é definido por:

$$K_{hall} = 7,326 \cdot 10^{-4} \quad (5.13)$$

Será projetado um controlador do tipo *PI + Polo*, satisfazendo as necessidades de compensação da malha de tensão.

$$C_v(s) = K_{Cv} \frac{s + zero}{s(s + polo)} \quad (5.14)$$

A frequência de cruzamento da FTMA de tensão é definida tendo como base a necessidade de a mesma ser muito menor que a frequência de cruzamento da malha de corrente, para que os controles não se interfiram. Logo, esta frequência foi escolhida em:

$$f_{vc} = \frac{f_{ic}}{47,3} = 30Hz \quad (5.15)$$

A frequência do zero é definida como:

$$f_{vz} = 5Hz \quad (5.16)$$

O controle do tipo PI possui um integrador, o qual é representado por um pólo na origem do sistema. O segundo polo é então localizado em:

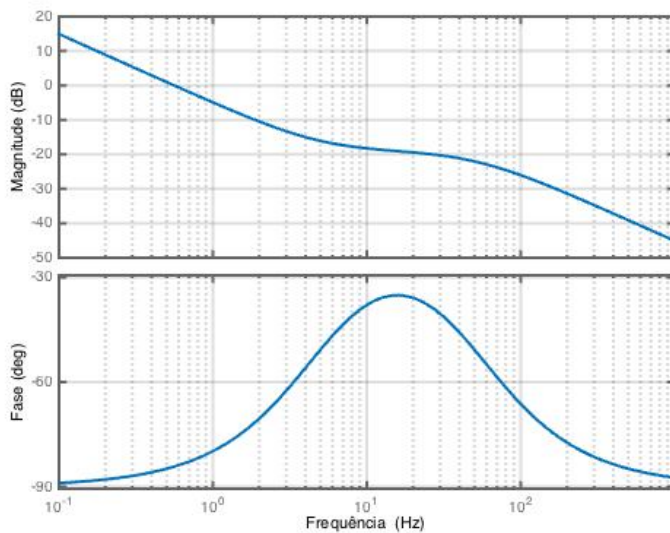
$$f_{vp2} = 50Hz \quad (5.17)$$

A função de transferência $C_v(s)$ é então definida por:

$$C_v(s) = 35 \frac{s + 31.4}{s(s + 314)} \quad (5.18)$$

O diagrama de bode da equação (5.18) é mostrado na figura 5.8.

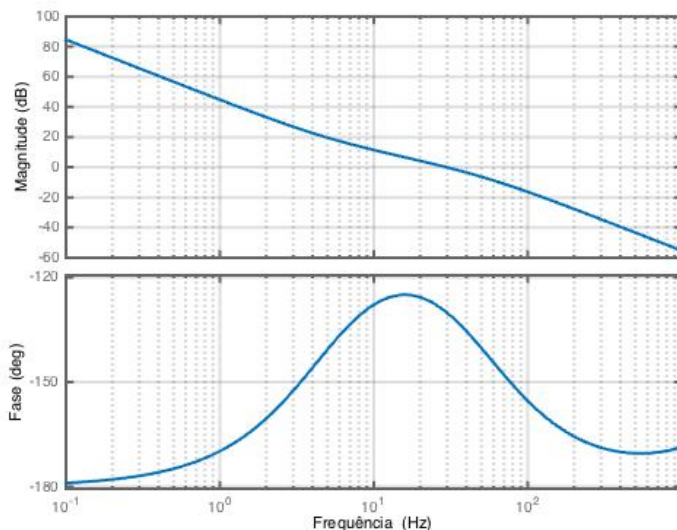
Figura 5.8 – Diagrama de bode do compensador de tensão.



Fonte: Produção do próprio autor.

A resposta em frequência da função de transferência em malha aberta para a malha de tensão é:

Figura 5.9 – Diagrama de bode em malha aberta da malha de tensão do sistema compensado.



Fonte: Produção do próprio autor.

Na figura 5.9 podemos observar que o sistema é estável com frequência de cruzamento próxima a 30Hz, com margem de fase de 50° .

5.2 SINCRONISMO COM A REDE ELÉTRICA

Para a conexão do conversor proposto com a rede elétrica, faz-se necessário a utilização de um circuito específico para o sincronismo das tensões da rede com as tensões do lado CA do conversor. Usaremos um circuito PLL (*Phase Locked Loop*) para realizar tal função. Além de sincronismo, o PLL é responsável pela referência angular da transformada $abc-dq0$, utilizada no controle vetorial do conversor.

Entre as diversas estruturas de PLL discutidas na literatura, neste trabalho será usado uma abordagem baseada na teoria de potência ativa e reativa, instantâneas, para sistemas trifásicos. (ORTMANN, 2008) O circuito utilizado será do tipo q -PLL, o qual se utiliza da potência imaginária para rea-

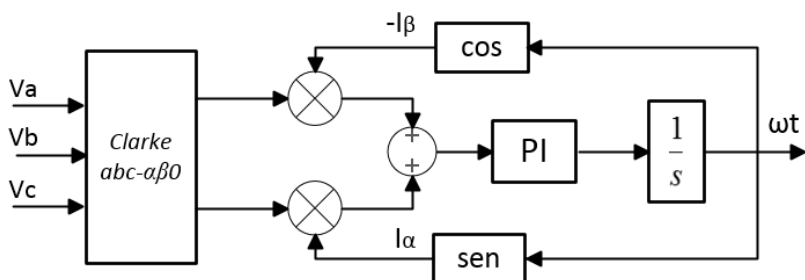
lizar o sincronismo das tensões.

As tensões da rede serão os sinais de entrada do circuito PLL, representadas em coordenadas $\alpha\beta$ através da transformada de Clark (5.19).

$$T_{\alpha\beta 0} = \begin{bmatrix} V_{\alpha} \\ V_{\beta} \\ V_0 \end{bmatrix} = \begin{bmatrix} 1 & -\frac{1}{\sqrt{2}} & -\frac{1}{\sqrt{2}} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} \quad (5.19)$$

O diagrama de blocos do circuito PLL é descrito pela figura 5.10.

Figura 5.10 – Diagrama de blocos do circuito q-PLL.



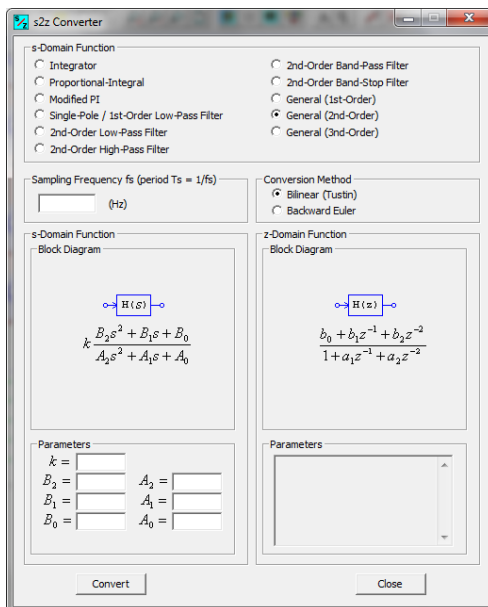
Fonte: (ORTMANN, 2008).

6 RESULTADOS DE SIMULAÇÃO E EXPERIMENTAIS

Neste capítulo, primeiramente são apresentados resultados de simulação do conversor proposto, com o objetivo de validar o funcionamento do sistema que engloba o conversor e o controle. Para tal o mesmo foi submetido a condições de desequilíbrio, buscando aproximar ao máximo dos testes posteriormente realizados em laboratório. A implementação do sistema e os resultados obtidos na prática são apresentados em seguida.

O projeto de controle descrito no capítulo 6 foi implementado digitalmente, onde a discretização dos controladores foi realizada através da ferramenta *s2z converter* do software PSIM, como mostra a figura 6.1. A frequência de amostragem utilizada neste processo foi de 40kHz, ou seja, a mesma frequência de chaveamento do conversor.

Figura 6.1 – Ferramenta *s2z converter*, software PSIM.



Fonte: Produção do próprio autor.

6.1 RESULTADOS DE SIMULAÇÃO

O sistema simulado no software PSIM, da *Powersim Inc.* possui os seguintes especificações:

- Conversor NPC trifásico com filtro indutivo L;
- Dois capacitores de 1000μ em série formando o barramento CC;
- Circuito de sincronismo PLL trifásico;
- Controle vetorial de tensão no barramento CC e controle das correntes na saída trifásica CA;
- Modulação do tipo IPD (*In Phase Disposition*), onde as duas portadoras triangulares encontram-se em fase.

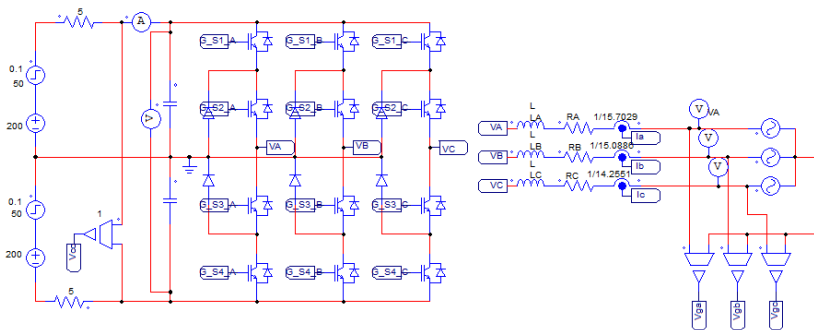
Os parâmetros de simulação estão na tabela 6.1, abaixo. Na figura 6.2 está representado o circuito de potência do conversor na simulação.

Tabela 6.1 – Parâmetros utilizados na simulação do conversor operando em malha aberta e fechada

Parâmetros de simulação	
Tensão de barramento CC (Vcc)	400V
Capacitores do barramento CC	1000uF
Indutores de filtro CA	420uH
Resistência série dos filtros indutivos	0.1Ohms
Valor de referência de tensão (Vccref)	400V
Ganho de desacoplamento (Kdes)	3.96E-4

Fonte: Produção do próprio autor.

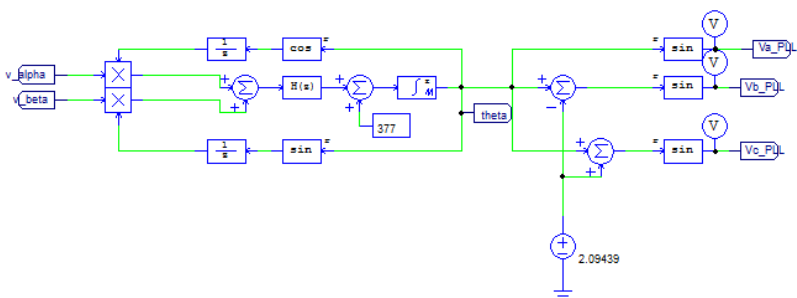
Figura 6.2 – Circuito de potência do conversor NPC trifásico conectado a rede elétrica no PSIM.



Fonte: Produção do próprio autor.

Como podemos observar na figura 6.2, o barramento DC é alimentado por duas fontes de tensão contínuas com amplitude de 200V cada. Foram adicionadas ainda dois degraus de tensão com amplitude de 50V cada no tempo de 0.1s para análise da dinâmica do sistema. Duas resistências de 5Ω são necessárias para simulação de uma fonte de corrente, que carregam os capacitores do barramento CC. O circuito de sincronismo PLL trifásico é mostrado na figura 6.3.

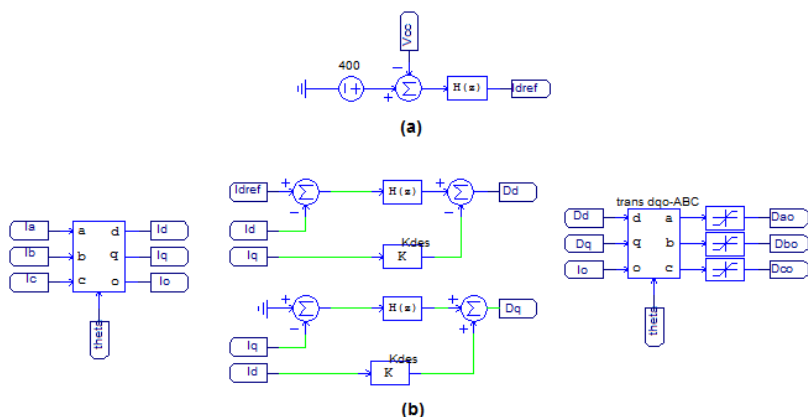
Figura 6.3 – Circuito de sincronismo PLL.



Fonte: Produção do próprio autor.

Os circuitos de controle de tensão e corrente discretizados, assim como os blocos das transformadas $abc-dq0$ e $dq0-abc$ estão na figura 6.4.

Figura 6.4 – Circuitos de controle. (a) Controle de tensão do barramento CC; (b) Controle das correntes CA.



Fonte: Produção do próprio autor.

A configuração do *hardware* de controle, o DSP F28335 da *Texas Instruments* foi totalmente realizada via blocos do *software* PSIM. A configuração do conversor analógico digital encontra-se na figura 6.5. O bloco ADC é utilizado no modo DC, logo é necessário compensar os sinais de tensão e corrente alternados com uma fonte de tensão de 1.5V na entrada e saída. Deste modo garante-se que o DSP irá receber sinais de 0 a 3V. As instruções para utilização dos blocos de configuração do *hardware* F28335 da é apresentado em (IJUIM, 2014).

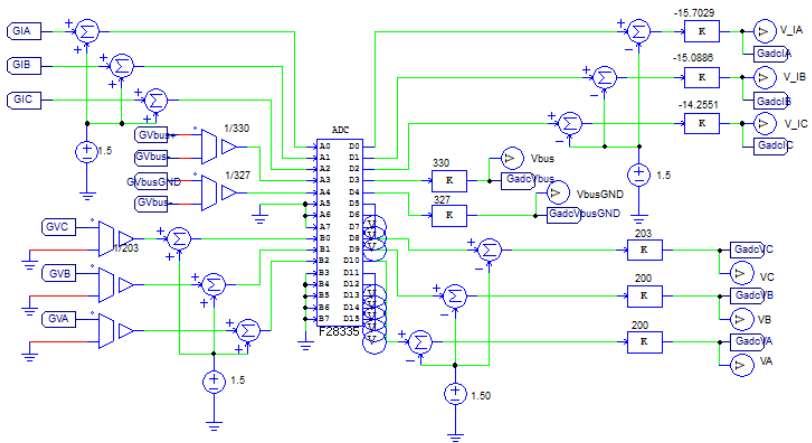
Os ganhos de medição compensados através de blocos foram validados de acordo com o conversor na bancada, e são apresentados na tabela 6.2.

Tabela 6.2 – Ganhos de medição do conversor T-NPC.

Ganhos de medição de tensão e corrente	
Tensão barramento CC (total)	1/330
Tensão barramento CC (metade)	1/327
Corrente CA (Fase A)	1/15.7029
Corrente CA (Fase B)	1/15.0886
Corrente CA (Fase C)	1/14.2551
Tensão CA (Fase A)	1/200
Tensão CA (Fase B)	1/200
Tensão CA (Fase C)	1/203

Fonte: Produção do próprio autor.

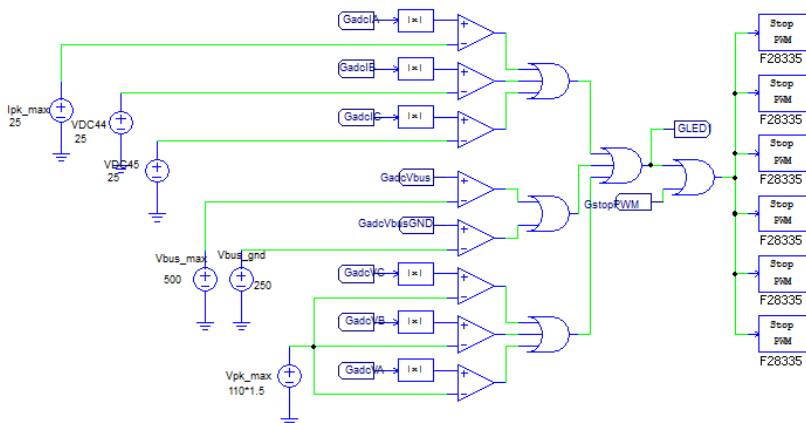
Figura 6.5 – Configuração ADC do DSP TI F28335 através de bloco do PSIM.



Fonte: Produção do próprio autor.

As proteções contra sobre tensões e sobre correntes são reguladas através do circuito da figura 6.6.

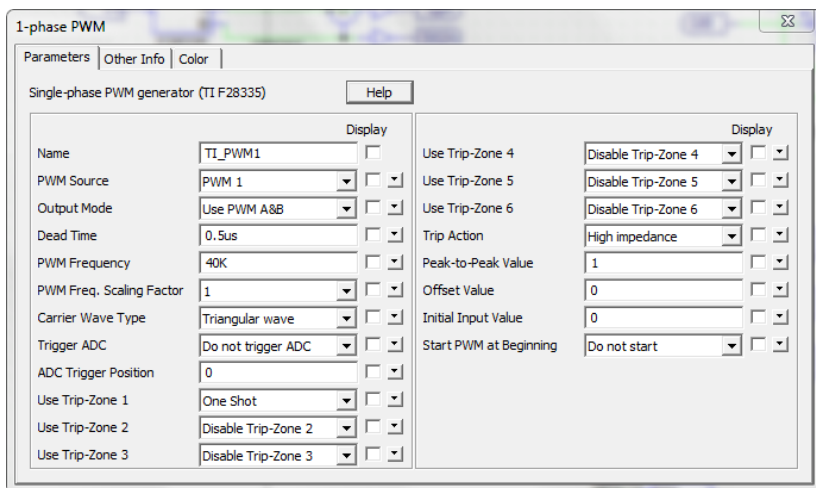
Figura 6.6 – Proteções de sobre-tensões e sobre-correntes do conversor.



Fonte: Produção do próprio autor.

Para a geração das triangulares da modulação *IPD*, foram utilizados 6 blocos PWM, onde cada um deles comanda duas chaves complementares da mesma fase. As configurações destes blocos estão em 6.7.

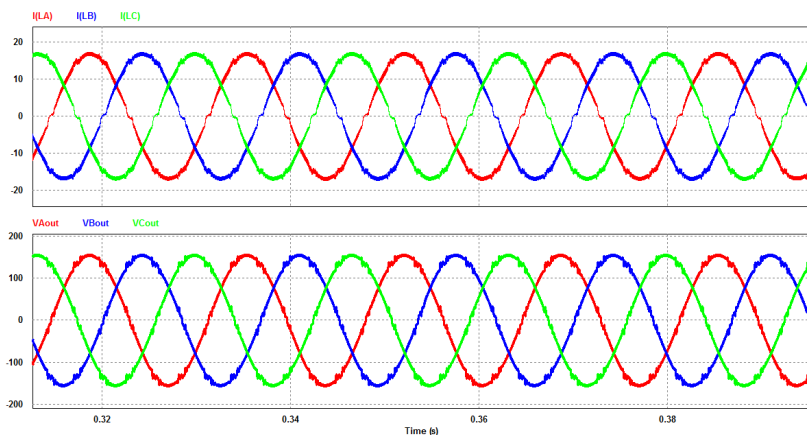
Figura 6.7 – Configuração bloco PWM monofásico, *software* PSIM.



Fonte: Produção do próprio autor.

Na figura 6.8 são apresentadas as correntes trifásicas CA controladas, e também as tensões de fase da rede.

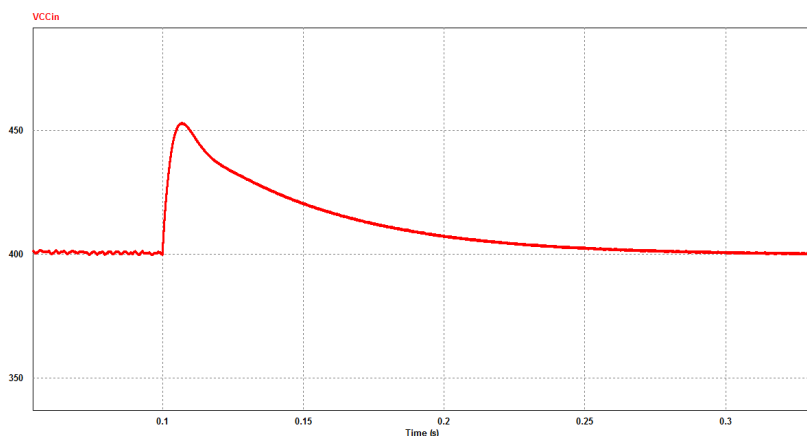
Figura 6.8 – Correntes e tensões CA trifásicas do lado CA do conversor NPC.



Fonte: Produção do próprio autor.

A tensão do barramento CC é submetida a um degrau de tensão em 0.1 segundos, atingindo o pico de 455V, corrigido pelo controle de tensão e atingindo valor nominal de 400V em 0.3 segundos. Esta situação é mostrada na figura 6.9 e valida a ação do controle de tensão.

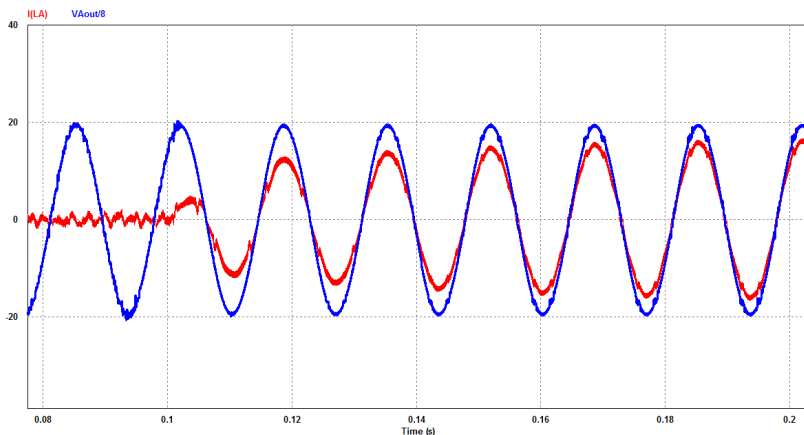
Figura 6.9 – Tensão no barramento CC submetida a um degrau de tensão positivo em 0.1s.



Fonte: Produção do próprio autor.

O comportamento da tensão e corrente na fase A é visto na figura 6.10. É possível detectar um atraso de 180° da corrente em relação a tensão antes do degrau, pois até este momento o circuito opera como retificador, carregando os capacitores do barramento CC. Quando a tensão no barramento CC é superior ao seu valor nominal, o circuito é forçado a operar como inversor injetando corrente na rede elétrica, sendo caracterizado por corrente e tensão em fase.

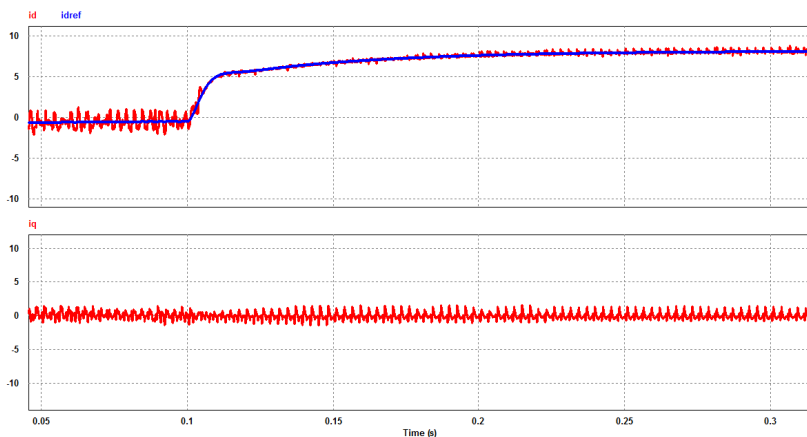
Figura 6.10 – Tensão e corrente na fase A do conversor submetido a um degrau de tensão positivo em 0.1s



Fonte: Produção do próprio autor.

As variáveis I_d e I_q são utilizadas no controle das correntes do conversor, e são expostas na figura 6.11. A variável I_d é utilizada para setar o valor de referência de amplitude das correntes. Já a variável I_q é mantida em zero, garantindo assim que apenas potência ativa será injetada na rede (FP=1).

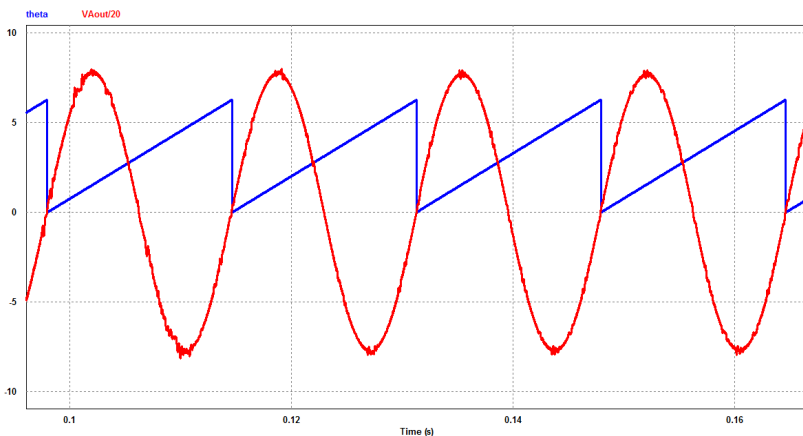
Figura 6.11 – Variáveis I_d e I_q utilizadas no controle das correntes



Fonte: Produção do próprio autor.

O sincronismo do sistema (PLL) é ilustrado na figura 6.12.

Figura 6.12 – Sistema de sincronismo PLL - *Phase Lock Loop*



Fonte: Produção do próprio autor.

6.2 RESULTADOS EXPERIMENTAIS

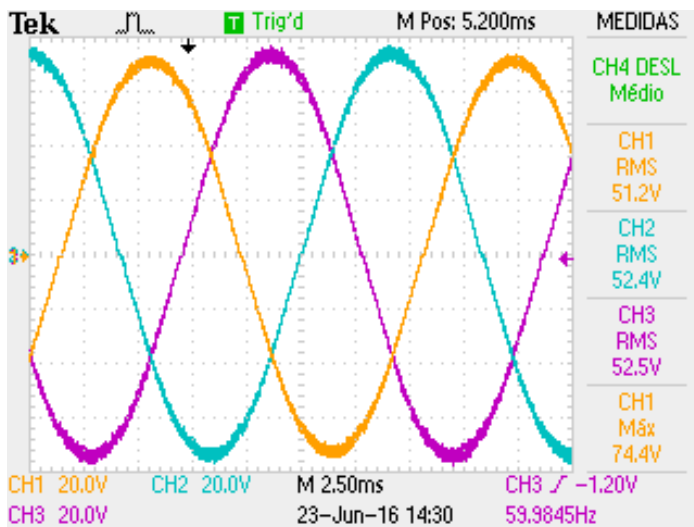
A validação da proposta de controle apresentada neste trabalho foi implementada em um conversor com topologia NPC modificada, *T-NPC*. A escolha deste conversor para a implementação se dá pois suas características construtivas e operacionais são muito semelhantes ao conversor proposto, sendo válida a modelagem matemática apresentada neste trabalho.

O código para implementação foi gerado a partir de blocos específicos do software PSIM para o modelo de *DSP TI F28335*. Para comunicação com o hardware, foi utilizado o software *Code Composer Studio*.

6.2.1 Operação em malha aberta

Foi efetuado a ligação do conversor em malha aberta sem a atuação do controle para validar seu funcionamento, atuação do circuito de sincronismo com a rede PLL e defasagem entre tensões e correntes de fase do lado CA do conversor. Cada fase do conversor foi ligada a uma carga resistiva de 15Ω . As tensões V_a , V_b e V_c são apresentadas na figura 6.13.

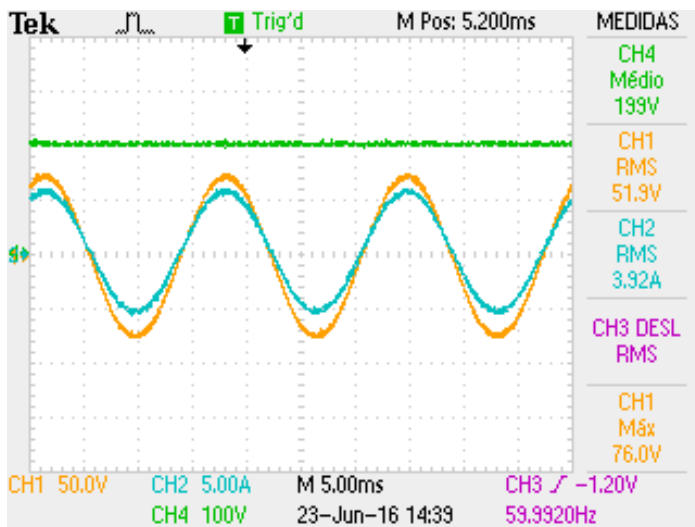
Figura 6.13 – Tensões V_a , V_b e V_c do conversor T-NPC operando com malha aberta.



Fonte: Produção do próprio autor.

A tensão e corrente na fase A estão em fase, como mostra a figura 6.14. Na mesma figura, em verde, tem-se a amplitude do barramento CC.

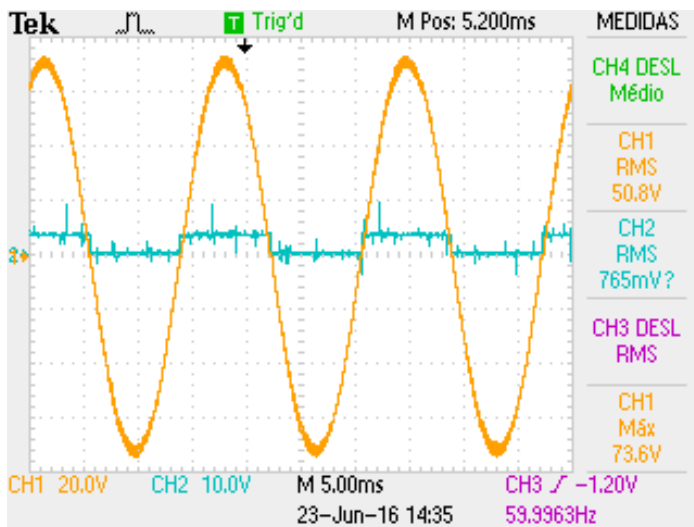
Figura 6.14 – Tensão e corrente na fase A, e tensão CC no barramento.



Fonte: Produção do próprio autor.

Para teste do circuito de sincronismo com a rede elétrica, PLL, foi configurada como saída uma *GPIO* do DSP para leitura da referência gerado por ele, visto em 6.15.

Figura 6.15 – Tensão na fase A e funcionamento do circuito de sincronismo (PLL).

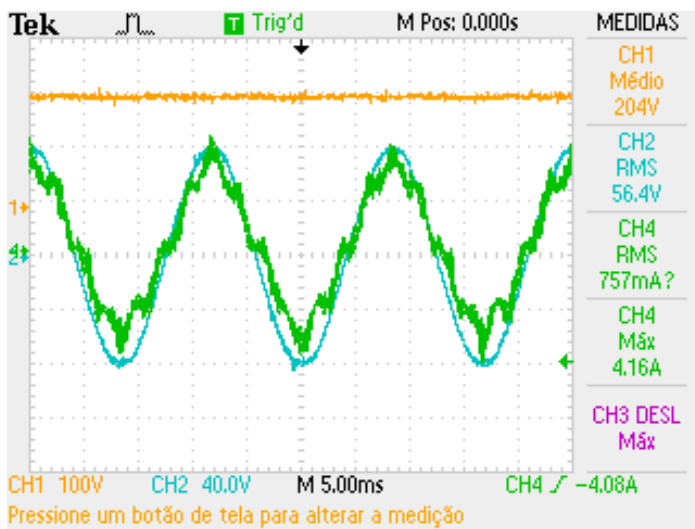


Fonte: Produção do próprio autor.

6.2.2 Operação em malha fechada

A implementação do projeto de controle foi parcialmente testada no conversor em bancada. Com o objetivo de validar o funcionamento do controle das correntes apenas, foi estabelecido uma referência de corrente para i_d . Para evitar picos de corrente no início de operação do conversor, foi implementado uma rampa no código do controle, onde a referência de corrente cresce gradualmente durante trinta segundos até alcançar o valor estabelecido. A figura 6.16 mostra a atuação do controle de corrente para uma referência de 4A.

Figura 6.16 – Tensão e corrente na fase A, e tensão CC no barramento.



Fonte: Produção do próprio autor.

7 CONCLUSÃO

A busca por sistemas de geração cada vez mais eficientes é desejada pois representa redução de custos de geração, fator este decisivo para a disseminação do uso de energia fotovoltaica. Conversores multiníveis apresentam vantagens frente a conversores tradicionais mostrando-se interessantes para tal aplicação.

O trabalho apresentou um estudo do conversor NPC, englobando um projeto para o circuito de potência para esta topologia. Objetivando sua futura construção, o projeto da placa de circuito impresso foi realizado a partir de modificações em projeto existente, oriundo da tese do professor Dr. Joselito Anastácio Heerdt. Este projeto, uma vez construído, permitirá a conclusão de estudos comparativos de perdas entre as topologias NPC e T-NPC, além da implementação de um sistema *back-toback*.

A partir de equacionamento matemático do conversor a partir das correntes média e eficaz em cada componente, foi possível a realização de cálculo teórico das perdas do conversor com diferentes tecnologias de semicondutores. A partir destes cálculos, concluiu-se que o uso de IGBT's de última geração permitem obter conversores de alta eficiência e volume reduzido. No projeto de conversor apresentado, estima-se um rendimento acima de 97%.

A modelagem do conversor conectado a rede através de filtros indutivos foi apresentada em coordenadas $dq0$ através da aplicação das transformadas de *Clarke* e *Park*. A partir das funções de transferência obtidas, foi possível o projeto de controle vetorial do conversor, que facilita o projeto de controle de correntes senoidais trifásicas.

O sistema foi então validado através de simulação, onde a ação do controle pode ser observada. Os resultados obtidos, incluindo um circuito de sincronismo com a rede (PLL) e módulos de configuração do DSP F28335, foram satisfatórios. O controle foi inserido em um bloco C no software *PSIM*, onde a mesma simulação foi utilizada para geração de código para implementação no dispositivo controlador digital.

Como a construção do conversor NPC proposto não foi realizada, o projeto de controle foi implementado em conversor com topologia T-NPC, pois a modelagem matemática de ambos é a mesma. A partida suave do conversor conectado a rede, com controle de correntes trifásicas e tensão CC do barramento é um grande desafio.

Sugestões para trabalhos futuros:

- Construção do projeto do conversor;

- Implementação de sistema *back-to-back* com os conversores T-NPC e NPC;
- Estudo da qualidade de energia processada através do conversor apresentado;
- Implementação da estratégia de controle em FPGA;

REFERÊNCIAS BIBLIOGRÁFICAS

BARBI, I. **Eletrônica de Potência**. [S.l.: s.n.], 2012.

BATSCHAUER, A. L. Inversor multiníveis híbrido trifásico baseado em módulos meia-ponte. **Industrial Electronics Magazine, IEEE**, 2011. 2011.

BORGONOVO, D. Modelagem e controle de retificadores pwm trifásicos empregando a transformação de park. **Dissertação de mestrado, Florianópolis. Universidade Federal de Santa Catarina**, 2001. 2001.

FRANQUELO, L.; LEON, J.; DOMINGUEZ, E. New trends and topologies for high power industrial applications: The multilevel converters solution. In: **Power Engineering, Energy and Electrical Drives, 2009. POWERENG '09. International Conference on**. [S.l.: s.n.], 2009. p. 1–6.

FRANQUELO, L.; RODRIGUEZ, J.; LEON, J.; KOURO, S.; PORTILLO, R.; PRATS, M. The age of multilevel converters arrives. **Industrial Electronics Magazine, IEEE**, 2008. v. 2, n. 2, p. 28–39, June 2008. ISSN 1932-4529.

HEERDT, J. A. Carga eletrônica ativa trifásica. **Tese de Doutorado. Florianópolis, Universidade Federal de Santa Catarina**, 2011. 2011.

IJUIM, F. K. Configuração de controlador digital de sinais aplicado a conversores chaveados utilizando ferramenta psim/simcoder. **Universidade do Estado de Santa Catarina**, 2014. 2014.

MARTINS, D. C.; BARBI, I. **Eletrônica de potência: introdução ao estudo dos conversores CC-CA**. [S.l.]: Edição dos Autores, 2005.

MEDEIROS, S. Estudo e implementação de um inversor npcm três níveis monofásico para aplicação em sistemas fotovoltaicos conectados à rede. **Universidade do Estado de Santa Catarina**, 2013. 2013.

MOIA, J. **Tutorial Altium Designer Summer 09**. [S.l.].

NABAE, A.; TAKAHASHI, I.; AKAGI, H. A new neutral-point-clamped pwm inverter. **Industry Applications, IEEE Transactions on**, 1981. IA-17, n. 5, p. 518–523, Sept 1981. ISSN 0093-9994.

ORTMANN, M. S. Filtro ativo trifásico com controle vetorial utilizando dsp: Projeto e implementação. **UFSC**, 2008. 2008.

RODRIGUEZ, J.; LAI, J.-S.; PENG, F. Z. Multilevel inverters: a survey of topologies, controls, and applications. **Industrial Electronics, IEEE Transactions on**, 2002. v. 49, n. 4, p. 724–738, Aug 2002. ISSN 0278-0046.

SANTOS, C. A. dos. Análise e projeto de um conversor npc para interligacao de sistemas de conversao de energia a rede eletrica. **Universidade Federal do Ceará**, 2011. 2011.

TEODORESCU, R.; LISERRE, M.; RODRIGUEZ, P. **Grid converters for photovoltaic and wind power systems**. [S.l.]: John Wiley & Sons, 2011.

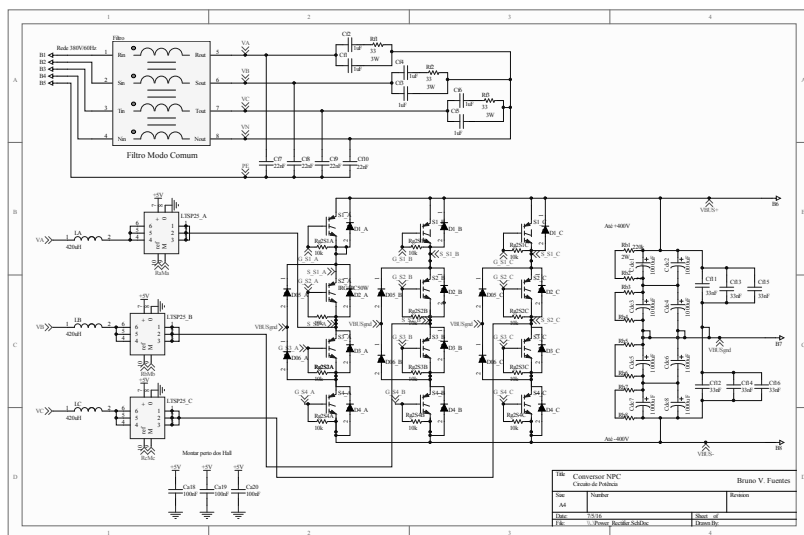
WU, B. **High power converters and AC Drivers**. [S.l.]: Wiley-IEEE Press, 2006.

APÊNDICE A – Circuitos do projeto do conversor NPC

Os circuitos do conversor NPC proposto neste trabalho tem como base o projeto do conversor T-NPC apresentado em (HEERDT, 2011). Foram realizadas modificações nos circuitos, que serão descritas e ilustradas nas figuras apresentadas neste apêndice.

O circuito de potência do conversor (Figura A.1) foi totalmente remodelado para a topologia NPC. No conversor NPC, utiliza-se as quatro chaves em série, e os diodos de gramepeamento (D_5 e D_6) entre as chaves S_2 e (S_3 , como mostra a figura.

Figura A.1 – Circuito de potência e filtro de modo comum do conversor NPC.



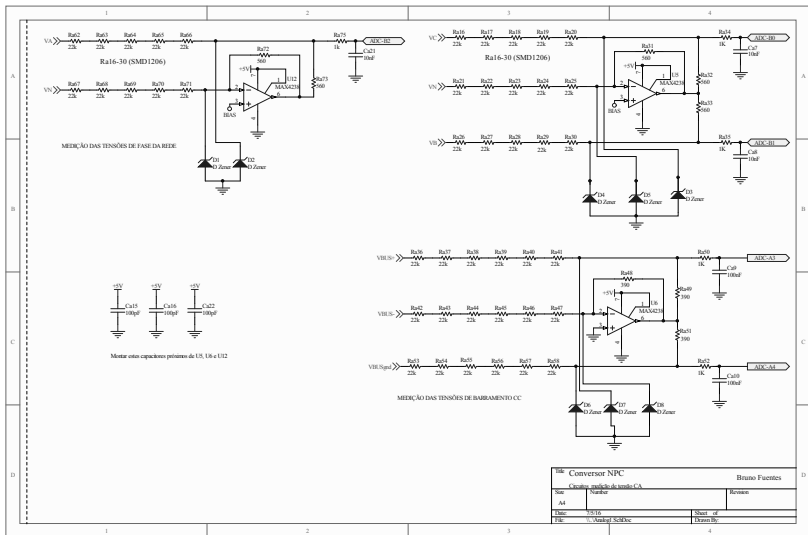
Fonte: Adaptado de (HEERDT, 2011).

Para a medição das tensões de fase do lado CA do conversor, temos os circuitos apresentados em A.2. Como melhoria, foram substituídos diodos de gramepeamento por diodos *zener*.

Para medição das correntes de fase da rede, são usados os circuitos presentes na figura A.3. Aqui não foram realizadas modificações dos circuitos encontrados em (HEERDT, 2011).

Para a adequação do nível de tensão entre o sinal PWM gerado pelo DSP e o comando das chaves pelos drivers, é necessário o circuito apresentado em A.4. Aqui foram realizadas modificações nas sequências de chaves

Figura A.2 – Circuitos de medição das tensões de fase do conversor NPC.



Fonte: Adaptado de (HEERDT, 2011).

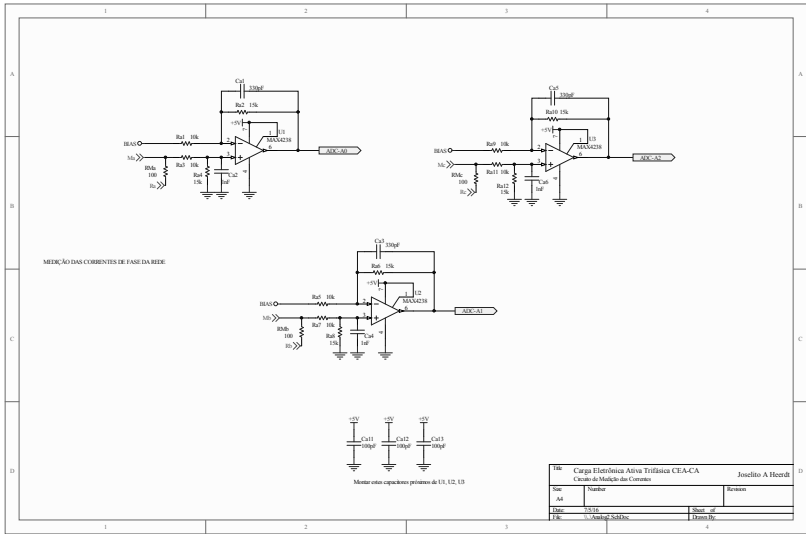
a serem comandadas, necessárias devido a modificação de topologia do conversor do projeto base (T-NPC) para o proposto (NPC).

Na figura A.5 temos as ligações do DSP, circuitos para indiação de erros através de LED's na placa do conversor e também chaves liga/desliga conectadas a entradas digitais do DSP. Nestes circuitos os diodos de grameamento também foram substituídos por diodos *zener*.

Os circuitos de *drivers* são apresentados em A.6. No projeto base contava com um circuito RC auxiliar conectado a saída de gatilho dos *drivers*, que desempenha função de atenuar ruídos de comutação em chaves de carboneto de silício (*SiC*). Como no conversor proposto serão utilizados IGBT's de silício, este circuito auxiliar não é necessário.

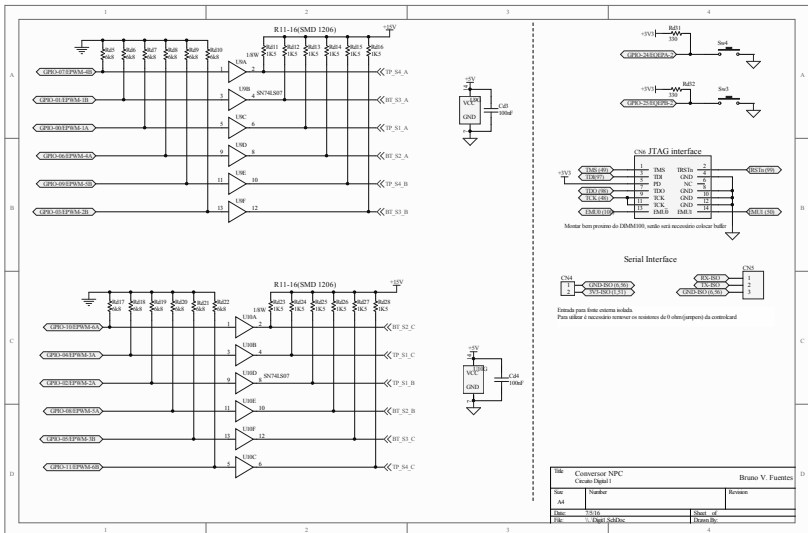
Por fim, prevê-se ainda a utilização de uma fonte auxiliar isolada com saídas de 5V e 15V, apresentada em A.7. Neste circuito não foram propostas modificações do projeto inicial.

Figura A.3 – Circuitos de medição das correntes de fase do conversor NPC.



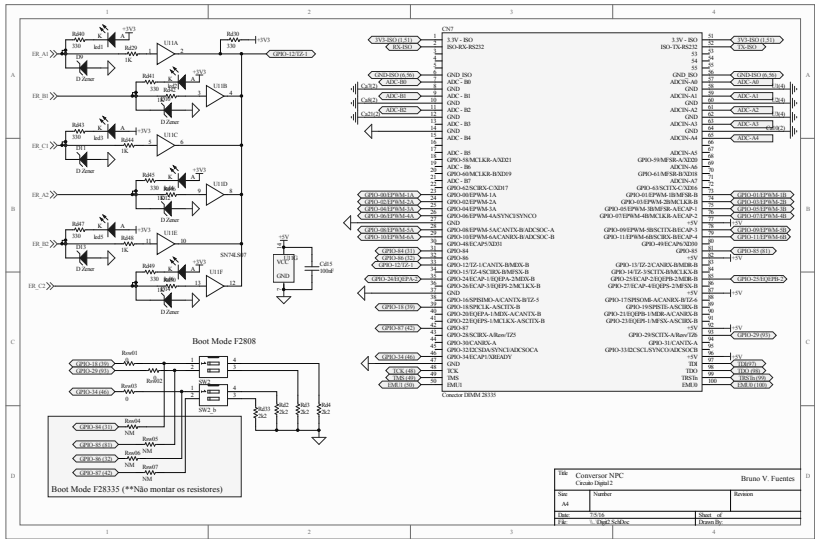
Fonte: (HEERDT, 2011).

Figura A.4 – Circuitos de adequação de sinais do DSP.



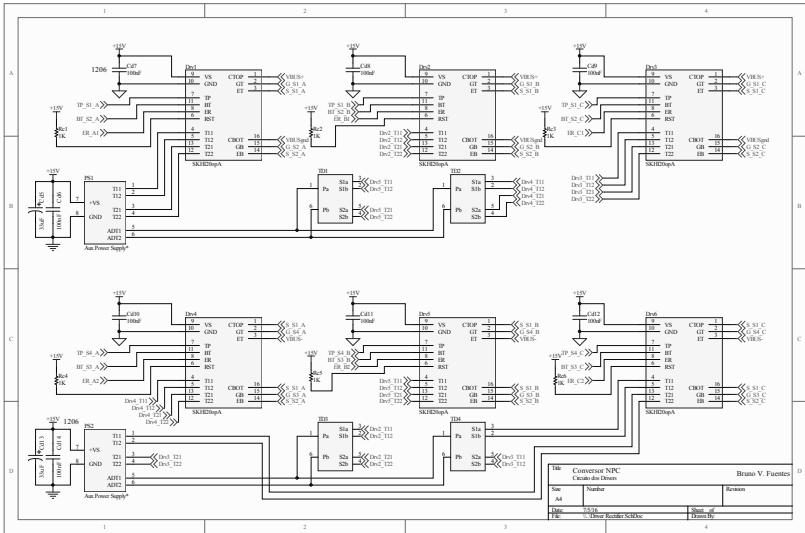
Fonte: Adaptado de (HEERDT, 2011).

Figura A.5 – Circuitos para identificação de erro por LED's, ligações do DSP e chaves externas.



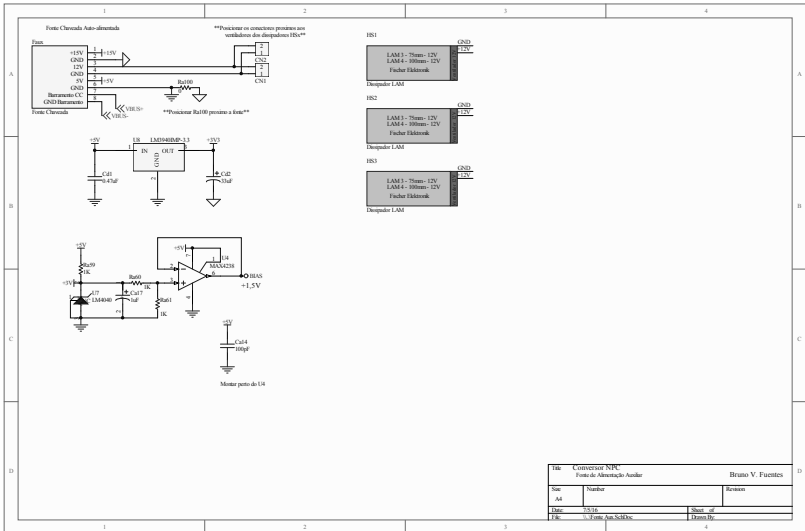
Fonte: Adaptado de (HEERDT, 2011).

Figura A.6 – Circuitos dos drivers do conversor NPC.



Fonte: Adaptado de (HEERDT, 2011).

Figura A.7 – Circuito de fonte auxiliar isolada de 5V e 15V.



Fonte: (HEERDT, 2011).

APÊNDICE B – Projeto da placa de circuito impresso do conversor

Para o *layout* da placa do conversor, utilizaremos como base um *layout* de conversor já existente no laboratório, oriundo da tese de doutorado do professor Dr. Joselito Anastácio Heerdt, orientador do presente trabalho, realizando as modificações necessárias e também melhorias e correções no projeto.

Os critérios adotados no projeto de *layout* são:

- Distância mínima de 1.6mm entre trilhas do circuito de potência e 0.2mm entre trilhas do circuito de controle, garantindo isolamento, evitando curtos circuitos e possíveis interferências;
- Espessura mínima de 3mm para trilhas do circuito de potência e 0.25mm para demais trilhas;
- Priorização do menor comprimento para ligação entre conexões evitando indutâncias parasitas;
- Posicionamento de trilhas de modo que não haja formação de espiras entre as mesmas, podendo ocasionar interferências.

Além do circuito de potência do conversor, a placa engloba suporte para o DSP, drivers, filtros e fontes auxiliares. O objetivo principal de englobar todos esses elementos em uma mesma placa é a praticidade de operação em bancada, além da redução significativa do tamanho do conversor. O software utilizado para o projeto de *layout* é o *Altium Designer*.

Entre as modificações realizadas no projeto base, destacam-se:

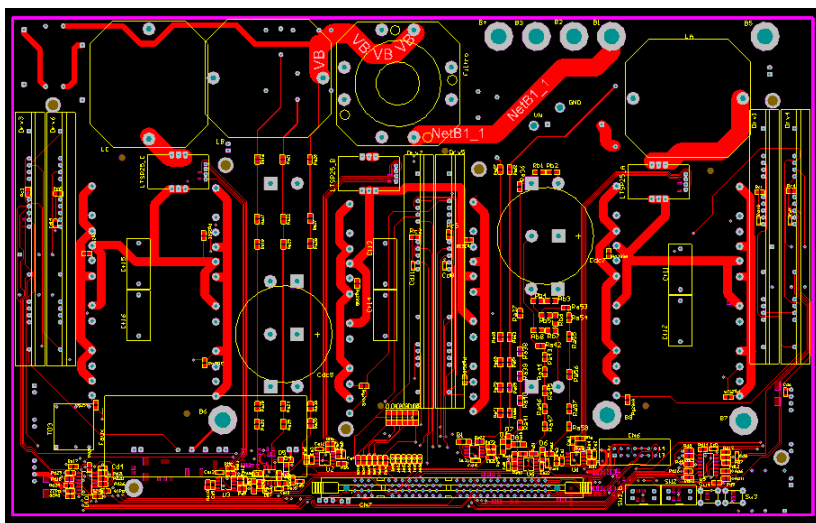
- Circuito de potência totalmente redesenhado para o conversor NPC;
- Substituição de diodos de grameamento por diodos zener nos circuitos de medição, reduzindo o número de componentes necessários;
- Retirada de circuito auxiliar utilizado para comando das chaves com semicondutores SiC (carboneto de silício) dos *drivers*;
- Correção de componentes que apresentavam *footprint* incorreto;
- Reposicionamento de componentes;
- Aumento da espessura de trilhas entre os *drivers* e as chaves.

B.0.1 Projeto de layout 2D

O projeto de *layout* possui 4 camadas, sendo duas superficiais e duas internas. Cada uma delas possui função específica e compreende diferentes circuitos do conversor.

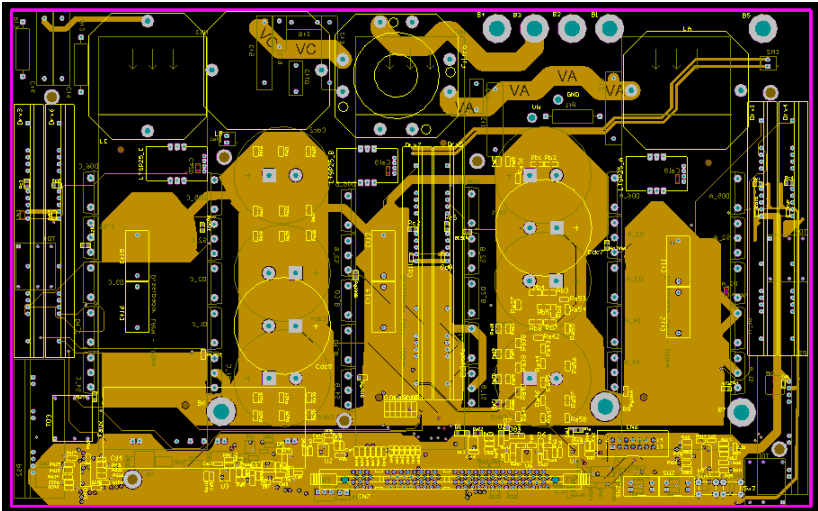
Na camada da superfície superior (*Toplayer*), estão os filtros indutivos e capacitivos, transdutores, DSP, componentes dos circuitos de medição, condicionamento e controle.

Figura B.1 – Camada da superfície superior (*toplayer*)



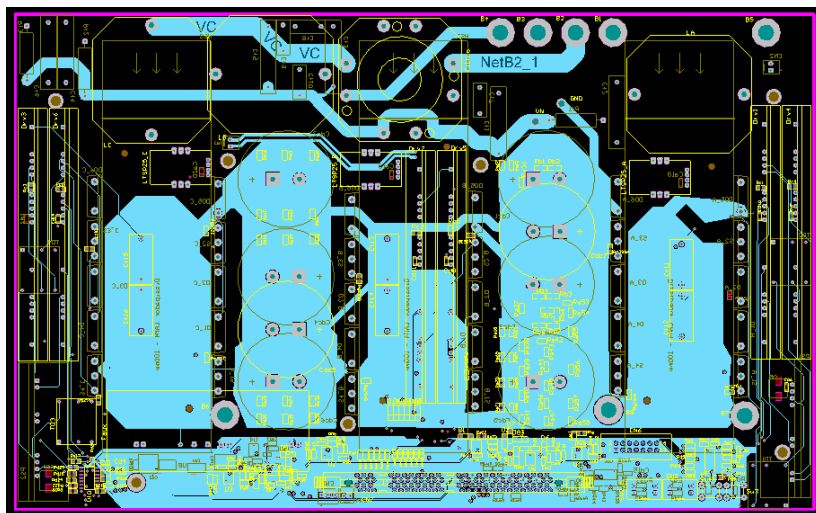
Fonte: Produção do próprio autor.

Na camada *Midlayer1*, tem-se o plano de barramento CC positivo (VBUS+) localizado abaixo dos componentes de potência, e também o barramento de terra (GND) localizado abaixo do circuito de controle. O plano VBUS+ faz-se conveniente pois está interligado aos componentes semicondutores de potência e também aos capacitores do barramento CC. O plano GND localizado abaixo dos circuitos de condicionamento e controle é útil pois interliga todos os CI's e componentes a referência de terra. Além dos polígonos, foram realizadas ligações entre componentes através desta camada.

Figura B.2 – Camada interna 1 (*midlayer1*)

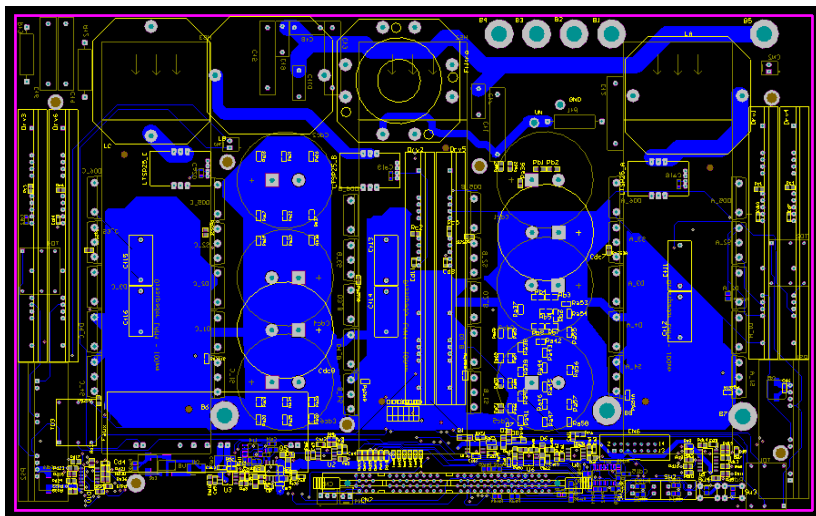
Fonte: Produção do próprio autor.

Na camada interna 2 (*Midlayer2*), tem-se o plano de barramento terra (GND) localizado abaixo dos componentes de potência, e também o barramento de +5V localizado abaixo dos circuitos de controle. O barramento GND de potência é necessário pois compreende o ponto médio do barramento CC, além de gerar referência de terra a todos os componentes de potência. O barramento +5V da eletrônica é bastante útil pois alimenta o DSP e CI's utilizados para condicionamento dos sinais. Além dos polígonos, foram realizadas ligações entre componentes através desta camada.

Figura B.3 – Camada interna 2 (*midlayer2*)

Fonte: Produção do próprio autor.

Na camada da superfície inferior (*Bottomlayer*), tem-se os componentes de potência juntamente com os dissipadores, capacitores de filtro, fontes de alimentação para os drivers e componentes dos circuitos de condicionamento e controle. Esta camada possui ainda em sua malha de trilhas um plano de barramento CC negativo (VBUS-) localizado abaixo dos circuitos de potência. Este plano, juntamente com os planos de GND (camada interna 2) e VBUS+ (camada interna 1) formam o barramento CC de potência do conversor. Estes polígonos exercem função de barramentos que auxiliam na ligação entre componentes.

Figura B.4 – Camada da superfície inferior (*bottomlayer*).

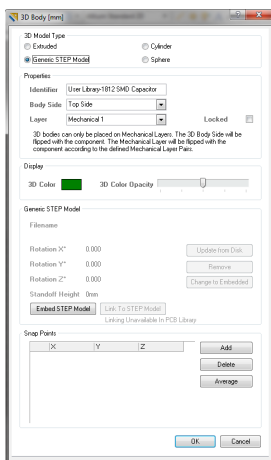
Fonte: Produção do próprio autor.

B.0.2 Projeto de layout 3D

Com o objetivo de visualizar o protótipo o mais próximo da realidade possível e com isso otimizar o posicionamento dos componentes na placa, foi realizado o projeto de *layout* 3D do conversor, no software *Altium Designer*. Para que cada componente tenha visualização em 3D é preciso que seu *footprint* esteja em 3D. Alguns modelos de componentes eletrônicos foram obtidos na biblioteca online de desenhos *3D content central*. Já os que não foram encontrados nesta plataforma foram desenhados aproximando-se ao máximo de sua forma real, através de *software* CAD de desenho mecânico.

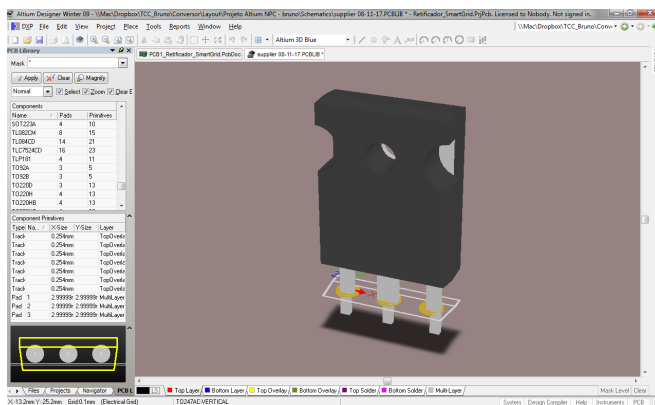
Para adicionar o desenho 3D de um componente é necessário que o desenho esteja no formato *.step*. Na *PCBLibrary* escolher o componente desejado. No menu superior *Place*, selecionar *Generic STEP Model* em *3D Model Type*. Carregar o arquivo *.step* pelo botão *Embed STEP Model*. É possível que o componente não esteja na mesma posição espacial que o *footprint 2D*, é possível então ajustar e obter o melhor posicionamento, através da visualização do componente em 3D. (MOIA,)

Figura B.5 – Menu *3D Body* de componente.



Fonte: Produção do próprio autor.

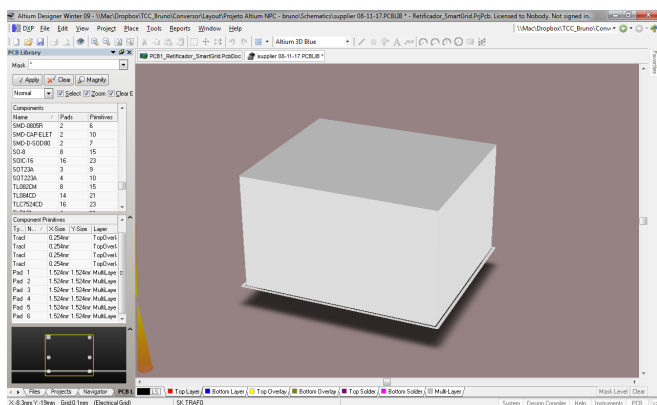
Figura B.6 – Transistor com encapsulamento TO-247 com corpo 3D no software *Altium Designer*.



Fonte: Produção do próprio autor.

Já para criar o desenho 3D de um componente, é possível selecionando a opção *Extruded* no menu *3D Body* de um componente. Deve-se preencher as dimensões da base do componente respeitando os limites existentes do *footprint 2D*, e verifique o resultado após com a visualização 3D do componente.

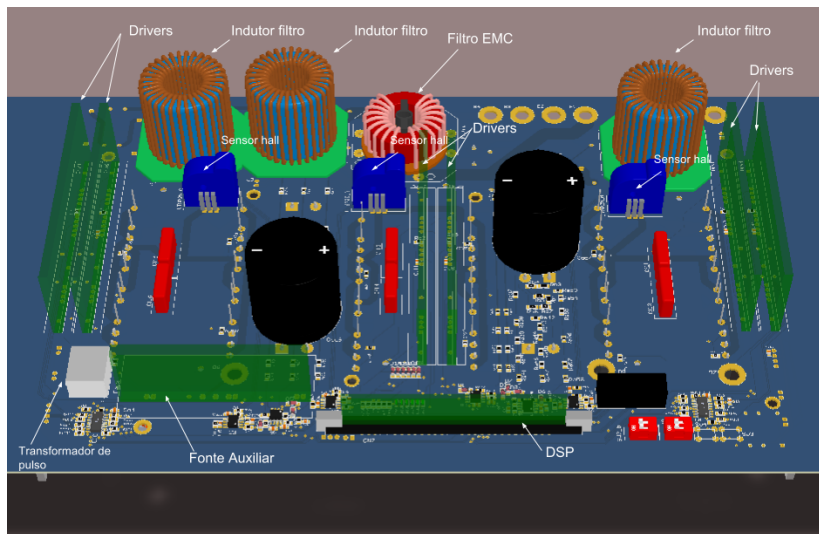
Figura B.7 – Transformador de pulso com corpo 3D no *software Alitum Designer*.



Fonte: Produção do próprio autor.

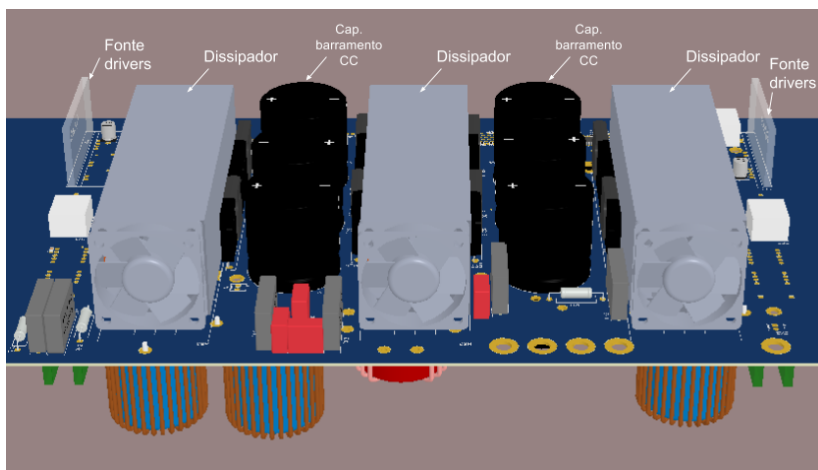
O *layout* completo do conversor em 3D pode ser visto nas figuras B.8 e B.9.

Figura B.8 – Vista superior do protótipo em 3D



Fonte: Produção do próprio autor.

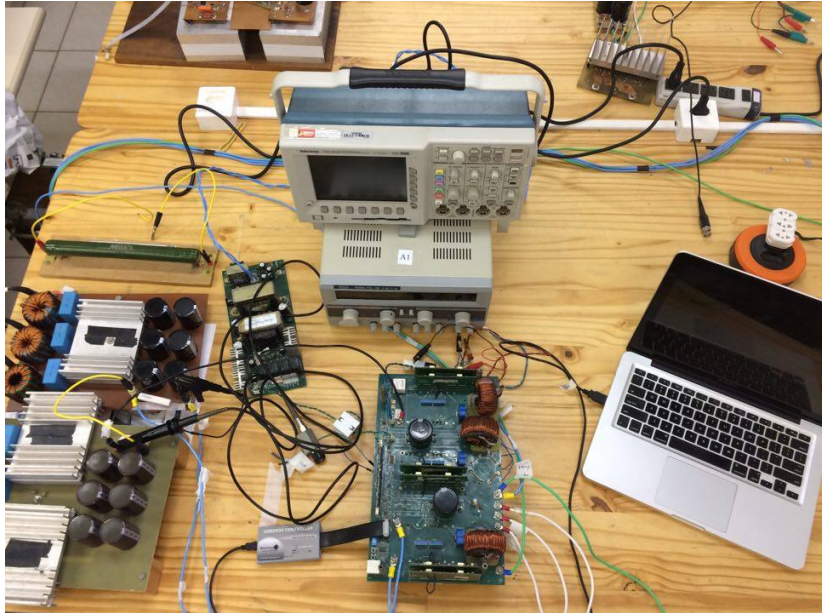
Figura B.9 – Camada inferior do protótipo em 3D



Fonte: Produção do próprio autor.

APÊNDICE C – Foto do conversor na bancada

Figura C.1 – Foto do conversor T-NPC na bancada.



Fonte: Produção do próprio autor.

APÊNDICE D – Código do Bloco C do PSIM

```
//—Codigo do bloco C Simplified para PSIM v9.1.1
//   Codigo utilizado para controle vetorial de conversor NPC trifasico.
//   Bruno Fuentes.
//
//—————DECLARACAO VARIAVEIS—————

static double id, iq, i0, idref, Ia, Ib, Ic, Vcc, Vccref, evk,
evk0, evk1, evk2, uvk, uvk0, uvk1, uvk2, eidk, uidk,
uidk1, uidk2, eidk1, eidk2, Dd, Iqref, eiqk, eiqk1, eiqk2,
uiqk, uiqk1, uiqk2, Dq, Da, Db, Dc, theta, theta_in, gnd,
Vbus, Vbusneg, Va, Vb, Vc, v_alpha, v_beta, teste_PLL,
pwm, start_chav, ia_1, ia_2, ia_3, ia_4, ib_1, ib_2, ib_3,
ib_4, ic_1, ic_2, ic_3, ic_4, va_1, va_2, va_3, vb_1,
vb_2, vb_3, vc_1, vc_2, vc_3, vbus_1, vbus_2, vbus_3;

double kdes, bv0, bv1, bv2, av0, av1, av2,
        bi0, bi1, bi2, ai0, ai1, ai2;

//—————Variaveis controle—————
bv0= -7.8971144E-004; // -0.00039485572*2;
bv1= -6.1968026E-007; // (-3.0984013E-007)*2;
bv2= 7.8909176E-004; // 0.00039454588*2;
av0= 1.;
av1= -1.9921807;
av2= 0.99218069;

bi0= 2.72337625E-003; // 0.0054467525*0.5;
bi1= 1.65693235E-004; // 0.00033138647*0.5;
bi2= -2.557683E-003; // -0.005115366*0.5;
ai0= 1;
ai1= -1.4362657;
ai2= 0.43626571;
//—————ENTRADAS—————
ia_1=x1;
ib_1=x2;
ic_1=x3;
va_1=x4*(0.012856486); // (1/pico_tensao_CA)
vb_1=x5*(0.012856486);
vc_1=x6*(0.012856486);
vbus_1=x7;
theta_in=x8;
pwm=x9;
//—————MEDIA DE 3 VALORES DE MEDICAO—————
ia_3=ia_2;
ia_2=ia_1;
ib_3=ib_2;
ib_2=ib_1;
ic_3=ic_2;
ic_2=ic_1;
va_3=va_2;
```

```

va_2=va_1;
vb_3=vb_2;
vb_2=vb_1;
vc_3=vc_2;
vc_2=vc_1;
vbus_3=vbus_2;
vbus_2=vbus_1;

Ia=(ia_1+ia_2+ia_3)*0.333;
Ib=(ib_1+ib_2+ib_3)*0.333;
Ic=(ic_1+ic_2+ic_3)*0.333;
Va=(va_1+va_2+va_3)*0.333;
Vb=(vb_1+vb_2+vb_3)*0.333;
Vc=(vc_1+vc_2+vc_3)*0.333;
Vbus=(vbus_1+vbus_2+vbus_3)*0.333;

//-----DEF. CONSTANTES-----
theta=(theta_in -1.570796);
gnd=0;
teste_PLL=0;
//kdes=0.09896; // antigo (800V)
//kdes=7.9168e-3; // 400V, considerando L=2*420u
//kdes=0.00039584; //400V, considerando L=420u
kdes=0.000791682; //200V
//-----BOTOES-----

if (pwm > 0.5)
{
start_chav=1;
}

//-----Inic. variaveis controladores-----
if (start_chav==0)
{
evk=0;
evk1=0;
evk2=0;
uvk=0;
uvk1=0;
uvk2=0;
eidk=0;
eidk1=0;
eidk2=0;
uidk=0;
uidk1=0;
uidk2=0;
eiqk=0;
eiqk1=0;
eiqk2=0;
uiqk=0;
uiqk1=0;
uiqk2=0;
}

```



```

}

//----- Teste do PLL: GPIO58-----
if (sin(theta_in) > 0)
{
teste_PLL=1;
}
if (sin(theta_in) < 0)
{
teste_PLL=0;
}

//----- ABC - alpha beta-----

v_alpha=0.8164*(1*Va-0.5*Vb-0.5*Vc);
v_beta=0.8164*(0*Va+0.8660*Vb-0.8660*Vc);

//----- ABC-dq0-----

id=0.666*(cos(theta)*Ia + cos(theta-(2.0944))*Ib + cos(theta+(2.0944))*Ic);
iq=0.666*(sin(theta)*Ia + sin(theta-(2.0944))*Ib + sin(theta+(2.0944))*Ic);
//i0=0.666*(0.5*Ia + 0.5*Ib + 0.5*Ic);

//----- Controlador de tensao-----

Vccref=200;

evk=Vccref-Vbus;
uvk=bv0*evk+bv1*evk1+bv2*evk2-av1*uvk1-av2*uvk2;

evk2=evk1;
evk1=evk;
uvk2=uvk1;
uvk1=uvk;

//uvk=idref; uvk = a referencia para a corrente id.

//----- Controlador de corrente id-----

eidk=gnd-id;

uidk=bi0*eidk+bi1*eidk1+bi2*eidk2-ai1*uidk1-ai2*uidk2;

eidk2=eidk1;
eidk1=eidk;
uidk2=uidk1;
uidk1=uidk;

Dd=uidk- iq*kdes;

//----- Controlador de corrente iq-----

```

```
eiqk=gnd-iq;
```

```
uiqk=bi0*eiqk+bi1*eiqk1+bi2*eiqk2-ai1*uiqk1-ai2*uiqk2;
```

```
eiqk2=eiqk1;
```

```
eiqk1=eiqk;
```

```
uiqk2=uiqk1;
```

```
uiqk1=uiqk;
```

```
Dq=uiqk+id*kdes;
```

```
//-----dq0-ABC-----
```

```
Da=Dd*cos(theta) + Dq*sin(theta) + gnd;
```

```
Db=Dd*cos(theta-(2.0944)) + Dq*sin(theta-(2.0944))+ gnd;
```

```
Dc=Dd*cos(theta+(2.0944)) + Dq*sin(theta+(2.0944))+ gnd;
```

```
//-----Limitadores-----
```

```
if (Da>=1)
```

```
{
```

```
Da=1;
```

```
};
```

```
if (Da<=-1)
```

```
{
```

```
Da=-1;
```

```
};
```

```
if (Db>=1)
```

```
{
```

```
Db=1;
```

```
};
```

```
if (Db<=-1)
```

```
{
```

```
Db=-1;
```

```
};
```

```
if (Dc>=1)
```

```
{
```

```
Dc=1;
```

```
};
```

```
if (Dc<=-1)
```

```
{
```

```
Dc=-1;
```

```
};
```

```
//-----SAIDAS-----
```

```
y1=Da;
```

```
y2=Db;
```

```
y3=Dc;
```

```
y4=id;
```

```
y5=iq;
```

```
y6=uvk;
```

```
y7=theta;
```

```
y8=v_alpha;  
y9=v_beta;  
y10=teste_PLL;
```