

MARCELO CHRISTIAN LOPES SOUTO

CONVERSOR BOOST PFC COM CONTROLE DIGITAL

Trabalho de Conclusão apresentado ao Curso de Bacharelado em Engenharia Elétrica do Centro de Ciências Tecnológicas, da Universidade do Estado de Santa Catarina, como requisito final para a obtenção do grau de Bacharel em Engenharia Elétrica.

Orientador: Dr. Joselito Anastácio Heerd

**JOINVILLE, SC
2015**

MARCELO CHRISTIAN LOPES SOUTO

CONVERSOR BOOST PFC COM CONTROLE DIGITAL

Trabalho de Conclusão apresentado ao Curso de Bacharelado em Engenharia Elétrica do Centro de Ciências Tecnológicas, da Universidade do Estado de Santa Catarina, como requisito final para a obtenção do grau de Bacharel em Engenharia Elétrica.

Banca Examinadora

Orientador: _____
Dr. Joselito Anastácio Heerd
Universidade do Estado de Santa Catarina - UDESC

Membro: _____
Dr. Gierri Waltrich
Universidade Federal de Santa Catarina - UFSC

Membro: _____
Msc. Luís Mariano Nodari
Instituto Federal de Santa Catarina - IFSC

Joinville, SC, 09/12/2015

AGRADECIMENTOS

À Deus, por me dar saúde e persistência.

À minha mãe Sandra, por todo o seu amor e confiança.

À meu pai Santiago, por ter me dado condições para que eu me dedicasse exclusivamente aos estudos, e por todas as cobranças e apoio, onde sempre soube que eram para o meu bem.

À minha família, que em todos os momentos esteve apoiando e incentivando e sempre souberam entender as dificuldades enfrentadas durante esta caminhada.

À minha namorada Rafaela, pelo amor e paciência.

Ao professor Joselito, pela orientação, amizade, paciência, e principalmente pela inesgotável disposição em ajudar.

Aos amigos mestrandos Felipe Zimann e Chrystian Remes, pelas intermináveis ajudas e pela grande disposição em fazê-las.

À UDESC, pelo conhecimento.

Ao nPEE, pela estrutura laboratorial.

Por fim, a todos que de alguma forma foram importantes para a conclusão deste trabalho.

RESUMO

SOUTO, Marcelo Christian Lopes. **Conversor Boost PFC com controle digital**. Trabalho de Conclusão de Curso (Bacharelado em Engenharia Elétrica – Área: Eletrônica de Potência) – Universidade do Estado de Santa Catarina. Joinville, 2015.

Este estudo trata do projeto e implementação do controle digital do conversor Boost *PFC* para obter elevado fator de potência e regulação da tensão de saída. São apresentadas as análises qualitativas e quantitativas do conversor, assim como a realização do seu projeto de potência. Também é realizado um estudo dos circuitos condicionadores de sinais utilizados e o projeto dos mesmos. Para o projeto do controlador digital são mostrados os modelos matemáticos de todos os blocos que compõem as malhas de controle, assim como a metodologia de projeto baseado na resposta em frequência. Resultados de simulação complementam o estudo e comprovam a metodologia apresentada. Para validação experimental é desenvolvido um protótipo do conversor Boost *PFC*, com seus circuitos de condicionamento de sinais e o *DSP TMS320F28335* formando o sistema completo estudado. Resultados experimentais comprovam a validação deste estudo.

Palavras-chave: Boost *PFC*. Controlador digital. *DSP TMS320F28335*.

ABSTRACT

This study addresses the design and implementation of the digital control on the converter Boost *PFC* to obtain high power factor and adjustment of the output voltage. Are presented the qualitative and quantitative analysis of the converter, as well as the realization of his power design. It is also a study of the circuits conditioners signs used and the design of the same. For the controller design digital are shown the mathematical models of all the blocks that make up the meshes of control, as well as the design methodology based on frequency response. Simulation results complement the study and prove the methodology presented. For experimental validation is developed a prototype of the converter Boost *PFC*, with its signal conditioning circuits and the *DSP* TMS320F28335 forming the complete system studied. Experimental results demonstrate the validation of this study.

Keywords: Boost *PFC*. Digital controller. *DSP* TMS320F28335.

LISTA DE ILUSTRAÇÕES

Figura 1 – Diagrama de blocos do sistema sem <i>PFC</i>	17
Figura 2 – Diagrama de blocos do sistema com <i>PFC</i>	17
Figura 3- Conversor Boost CC-CC.....	21
Figura 4 - Primeira etapa de operação do Boost (t_0, t_1)	22
Figura 5 - Segunda etapa de operação do Boost (t_1, t_2)	22
Figura 6 - Conversor Boost <i>PFC</i>	24
Figura 7 - Variação da razão cíclica.....	26
Figura 8 - Variação da ondulação de corrente no indutor	28
Figura 9- Parametrização da ondulação da corrente no indutor	39
Figura 10 - Contribuição de cada um dos elementos nas perdas totais	45
Figura 11 - Circuito Implementado.....	46
Figura 12 - Circuito de Condicionamento da tensão de saída	47
Figura 13 - Circuito de condicionamento da tensão de entrada	49
Figura 14 - Circuito de condicionamento da corrente do indutor	50
Figura 15 - Circuito de comando do interruptor de potência	52
Figura 16 - Diagrama de controle do conversor Boost <i>PFC</i>	56
Figura 17 - Malha de controle da tensão	57
Figura 18 - Malha de controle da corrente discretizada	58
Figura 19 - Malha de controle da tensão discretizada	58
Figura 20 - Modelo simplificado do conversor Boost.....	60
Figura 21 - Modelo sem semicondutores do conversor Boost ...	61
Figura 22 - Circuito para dedução da função de transferência de tensão	62
Figura 23 - Sinal de controle e portadora triangular	63
Figura 24 - Geração da portadora triangular.....	64
Figura 25 - Malha de controle de corrente com modelos.....	68
Figura 26 - Malha de controle de corrente simplificada	69

Figura 27 - Malha de controle de corrente no plano w	70
Figura 28 - Diagrama de Bode do módulo da planta, do compensador.....	73
Figura 29 - Diagrama de Bode do sistema completo planta + compensador desenvolvido no software MATLAB	75
Figura 30 - Representação do bloco do controlador de corrente	76
Figura 31 - Malha de controle da tensão com modelos	77
Figura 32 - Malha de controle da tensão simplificada	78
Figura 33 - Diagrama de Bode do sistema completo planta + compensador desenvolvido no software MATLAB	81
Figura 34 - Circuito de potência simulado no PSIM	84
Figura 35 - Circuito de controle.....	85
Figura 36 - Bloco <i>PWM</i>	85
Figura 37 - Bloco <i>A/D</i>	86
Figura 38 - Tensão de Saída, Tensão de Entrada e Corrente de Entrada - Condições Nominais de carga.....	87
Figura 39 - Tensão de Entrada e Corrente de Entrada - Região de cruzamento por zero	88
Figura 40 - Tensão de Saída - Detalhe da Ondulação da tensão .88	
Figura 41 - Degrau de carga de 50% para 100%.....	89
Figura 42 - Degrau de carga de 100% para 50%.....	89
Figura 43 - Degrau de carga de 50% para 100% detalhada	90
Figura 44 - Degrau de carga de 100% para 50% detalhada	90
Figura 45 - Sistema Completo de Implementação do protótipo.91	
Figura 46 - Fluxograma do programa de controle do conversor 93	
Figura 47 - Hardware do protótipo	94
Figura 48 - Visão Geral do protótipo	95
Figura 49 - Tensão de Saída, Tensão de Entrada e Corrente de Entrada - Condições Nominais de carga.....	96
Figura 50 - Tensão de Saída - Detalhe da Ondulação da tensão.97	
Figura 51 - Detalhe da Corrente de Entrada na região por cruzamento por zero	98

Figura 52 - Degrau de carga de 50% para 100%	99
Figura 53 - Degrau de carga de 100% para 50%.....	100
Figura 54 - Tensão de Saída, Tensão de Entrada e Corrente de Entrada - Condições Nominais de carga	101
Figura 55 - Detalhe da distorção da Tensão e Corrente de Entrada	102
Figura 56 - Conversor operando com o controle desligado, chave não é comandada a comutar	104
Figura 57 - Análise Térmica dos componentes.....	104

LISTA DE TABELAS

Tabela 1 - Especificações de projeto do conversor	30
Tabela 2 - Especificações técnicas do diodo D12S60	35
Tabela 3 - Especificações técnicas do <i>MOSFET IRF840</i>	36
Tabela 4- Especificações de projeto do indutor	40
Tabela 5 – Especificações do núcleo de ferrite do indutor	40
Tabela 6 – Especificações do condutor do indutor	42
Tabela 7 – Características dos Conversores e DSPs	55
Tabela 8 - Parâmetros de projeto do controle digital	71
Tabela 9 - Resultados experimentais fonte CA	97
Tabela 10 – Resultados experimentais Varivolt	102
Tabela 11 - Comparação entre os ensaios	103
Tabela 12 - Cálculo de rendimento	105

LISTA DE ABREVIATURAS E SIGLAS

CC-CC	Corrente Contínua – Corrente Contínua
CA	Corrente Alternada
DSP	Digital Signal Processor
PWM	Pulse Width Modulator
A/D	Analógico - Digital
D/A	Digital - Analógico
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
IGBT	Insulated Gate Bipolar Transistor
TDH	Taxa de Distorção Harmônica
FP	Fator de Potência
PFC	Power Factor Correction
AWG	American Wire Gage
FTMA	Função de Transferência em Malha Aberta

LISTA DE SÍMBOLOS

L_b	Indutor Boost
C_b	Capacitor Boost
S_b	Interruptor Boost
D_b	Diodo Boost
R	Resistência de carga
η	Rendimento do conversor Boost
V_{in}	Tensão de entrada do conversor
V_o	Tensão de saída do conversor
ΔV_o	Ondulação da tensão de saída
$\Delta i_{L,b}$	Ondulação da corrente no indutor
P_o	Potência de saída
P_{in}	Potência de entrada
f_{rede}	Frequência da rede
D	Razão cíclica
A_e	Área de passagem do fluxo magnético
A_w	Área da janela
$A_e \cdot A_w$	Fator de escolha do núcleo
B	Densidade de fluxo magnético
J	Densidade de corrente
K_w	Fator de ocupação da janela
V_e	Volume do núcleo
l_e	Comprimento médio da espira
T_a	Período de amostragem
f_a	Frequência de amostragem
f_s	Frequência de chaveamento
f_{ck}	Frequência de clock do <i>DSP</i>
V_T	Valor de pico da onda triangular do <i>DSP</i>
K_{V_o}	Ganho do sensor da tensão de saída
$K_{V_{in}}$	Ganho do sensor da tensão de entrada
K_i	Ganho do sensor de corrente
$C_i(w)$	Controlador de corrente no plano w
$C_v(w)$	Controlador de tensão no plano w
$C_i(z)$	Controlador de corrente no plano z
$C_v(z)$	Controlador de tensão no plano z
TDH_v	Taxa de distorção harmônica da tensão
TDH_i	Taxa de distorção harmônica da corrente

SUMÁRIO

1	INTRODUÇÃO	16
1.1	FORMULAÇÃO DO PROBLEMA	18
1.2	JUSTIFICATIVA	18
1.3	OBJETIVOS	19
1.3.1	Objetivo Geral	19
1.3.2	Objetivos Específicos	19
1.4	HIPÓTESE	19
1.5	ORGANIZAÇÃO DO TRABALHO	19
2	ESTUDO DO CONVERSOR BOOST	20
2.1	INTRODUÇÃO	20
2.2	PRINCÍPIO DE FUNCIONAMENTO DO CONVERSOR BOOST OPERANDO EM MODO DE CONDUÇÃO CONTÍNUA	21
2.3	ANÁLISE QUALITATIVA	21
2.4	APRESENTAÇÃO DO CONVERSOR BOOST <i>PFC</i>	23
2.5	ANÁLISE QUANTITATIVA	25
2.5.1	Ondulação de Corrente no Indutor	27
2.5.2	Ondulação da Tensão de Saída	29
2.6	CONCLUSÃO	30
3	PROJETO DO CIRCUITO DE POTÊNCIA	30
3.1	ESPECIFICAÇÕES DE PROJETO	30
3.2	DIMENSIONAMENTO DA PONTE RETIFICADORA	31
3.2.1	Corrente Média	31
3.2.2	Corrente eficaz	31
3.2.3	Tensão reversa máxima	32
3.2.4	Perdas na ponte retificadora	32

3.3	DIMENSIONAMENTO DO CAPACITOR DE SAÍDA	32
3.3.1	Perdas no capacitor	33
3.4	DIMENSIONAMENTO DO DIODO	33
3.4.1	Tensão Máxima Reversa.....	33
3.4.2	Corrente Média	34
3.4.3	Corrente Eficaz Máxima	34
3.4.4	Corrente Máxima	34
3.4.5	Perdas no diodo	35
3.5	DIMENSIONAMENTO DO INTERRUPTOR	35
3.5.1	Tensão Máxima Dreno-Source	35
3.5.2	Corrente Máxima	35
3.5.3	Corrente Eficaz Máxima	36
3.5.4	Perdas no interruptor.....	37
3.5.5	Dissipador do interruptor.....	37
3.6	DIMENSIONAMENTO DO INDUTOR	38
3.6.1	Cálculo da indutância	38
3.6.2	Dimensionamento físico do indutor.....	39
3.7	PERDAS NO RESISTOR SHUNT	44
3.8	EFICIÊNCIA TEÓRICA DO CONVERSOR.....	44
4	CIRCUITOS AUXILIARES E <i>DSP</i> TMS320F28335.....	45
4.1	PROJETO DA PLACA DE CONDICIONAMENTO DE SINAIS ..	46
4.1.1	Amostragem da tensão de saída	46
4.1.2	Amostragem da tensão de entrada.....	48
4.1.3	Amostragem da corrente do indutor	50
4.2	PROJETO DA PLACA DE DRIVER	51
4.3	PROCESSADOR DE SINAIS DIGITAIS - <i>DSP</i>	53
4.3.1	Escolha do <i>DSP</i>	54

4.3.2	<i>DSP TMS320F28335</i> – Características Gerais	55
5	PROJETO DOS CONTROLADORES DIGITAIS	55
5.1	DESCRIÇÃO DO CONTROLE	55
5.2	DETERMINAÇÃO DOS MODELOS DO SISTEMA	59
5.2.1	Modelo da planta de corrente	60
5.2.2	Modelo da planta de tensão	61
5.2.3	Modelo do modulador PWM	63
5.2.4	Modelo do filtro Anti-Aliasing	65
5.2.5	Modelo do conversor <i>A/D</i>	65
5.2.6	Modelo do sensor de corrente	66
5.2.7	Modelo do sensor de tensão	66
5.2.8	Modelo do retentor	66
5.3	PROCEDIMENTO DE PROJETO DOS CONTROLADORES DIGITAIS	67
5.3.1	Projeto do controlador de corrente	68
5.3.2	Projeto do controlador de tensão	77
5.4	CONCLUSÃO	82
6	RESULTADOS DE SIMULAÇÃO	83
6.1	INTRODUÇÃO	83
6.2	CIRCUITO SIMULADO	83
6.3	RESULTADOS DE SIMULAÇÃO	86
7	IMPLEMENTAÇÃO DO PROTÓTIPO	91
7.1	PROGRAMAÇÃO	92
7.2	IMAGENS DO PROTÓTIPO	94
7.3	RESULTADOS EXPERIMENTAIS	95
7.3.1	Ensaio com fonte CA	95
7.3.2	Ensaio com fonte senoidal Varivolt	101

7.3.3 Análise Térmica	104
7.3.4 Cálculo de Rendimento	105
7.4 CONCLUSÃO	105
8 CONCLUSÃO GERAL	107
9 REFERÊNCIAS BIBLIOGRÁFICAS	109
APENDICE A – ALGORITMOS DE CONTROLE	112
A.1 PROGRAMA DE CONTROLE NO MATLAB	112
A.1.1 Programa do Controlador de Corrente	112
A.1.2 Programa do Controlador de Tensão	113
A.2 PROGRAMA DE CONTROLE EMBARCADO NO PSIM	114
A.3 PROGRAMA DE CONTROLE IMPLEMENTADO NO <i>DSP</i> ...	116

1 INTRODUÇÃO

Atualmente, a qualidade e a quantidade de energia fornecida pelos sistemas de distribuição de energia elétrica e consumida pelos usuários têm recebido grande importância.

Um indicador que informa a eficiência com a qual a energia está sendo consumida é o fator de potência (FP). Este é um dos importantes e mais usados indicadores no sistema de distribuição de energia [17].

Em uma rede de distribuição de energia elétrica, o fator de potência é definido como a razão entre a potência ativa e potência aparente. O valor ótimo para esta relação é a unidade, valor que é obtido somente quando a corrente na rede apresenta o formato de uma senoide e está em fase com a tensão da rede, considerando-se, naturalmente, que esta também tem a forma de uma senoide. Sabe-se que, somente as componentes de corrente que satisfazem este requisito, transferem energia à carga, logo, componentes que estejam defasadas da tensão da rede ou possuam uma frequência distinta da frequência da rede, não transferem energia à carga, contribuindo para as perdas totais de energia no sistema.

A eletrônica de potência é uma área que vem apresentando uma grande evolução tecnológica. Ela é empregada em grande quantidade de aplicações como, por exemplo, acionamentos de motores, circuitos de iluminação, amplificação de potência, fontes de alimentação para computadores e televisores, circuitos de iluminação, entre outros.

A maioria dos equipamentos utilizados nessas aplicações necessita de conversão da corrente alternada (CA) para corrente contínua (CC), também chamada de retificação. Esta conversão pode ser realizada através de um retificador com filtro capacitivo, porém, a corrente drenada da rede por um retificador com filtro capacitivo, é a soma de muitas componentes de frequências múltiplas da fundamental, sendo que a única componente que transfere energia à carga é a fundamental, desta forma, o sistema apresenta elevado conteúdo harmônico de baixa ordem da corrente drenada e o fator de potência desta estrutura é bastante baixo. Entretanto, este circuito ainda é utilizado devido à sua simplicidade e baixo custo.

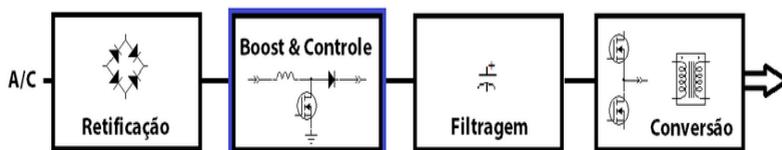
Porém, quando se faz necessário um fator de potência elevado, deve-se buscar alternativas para corrigir a forma de onda da corrente drenada da rede. Uma solução, bastante empregada para a realização da correção do fator de potência, é a utilização de circuitos *PFC* (*Power Factor Correction*), em termos básicos, ele pode ser implementado inserindo um estágio de controle entre o retificador e o filtro capacitivo, forçando a corrente de entrada a ter a mesma forma de onda da tensão de entrada (Figura 2).

Figura 1 – Diagrama de blocos do sistema sem *PFC*



Fonte: produção do próprio autor

Figura 2 – Diagrama de blocos do sistema com *PFC*



Fonte: produção do próprio autor

A princípio, todos os conversores básicos CC-CC podem ser utilizados como pré-reguladores de alto fator de potência, porém, a topologia que recebeu maior destaque para este tipo de aplicação foi a do conversor Boost, em função de apresentar uma série de vantagens em relação às outras topologias [5]. Este estudo trata do projeto e implementação do controle digital do conversor Boost *PFC* para obter elevado fator de potência e regulação da tensão de saída.

1.1 FORMULAÇÃO DO PROBLEMA

Na maioria das aplicações, os conversores de potência são supervisionados por circuitos de controle, que tem a função de impor ao sistema as características desejadas. Os primeiros sistemas de controle operavam de forma analógica e eram implementados a partir de circuitos eletrônicos, como amplificadores operacionais e filtros [19].

Os controladores analógicos possuem a vantagem de serem implementados a partir de circuitos discretos de baixo custo. Todavia, são de difícil modificações e ajustes, e são mais sensíveis a alterações paramétricas. Com o desenvolvimento da tecnologia e dos sistemas computacionais, os mesmos controladores analógicos passaram a ser implementados de forma digital, utilizando técnicas de amostragem e discretização de modelos contínuos [19].

As principais vantagens dos controladores digitais são justamente sua imunidade à variações climáticas e a facilidade de ajuste de seus parâmetros. As duas soluções, entretanto, requerem que se faça um levantamento de um modelo dinâmico do conversor a ser controlado e também sejam feitas especificações de controle que se quer impor ao sistema.

A motivação do presente trabalho é realizar, a partir do modelo matemático do conversor Boost e das suas malhas de controle, o projeto e implementação de um protótipo do conversor a fim obter a regulação da tensão de saída para variações de carga, assim como alto fator de potência e baixa distorção harmônica da corrente de entrada.

1.2 JUSTIFICATIVA

A proposta deste trabalho é através do estudo do conversor Boost *PFC* e das suas malhas de controle, demonstrar a eficácia da metodologia empregada em projetos de conversores estáticos e de controle digital, assim como servir de base para futuros trabalhos na área de eletrônica de potência com o conversor Boost *PFC* como pré-regulador em sistemas mais complexos de potência.

1.3 OBJETIVOS

1.3.1 Objetivo Geral

Desenvolver um protótipo do conversor Boost *PFC* que atenda os requisitos de projeto, como a regulação da tensão de saída, alto fator de potência e baixa distorção harmônica da corrente de entrada utilizando controle digital.

1.3.2 Objetivos Específicos

- Estudar o conversor Boost *PFC*, para dimensionar seus componentes;
- Estudar as malhas de controle do conversor;
- Estudar os circuitos auxiliares para a implementação do protótipo;
- Projetar o conversor e o controlador, simular em malha fechada para validação da metodologia empregada;
- Construção do protótipo;
- Criação no *DSP* do programa do controlador do conversor;
- Realizar testes do conversor construído, para validação do protótipo desenvolvido;

1.4 HIPÓTESE

A hipótese do presente trabalho é construir um conversor Boost *PFC* com elevado fator de potência e baixa distorção harmônica da corrente de entrada, com regulação da tensão de saída.

1.5 ORGANIZAÇÃO DO TRABALHO

Para oferecer maior comodidade ao leitor, será explicado de que forma se estrutura o presente documento.

No segundo capítulo será apresentado o circuito do conversor Boost *PFC*, apresentando suas características e vantagens, também é realizada uma análise qualitativa através do seu princípio de funcionamento e, posteriormente, sua análise quantitativa, focando no equacionamento utilizado em projetos.

No capítulo 3 serão apresentadas as especificações de projeto do conversor, todo o dimensionamento e escolha dos componentes que serão utilizados na confecção do protótipo.

O estudo e projeto dos circuitos auxiliares, uma apresentação do *DSP TMS320F28335* destacando suas características de maior relevância para sua utilização no projeto são apresentados no capítulo 4.

No capítulo 5 é realizado o equacionamento matemático para obtenção das malhas de controle do conversor, assim como o estudo e projeto do controlador digital utilizado na implementação.

No capítulo 6 são apresentados os dados relativos a simulação, servindo como validação dos procedimentos de modelagem e projeto do controlador durante o desenvolvimento do projeto.

No capítulo 7 são apresentadas informações relativas à implementação física do protótipo e a análise dos resultados.

Por fim, no capítulo 8, são levantadas as conclusões deste trabalho.

2 ESTUDO DO CONVERSOR BOOST

2.1 INTRODUÇÃO

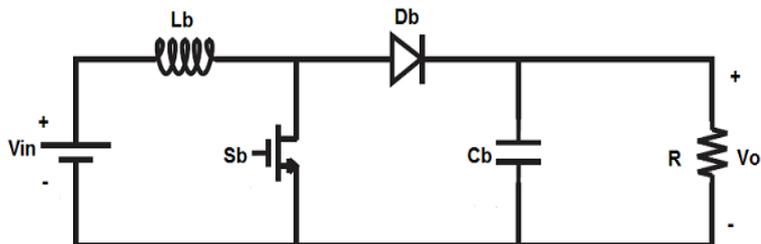
Neste capítulo serão apresentadas as análises qualitativas e quantitativas do conversor Boost. Inicialmente apresentam-se as etapas de funcionamento do conversor considerando para tanto que a tensão senoidal da entrada apresenta um valor constante para um período de chaveamento do conversor. Pode-se fazer esta simplificação, pelo fato de que a frequência de chaveamento do conversor é muito maior do que a frequência da rede. Na sequência, apresenta-se o conversor Boost *PFC* e suas características, assim como uma análise

matemática do conversor, que servirá de suporte para o dimensionamento dos componentes do mesmo.

2.2 PRINCÍPIO DE FUNCIONAMENTO DO CONVERSOR BOOST OPERANDO EM MODO DE CONDUÇÃO CONTÍNUA

De modo a facilitar a análise, será considerado o conversor Boost em sua configuração CC-CC para efeito de descrição das etapas de funcionamento. Na Figura 3 mostra-se o circuito de potência do conversor Boost em estudo.

Figura 3- Conversor Boost CC-CC

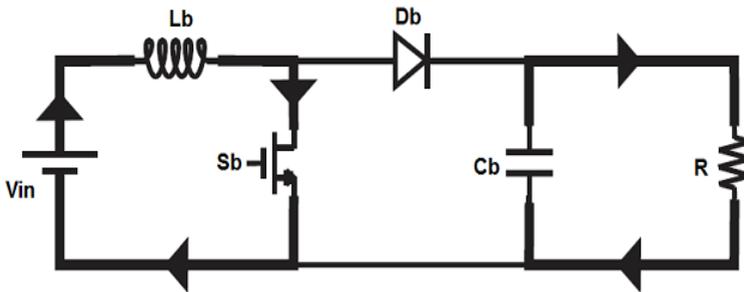


Fonte: produção do próprio autor

2.3 ANÁLISE QUALITATIVA

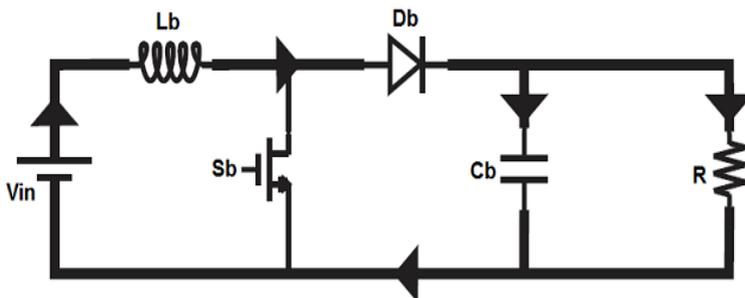
As Figuras 4 e 5 mostram as duas etapas de operação do conversor Boost em regime permanente e condução contínua, sabe-se que em condução contínua a corrente no indutor nunca se anula durante um período de chaveamento.

Na primeira etapa de operação, Figura 4, no instante t_0 o interruptor Sb é comandado a conduzir, a tensão de entrada Vin é aplicada sobre Lb forçando a corrente de entrada a se elevar linearmente. O diodo Db permanece bloqueado com a tensão de saída (Vo) sobre ele, o capacitor de saída Cb fornece energia para a carga (R).

Figura 4 - Primeira etapa de operação do Boost (t_0, t_1)

Fonte: produção do próprio autor

Na segunda etapa de operação, Figura 5, no instante t_1 o interruptor S_b é comandado a bloquear (com tensão V_0 sobre ele), a abertura da malha por onde circula a corrente no indutor faz a polaridade deste se inverter e a tensão sobre seus terminais crescer. Essa tensão crescente que surge no indutor, somada à tensão da fonte de entrada, supera o valor de tensão sobre o capacitor de saída e força o diodo a entrar em condução. Nesse momento, a energia magnética armazenada no indutor é transferida para a saída na forma de corrente.

Figura 5 - Segunda etapa de operação do Boost (t_1, t_2)

Fonte: produção do próprio autor

Essa energia carrega o capacitor de saída e alimenta a carga. A corrente no indutor passa a decrescer linearmente até que a segunda etapa se encerre, quando o interruptor é novamente comandado a conduzir, o diodo bloqueia como extinção da corrente sobre ele e a primeira etapa volta a iniciar.

2.4 APRESENTAÇÃO DO CONVERSOR BOOST *PFC*

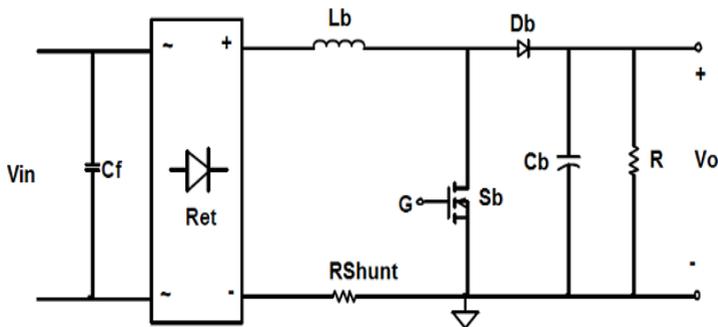
Existem várias formas de realizar a correção do fator de potência, a primeira classificação que se pode fazer diz respeito à complexidade, o que distingue os circuitos *PFC* ativos dos passivos. Os circuitos passivos se utilizam apenas de componentes passivos, como indutores, resistores e capacitores, enquanto que os circuitos ativos baseiam-se em conversores comutados, onde existem interruptores semicondutores controlados. Os circuitos *PFC* passivos atuam como filtros, tentando atenuar harmônicas de maior ordem. Eles têm vantagem por serem mais simples, robustos e mais baratos, entretanto só são adequados para baixas potências devido aos grandes volumes e pesos associados aos elementos passivos [14].

As soluções ativas com alta frequência de chaveamento consistem basicamente de conversores estáticos de energia para efetuar a correção do fator de potência. Estas soluções proporcionam corrente de entrada senoidal garantindo conformidade com qualquer regulamentação, desempenho satisfatório quando submetidos à entrada universal de tensão, controle da tensão de saída, entre outros [14].

O conversor mais utilizado como *PFC* é o conversor Boost [17], este conversor apresenta algumas vantagens estruturais, sendo que a principal delas é a presença de um indutor na entrada do conversor, o qual absorve variações bruscas na tensão de rede (spikes de tensão), de modo a não afetar o restante do circuito, além de facilitar a obtenção da forma senoidal desejada da corrente. Outra vantagem é a localização do interruptor referenciado ao terra (mesma referência do conversor), o que permite o acionamento simples do mesmo, uma vez que pode ser feito por um sinal de baixa tensão também referenciado ao terra, ou seja, tornando possível a utilização de um driver não isolado.

Algumas desvantagens são a inexistência de isolamento galvânica entre a entrada e a saída, outra desvantagem é que por ter tensão de saída elevada, causa maiores perdas no diodo e no interruptor, uma vez que em determinadas etapas de operação esta é a tensão aplicada diretamente sobre os dispositivos semicondutores.

Figura 6 - Conversor Boost PFC



Fonte: produção do próprio autor

Na Figura 6, é apresentado o circuito do conversor Boost *PFC* utilizado neste trabalho, a ponte retificadora de entrada (*Ret*) é composta por quatro diodos, e fornece uma tensão retificada para a entrada do conversor Boost. O indutor Boost (*Lb*) caracteriza uma entrada em fonte de corrente que será comutada em alta frequência pelo interruptor Boost (*Sb*), de forma que a corrente de entrada siga a forma de onda da tensão da rede e a tensão de saída seja regulada em um valor de referência. O capacitor Boost (*Cb*) de saída tem a função de filtrar a tensão de saída, fornecendo uma tensão CC ao barramento, *R* representa a carga do sistema. O resistor Shunt é o responsável pela medição da corrente no indutor.

O capacitor *Cf* tem a função de filtrar a ondulação de alta frequência da corrente de entrada, e sua colocação no circuito apesar de ser opcional, traz grandes benefícios ao sistema.

2.5 ANÁLISE QUANTITATIVA

O conversor Boost *PFC* apresenta a mesma característica de ganho estático que o conversor Boost *CC-CC*, operando no modo de condução contínua da corrente de entrada. Ressalvando-se que a tensão de entrada do conversor Boost *PFC* possui variação senoidal, a fim de comandá-la sob frequência de comutação constante, a razão cíclica (D) deverá variar a cada período de comutação.

Sabendo-se que a relação entre a tensão de saída e a tensão de entrada do conversor tipo Boost é dada pela equação 2.1, desta forma:

$$\frac{V_o}{V_{in}} = \frac{1}{1 - D} \quad (2.1)$$

Incorporando na equação 2.1 a característica senoidal da tensão de entrada, pode-se representá-la de acordo com equação 2.2, logo:

$$\frac{V_o}{V_{in}(wt)} = \frac{1}{1 - D(wt)} \quad (2.2)$$

Sendo a tensão de entrada do conversor dada pela equação 2.3, assim:

$$V_{in}(wt) = \sqrt{2} \cdot V_{in} \cdot \text{sen}(wt) \quad (2.3)$$

Substituindo-se a equação 2.3 na equação 2.2 e resolvendo a expressão em função da razão cíclica $D(wt)$, obtém-se a equação 2.4.

$$D(wt) = 1 - \frac{\sqrt{2} \cdot V_{in}}{V_o} \cdot \text{sen}(wt) \quad (2.4)$$

Definindo-se a razão entre a tensão de saída V_o e a tensão de pico da tensão de entrada $\sqrt{2} \cdot V_{in}$, mostrada na equação 2.5, desta forma:

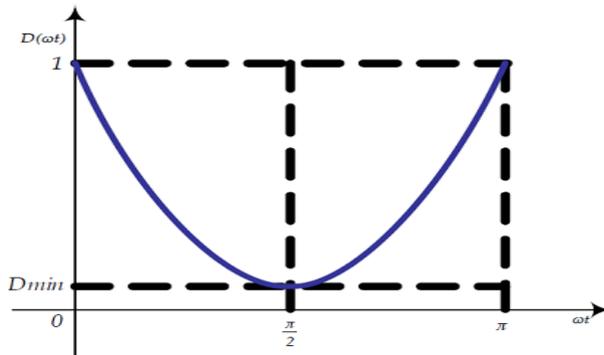
$$\beta = \frac{V_o}{\sqrt{2} \cdot V_{in}} \quad (2.5)$$

Assim a expressão para a razão cíclica fica de acordo com equação 2.6:

$$D(\omega t) = 1 - \frac{1}{\beta} \cdot \text{sen}(\omega t) \quad (2.6)$$

A equação 2.6 representa a variação da razão cíclica ao longo do tempo. Considerando a frequência da rede de alimentação, a variação da razão cíclica percorrerá valores entre a unidade e um valor mínimo que dependerá de β .

Figura 7 - Variação da razão cíclica



Fonte: obtido em [12]

A Figura 7 representa de forma gráfica a variação da razão cíclica, expressa pela equação 2.6, na qual se observa que os valores máximos ocorrerão na passagem por zero da tensão de entrada, e os mínimos nos instantes na passagem da tensão de entrada pelo valor de pico. O comportamento mostrado na

Figura 7 se repete a cada meio período da tensão de alimentação.

2.5.1 Ondulação de Corrente no Indutor

Considerando-se a primeira etapa do conversor Boost, o que implica que a tensão de entrada V_{in} é aplicada sobre o indutor L_b , obtém-se a equação 2.7:

$$V_{inp} \cdot \text{sen}(wt) = L_b \cdot \frac{di_{Lb}}{dt} \quad (2.7)$$

Considerando um período de comutação obtém-se a equação 2.8:

$$V_{inp} \cdot \text{sen}(wt) = L_b \cdot \frac{\Delta i_{Lb}}{\Delta t} \quad (2.8)$$

O tempo em que o interruptor está conduzindo é dado pela equação 2.9, onde T_s é período de chaveamento do interruptor:

$$\Delta t = D(wt) \cdot T_s \quad (2.9)$$

Usando as equações 2.6, 2.8 e 2.9, obtém-se a equação 2.10.

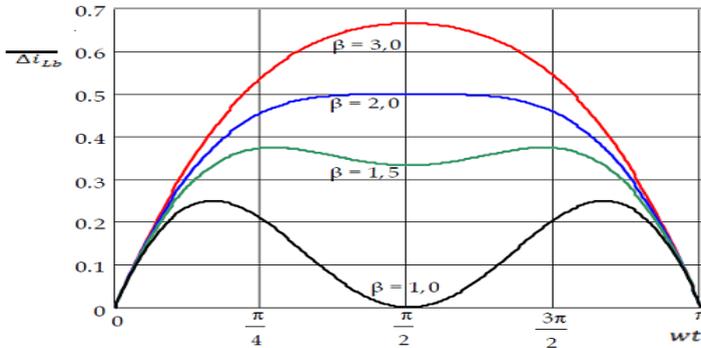
$$\frac{L_b \cdot \Delta i_{Lb}}{V_{inp} \cdot T_s} = \text{sen}(wt) - \frac{V_{inp}}{V_o} \cdot \text{sen}^2(wt) \quad (2.10)$$

Definindo-se o termo da esquerda da equação 2.10 como variação de corrente parametrizada em função de L_b , V_{inp} e Δi_{Lb} , obtém-se a Equação 2.11.

$$\overline{\Delta i_{Lb}} = \frac{Lb \cdot \Delta i_{Lb}}{V_{inp} \cdot T_s} \quad (2.11)$$

A figura 8 mostra, graficamente, a variação da ondulação da corrente no indutor normalizada e parametrizada em função de alguns valores de β . Uma vez conhecido o comportamento da ondulação da corrente, é necessário determinar o valor máximo desta ondulação, valor este que será utilizado para determinar a indutância.

Figura 8 - Variação da ondulação de corrente no indutor



Fonte: obtido em [12]

A equação 2.12 determina o valor da indutância Lb , onde f_s é a frequência de chaveamento do interruptor, $\overline{\Delta i_{Lb_max}}$ é o valor máximo da ondulação da corrente parametrizada, sendo a ondulação de corrente de projeto no indutor Δi_{Lb} .

$$Lb = \frac{V_{inp} \cdot \overline{\Delta i_{Lb_max}}}{f_s \cdot \Delta i_{Lb}} \quad (2.12)$$

2.5.2 Ondulação da Tensão de Saída

Nos conversores boost *CC-CC*, o capacitor de saída é projetado em função da componente de alta frequência (frequência de comutação), não existindo componentes de baixa frequência. Já no caso do conversor Boost *PFC*, observa-se que o mesmo apresenta uma componente de alta frequência, além de uma componente de baixa frequência, que é a mais crítica. Desta maneira o dimensionamento do capacitor tem que ser feito em função da componente de baixa frequência para garantir uma tensão de saída constante.

Para o equacionamento do filtro de saída nos conversores *CC-CC*, considera-se que toda a componente alternada da corrente pulsante circula pelo capacitor, a partir da qual é determinada a máxima ondulação causada por esta corrente alternada. Seguindo o mesmo raciocínio utilizado nos conversores *CC-CC*, é preciso deduzir uma expressão que permita relacionar a ondulação da tensão em função da componente alternada de baixa frequência da corrente que flui no capacitor. A componente de baixa frequência predominante na corrente que circula pelo capacitor é a componente de 120 Hz, apresentando maior amplitude, sendo as outras desprezíveis.

A equação 2.13, determina o valor da capacitância necessária para atender os requisitos de ondulação, esta equação foi obtida em [5].

$$C_b = \frac{P_o}{4 \cdot \pi \cdot f_{rede} \cdot V_o \cdot \Delta V_o} \quad (2.13)$$

Onde P_o é a potência de saída do conversor, f_{rede} é a frequência da rede, V_o é a tensão de saída e ΔV_o é a ondulação requerida da tensão de saída.

Segundo a equação 2.13, observa-se que a capacitância necessária no filtro de saída é diretamente proporcional à potência processada na carga. Então, quanto maior for a potência maior será a capacitância necessária. Em compensação a capacitância é inversamente proporcional à tensão de

barramento de saída, isto é, quanto maior for a tensão de saída menor será a capacitância necessária.

2.6 CONCLUSÃO

Este capítulo serviu para a realização de um estudo sobre as etapas do conversor Boost, assim como foi responsável por apresentar o circuito do conversor Boost *PFC* que será implementado ao final do trabalho.

Ainda ao longo do capítulo, realizou-se uma análise qualitativa do conversor, de forma a obter equações que servirão para se realizar o dimensionamento do indutor e do capacitor do circuito de potência do conversor.

3 PROJETO DO CIRCUITO DE POTÊNCIA

As técnicas de controle do conversor Boost *PFC* não alteram o projeto e dimensionamento do conversor. Projeta-se o conversor do mesmo modo que o Boost *CC-CC*. O circuito a ser implementado já foi apresentado na Figura 6.

3.1 ESPECIFICAÇÕES DE PROJETO

Tabela 1 - Especificações de projeto do conversor

Tensão de entrada nominal	$V_{in} = 220 \text{ V} \pm 5\%$
Tensão de saída	$V_o = 400 \text{ V}$
Potência de saída	$P_o = 200 \text{ W}$
Rendimento	$\eta = 0,95$
Potência de entrada	$P_{in} = 210 \text{ W}$
Frequência de chaveamento	$f_s = 40 \text{ kHz}$
Frequência da rede	$f_{rede} = 60 \text{ Hz}$
Ondulação da tensão de saída	$\Delta V_o = 0,05 \cdot V_o$
Ondulação da corrente no indutor	$\Delta i_{Lb} = 0,20 \cdot i_{in_pico}$

Fonte: produção do próprio autor

Através das especificações de projeto, apresentadas na Tabela 1, realizam-se alguns cálculos preliminares que servirão de base para o dimensionamento dos componentes do conversor.

As equações para o dimensionamento dos componentes foram obtidos em [20], e por isso não serão realizadas as deduções das equações aqui utilizadas. As equações de 3.1 até 3.5, calcula-se, na ordem, a corrente eficaz de entrada, a corrente eficaz máxima de entrada, a corrente de pico de entrada, a corrente de pico máxima da entrada e a corrente média de saída.

$$I_{in_ef} = \frac{P_o}{\eta \cdot V_{in}} = 0,96A \quad (3.1)$$

$$I_{in_ef_max} = \frac{P_o}{\eta \cdot V_{in_min}} = 1,0A \quad (3.2)$$

$$I_{in_pico} = \sqrt{2} \cdot I_{in_ef} = 1,36A \quad (3.3)$$

$$I_{in_pico_max} = \sqrt{2} \cdot I_{in_ef_max} = 1,41A \quad (3.4)$$

$$I_o = \frac{P_o}{V_o} = 0,5A \quad (3.5)$$

3.2 DIMENSIONAMENTO DA PONTE RETIFICADORA

3.2.1 Corrente Média

$$I_{Dret_med} = 0,45 \cdot I_{in_pico_max} = 0,63A \quad (3.6)$$

3.2.2 Corrente eficaz

$$I_{Dret_ef} = 0,707 \cdot I_{in_pico_max} = 1,0A \quad (3.7)$$

3.2.3 Tensão reversa máxima

$$VDret_max = \sqrt{2}.Vin_max = 325V \quad (3.8)$$

A partir destas informações e por estar disponível para uso, escolheu-se o diodo *1N5408* que possui as características de 1000V de tensão reversa e 3A de corrente média (à 105°C).

3.2.4 Perdas na ponte retificadora

A estimativa de perdas é dada pela equação 3.9, onde Vd é a queda de tensão direta em de cada diodo presente na ponte retificadora. De acordo com o catálogo do fabricante do diodo, para a corrente média que circula pela ponte retificadora, temos $Vd = 0,5V$, logo as perdas na ponte retificadora será:

$$PDret = 4.Vd.IDret_med = 1W \quad (3.9)$$

3.3 DIMENSIONAMENTO DO CAPACITOR DE SAÍDA

A capacitância de saída é calculada a partir da equação 2.13 definida no capítulo anterior, logo o valor da capacitância em virtude dos requisitos de projeto é dado por:

$$Cb = \frac{Po}{4.\pi.frede.Vo.\Delta Vo} = 33,2\mu F \quad (3.10)$$

De acordo com o que já foi visto, sabe-se que o capacitor de saída será submetido a tensão máxima de saída do conversor, a equação 3.11 é responsável por calcular o valor máximo da tensão de saída.

$$V_{o_max} = V_o + \frac{\Delta V_o}{2} = 410V \quad (3.11)$$

Com esses dados e em virtude da disponibilidade do componente, escolheu-se o capacitor da fabricante Marcon de $220 \mu F/450V$ e resistência série equivalente (R_{se}) de $1,2\Omega$. Apesar de o capacitor escolhido possuir uma capacitância mais elevada que o capacitor dimensionado, sua escolha baseou-se em virtude da corrente eficaz que ele deve suportar.

3.3.1 Perdas no capacitor

Para o cálculo de perdas do capacitor, além da sua resistência série equivalente, é essencial o cálculo da corrente eficaz que circula pelo capacitor, considerando que a ondulação da corrente de carga é pequena o bastante de forma a considerar seu valor médio igual a seu valor eficaz, e de posse do valor máximo da corrente eficaz que circula pelo diodo (equação 3.16) obtém-se:

$$I_{Cb_ef} = \sqrt{I_{Db_ef_max}^2 - I_o^2} = 0,4A \quad (3.12)$$

Desta forma, pode-se calcular as perdas no capacitor de saída de acordo com a equação 3.13.

$$P_{Cb} = R_{se} \cdot I_{Cb_ef}^2 = 0,19 W \quad (3.13)$$

3.4 DIMENSIONAMENTO DO DIODO

3.4.1 Tensão Máxima Reversa

A tensão reversa do diodo é aplicada quando o diodo se encontra em bloqueio, sendo neste caso a tensão de saída. Considerando o pior caso, ou seja, o valor máximo da tensão de saída, logo:

$$VDb_{max} = Vo_{max} = 410V \quad (3.14)$$

3.4.2 Corrente Média

A corrente média que circula pelo diodo é a mesma que circula pela carga, considerando o sistema em regime estacionário e sabendo que neste caso não pode circular corrente média pelo capacitor, assim:

$$IDb_{med} = \frac{Po}{Vo} = 0,5A \quad (3.15)$$

3.4.3 Corrente Eficaz Máxima

$$IDb_{ef_{max}} = \sqrt{\frac{3}{8}} \cdot \frac{\sqrt{2} \cdot Vin_{min} \cdot Iin_{pico_{max}}}{Vo} = 0,64A \quad (3.16)$$

3.4.4 Corrente Máxima

A corrente máxima que circula pelo diodo é igual a corrente de pico máxima da entrada, logo:

$$IDb_{max} = Iin_{pico_{max}} = 1,41A \quad (3.17)$$

Com esses dados, escolheu-se o diodo *Schottky* de *Silicon Carbide D12S60* por atender as necessidades do projeto e também para a redução das perdas no diodo. Suas especificações técnicas encontram-se na Tabela 2.

Tabela 2 - Especificações técnicas do diodo D12S60

Corrente média máxima (à 100°C)	$I_F = 12A$
Tensão reversa máxima	$V_{RRM} = 600V$
Queda de tensão direta (à 150°C)	$V_F = 1V$

Fonte: produção do próprio autor

3.4.5 Perdas no diodo

Por se tratar de um diodo de tecnologia *Schottky*, este não apresenta recuperação reversa e, conseqüentemente, suas perdas por comutação são desprezíveis. A potência total dissipada no componente, portanto, se resume às perdas por condução, como mostrado na equação 3.18. De acordo com o datasheet do componente, para a corrente média que circula pelo diodo, observa-se uma queda de tensão direta $V_F = 0,7V$, desta forma:

$$PDb = PDb_{cond} = V_F \cdot I_{Db_med} = 0,35 W \quad (3.18)$$

3.5 DIMENSIONAMENTO DO INTERRUPTOR

3.5.1 Tensão Máxima Dreno-Source

A máxima tensão dreno-source a que o interruptor estará submetido será quando o mesmo estiver bloqueado, sendo neste caso a tensão de saída, considerando o pior caso, ou seja, a máxima tensão de saída, logo:

$$VSb_{max} = Vo_{max} = 410V \quad (3.19)$$

3.5.2 Corrente Máxima

A máxima corrente do interruptor é igual a corrente de pico da entrada.

$$ISb_max = Iin_pico_max = 1,41A \quad (3.20)$$

3.5.3 Corrente Eficaz Máxima

$$ISb_ef_max = \sqrt{Iin_ef_max^2 - \frac{3}{8} \left(\frac{\sqrt{2} \cdot Vin_min \cdot Iin_pico_max}{Vo} \right)^2} \quad (3.21)$$

Assim o valor encontrado da corrente eficaz máxima no interruptor é:

$$ISb_ef_max = 0,77A \quad (3.22)$$

As tecnologias de semicondutores estão muito relacionadas à frequência de comutação que podem operar e a potência que processam. O transistor *MOSFET* é capaz de comutar a elevadas frequências, porém, não é tão adequado para processar potências mais elevadas. Para o processamento de potências mais altas, deve-se recorrer a outras tecnologias, como o transistor *IGBT*, em detrimento da capacidade de comutação a frequências mais altas. Para os valores de tensão e corrente apresentadas em (3.19) e (3.20), o *MOSFET* é perfeitamente aplicável e será escolhido para o projeto do conversor deste trabalho.

Tabela 3 - Especificações técnicas do *MOSFET IRF840*

Tensão Máxima dreno source	$VDS = 500V$
Corrente Média no interruptor (à 100°C)	$ISb = 5,1A$
Resistência do interruptor em condução	$RDS(on) = 0,85\Omega$
Tempo de entrada em condução	$tr = 21ns$
Tempo de entrada em bloqueio	$tf = 20ns$
Resistência junção ambiente	$Rja = 62,5 \text{ } ^\circ C/W$
Temperatura de junção máxima	$Tj = 150^\circ C$

Fonte: produção do próprio autor

Em virtude do que já foi citado e dos cálculos realizados, escolheu-se o *MOSFET* do fabricante International Rectifier *IRF840*. Os dados do componente são melhor apresentados na Tabela 3.

3.5.4 Perdas no interruptor

As perdas de condução são dadas pela potência dissipada sobre a resistência de condução, como mostra a equação.

$$PSb_{cond} = RDS(on).ISb_{ef_max}^2 = 0,5 W \quad (3.23)$$

As perdas por comutação são calculadas considerando um período de comutação (entrada em condução e bloqueio), o cálculo destas perdas é apresentado na equação 3.25.

Porém, é necessário realizar o cálculo da corrente média sobre o interruptor durante a comutação, mostrada em 3.24

$$Icom_{med} = \frac{2}{\pi} \cdot ISb_{max} \quad (3.24)$$

$$PSb_{com} = \frac{fs}{2} \cdot (tf + tr) \cdot Icom_{med} \cdot Vo_{max} = 0,3W \quad (3.25)$$

Somando-se as perdas obtém-se a perda total no interruptor na equação.

$$PSb = PSb_{cond} + PSb_{com} = 0,8 W \quad (3.26)$$

3.5.5 Dissipador do interruptor

Será realizada, agora, uma análise sobre a temperatura na junção do *MOSFET* enquanto estiver operando e dissipando a potência total calculada. Será considerada, para os cálculos a

seguir, uma temperatura ambiente (T_a) igual a 30°C , tendo em vista que o conversor opera em um ambiente climatizado do laboratório. A temperatura na junção do componente, sem o uso do dissipador, é calculada conforme a equação 3.27.

$$T_j = R_{ja} \cdot P_{Sb_total} + T_a = 80^\circ\text{C} \quad (3.27)$$

O catálogo do fabricante do *MOSFET* afirma que a temperatura na junção do componente pode chegar até 150°C sem haver danos ao componente, portanto não existe a necessidade da inclusão de um dissipador para o interruptor. Porém, de forma a reduzir a temperatura de trabalho do *MOSFET*, adicionou-se um dissipador em virtude da disponibilidade do mesmo. Não realizou-se nenhum cálculo para a escolha do dissipador.

3.6 DIMENSIONAMENTO DO INDUTOR

3.6.1 Cálculo da indutância

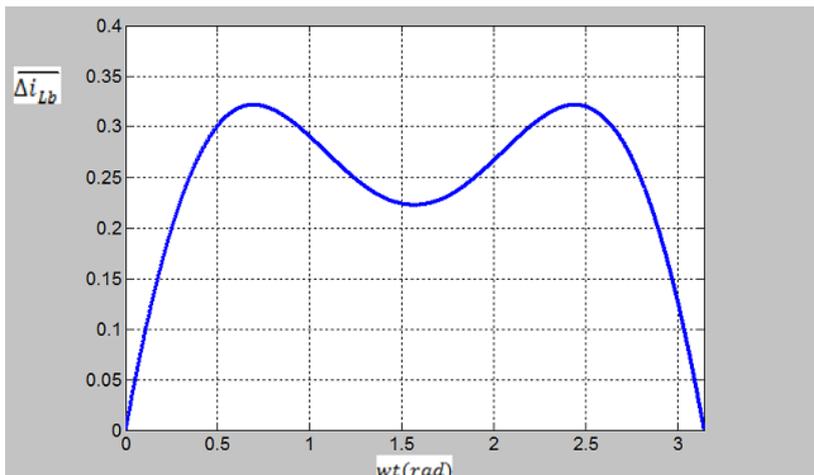
Para se obter o valor da indutância de acordo com as especificações de projeto já apresentadas, utiliza-se a equação 2.12, entretando, é necessário conhecer os parâmetros envolvidos na equação, para isso serão realizados alguns cálculos prévios para a obtenção dos mesmos.

A partir da especificação de projeto de acordo com a Tabela 1 e da equação 3.28 responsável pelo cálculo da ondulação de corrente no indutor.

$$\Delta i_{Lb} = 0,2 \cdot I_{in_pico} = 0,27A \quad (3.28)$$

Desta forma, a partir da equação 2.10, e dos parâmetros de projeto do conversor presentes na Tabela 1, pode-se traçar a curva da ondulação da corrente parametrizada no indutor (Figura 9).

Figura 9- Parametrização da ondulação da corrente no indutor



Fonte: produção do próprio autor

É possível extrair facilmente o valor máximo da ondulação de corrente através da análise da Figura 9, o valor encontrado para este parâmetro é $\overline{\Delta i_{Lb_max}} = 0,3215$.

De posse de todos os parâmetros para o cálculo da indutância, podemos utilizar a equação 2.12 e então chegar ao valor da indutância requerida (equação 3.29).

$$L_b = \frac{\sqrt{2} \cdot 220 \cdot 0,3215}{40000 \cdot 0,27} = 9,3mH \quad (3.29)$$

3.6.2 Dimensionamento físico do indutor

Para o projeto do indutor, o único elemento magnético do conversor, foi definido algumas grandezas apresentadas na Tabela 4.

Tabela 4- Especificações de projeto do indutor

Grandeza	Símbolo	Unidade	Valor
Corrente de pico do indutor	ILb_pico	A	1,41
Corrente eficaz do indutor	ILb_ef	A	1,04
Densidade máxima de corrente no cobre	J_{max}	A/cm^2	450
Densidade máxima de fluxo magnético	B_{max}	T	0,35
Fator de ocupação da janela	K_W	-	0,7
Permeabilidade magnética do ar	μ_0	H/m	$4\pi \cdot 10^{-7}$

Fonte: produção do próprio autor

Através das grandezas apresentadas, calcula-se o fator $Ae \cdot Aw$ que permite a escolha do núcleo do indutor. A equação 3.30 apresenta esse cálculo.

$$Ae \cdot Aw = \frac{Lb \cdot ILb_pico \cdot ILb_ef \cdot 10^4}{K_W \cdot B_{max} \cdot J_{max}} = 1,297 cm^2 \quad (3.30)$$

Tabela 5 – Especificações do núcleo de ferrite do indutor

Grandeza	Símbolo	Unidade	Valor
Fator de escolha do núcleo	$Ae \cdot Aw$	cm^4	4,63
Área de passagem de fluxo magnético	Ae	cm^2	1,81
Área da janela	Aw	cm^2	2,56
Comprimento médio da espira	l_e	cm	9,7
Volume do núcleo	Ve	cm^3	12,69

Fonte: produção do próprio autor

Analisando o catálogo de fabricantes de núcleo de Ferrite e também da disponibilidade do componente, a opção escolhida foi o núcleo EE 42-15 da fabricante *Thornton*, apresenta $4,63 \text{ cm}^2$ de $Ae.Aw$, as especificações gerais do núcleo escolhido estão presentes na Tabela 5.

Calcula-se agora, através das equações 3.31 e 3.32 o número de espiras do indutor e a largura do entreferro, respectivamente:

$$N = \frac{Lb \cdot I Lb_{ef}}{B_{max} \cdot Ae} = 217 \quad (3.31)$$

$$lg = \frac{N^2 \cdot Ae \cdot \mu_0}{2 \cdot Lb} \cong 0,98 \text{ mm} = 1 \text{ mm} \quad (3.32)$$

Parte-se agora para a escolha do condutor. A equação 3.33 é responsável por calcular a seção mínima do condutor, conforme sua capacidade de conduzir corrente.

$$S_{cond_{min}} = \frac{I Lb_{ef}}{J_{max}} = 0,0023 \text{ cm}^2 \quad (3.33)$$

O chaveamento em alta frequência dos circuitos, entretanto, faz surgir um efeito no condutor do indutor conhecido como pelicular, ou efeito skin, o qual desloca a corrente que circula pelo condutor para a sua periferia. Caso o condutor tenha área de seção transversal razoável, esse efeito inutiliza boa parte dessa área e cria uma inconsistência entre a especificação do condutor e a corrente efetiva que este pode conduzir, gerando perdas não previstas no cobre, aquecimento do condutor e probabilidade de avaria do indutor. Observa-se que não existe o problema do efeito pelicular no indutor do conversor Boost, pois a frequência da componente fundamental da corrente no indutor possui apenas 120 Hz [8].

O condutor de código AWG 22 foi escolhido para a execução do projeto do indutor por atender os requisitos do projeto e por sua disponibilidade. Suas especificações estão disponíveis na Tabela 6.

Tabela 6 – Especificações do condutor do indutor

Grandeza	Símbolo	Unidade	Valor
Área do condutor	S_{cond}	cm^2	0,003255
Área do condutor com isolamento	S_{cond_isol}	cm^2	0,004013
Resistividade do condutor	ρ_{cond}	Ω/cm	0,000530

Fonte: produção do próprio autor

Para se verificar a possibilidade de execução do projeto físico do indutor, deve-se primeiramente realizar o cálculo da janela mínima de ocupação das espiras através da equação 3.33. A área da janela a ser ocupada leva em consideração o número de espiras, o número de condutores em paralelo (np), a área do condutor e o fator de ocupação. Não se utilizou condutores em paralelo na projeto do indutor, assim:

$$Aw_{min} = \frac{N \cdot np \cdot S_{cond_isol}}{K_w} = 1,244cm^2 \quad (3.33)$$

Através da equação 3.34, pode-se observar que existe a possibilidade de construção do indutor, pois a área da janela ocupada é menor que a área da janela do núcleo.

$$Execução = \frac{Aw_{min}}{Aw} = 0,49 \quad (3.34)$$

Como último procedimento antes da construção do elemento magnético, calculam-se as perdas no núcleo, no cobre e a elevação de temperatura consequente destas perdas. As

equações 3.35 e 3.36 calculam, respectivamente, a resistência do enrolamento e a potência dissipada por este.

$$R_{cond} = \frac{N \cdot l_e \cdot \rho_{cond}}{np} = 1,1\Omega \quad (3.35)$$

$$P_{cond} = R_{cond} \cdot I_{Lb_ef}^2 = 1,14W \quad (3.36)$$

O cálculo de perdas no núcleo pode ser dado pela equação 3.37.

$$P_{nucleo} = \Delta B^{2,4} \cdot (K_h \cdot fs + K_f \cdot fs^2) \cdot V_e \quad (3.37)$$

Na equação acima K_h é o coeficiente de perdas por histerese e vale $K_h = 4 \cdot 10^{-5}$ e K_f é o coeficiente de perdas por correntes parasitas e vale $K_f = 4 \cdot 10^{-10}$. Ambos os valores são para núcleos Thornton. ΔB é variação de densidade de fluxo originada pela componente da corrente na frequência de comutação, dado pela equação.

$$\Delta B = \frac{B_{max} \cdot \Delta i_{Lb}}{I_{Lb_pico}} = 0,067 T \quad (3.38)$$

Utilizando a equação 3.37 e 3.38, calcula-se as perdas no núcleo, logo $P_{nucleo} = 0,13W$.

Desta forma, através da equação 3.39, obtém-se as perdas totais no indutor, ou seja, a potência dissipada neste componente.

$$P_{Lb} = P_{cond} + P_{núcleo} = 1,27 W \quad (3.39)$$

A potência total dissipada pode ser utilizada para cálculo da elevação de temperatura. Para isso, calcula-se a resistência térmica do elemento magnético, através da equação 3.40. Na

sequência, determina-se o valor da elevação de temperatura em relação à temperatura ambiente, através da equação 3.41.

$$RT_{indutor} = \frac{23}{Ae \cdot Aw^{0,37}} = 13^{\circ}\text{C}/W \quad (3.40)$$

$$\Delta T = RT_{indutor} \cdot PLb \cong 16,57 = 17^{\circ}\text{C} \quad (3.41)$$

Supondo que o indutor está localizado em um ambiente com temperatura próxima de 30°C , sua temperatura se elevará a 47°C quando estiver operando. Esse valor de elevação não traz preocupação para o projetista, nas condições que o conversor irá operar.

O indutor construído, segundo os procedimentos e cálculos apresentados, após ter sido feito testes para determinar sua indutância, o seu valor real foi de $Lb = 9,75\text{mH}$, valor este que será utilizado na simulação do conversor e projeto do controlador.

3.7 PERDAS NO RESISTOR SHUNT

O resistor Shunt presente no circuito para que se possa realizar a medição da corrente no indutor, possui resistência de $RShunt = 0,47\Omega$, de posse deste valor e sabendo que a corrente que flui pelo Shunt é a mesma que flui pelo indutor, assim, através da equação, calcula-se as perdas no resistor Shunt.

$$PShunt = RShunt \cdot ILb_{ef}^2 = 0,49W \quad (3.42)$$

3.8 EFICIÊNCIA TEÓRICA DO CONVERSOR

Tendo-se calculado as perdas teóricas de todos os componentes do circuito, pode-se determinar, enfim, as perdas totais do conversor projetado e, com esse valor, determinar sua eficiência teórica, conforme as equações.

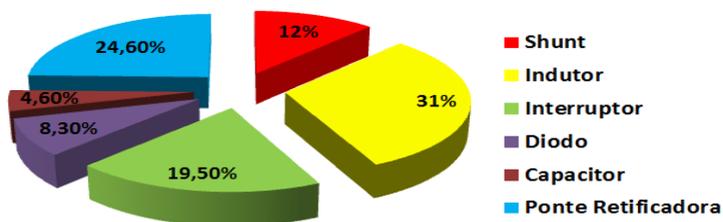
$$P_{total} = P_{Dret} + P_{Cb} + P_{Db} + P_{Sb} + P_{Lb} + P_{Shunt} \quad (3.43)$$

Desta forma, a potência total dissipada no conversor é $P_{total} = 4,1W$.

$$\eta = \frac{P_{in} - P_{total}}{P_{in}} = \frac{210 - 4,1}{210} = 0,98 = 98\% \quad (3.44)$$

É importante a realização desta análise, pois a partir desta informação, pode-se propor alterações dos componentes para se aumentar a eficiência do conversor (Figura 10).

Figura 10 - Contribuição de cada um dos elementos nas perdas totais



Fonte: produção do próprio autor

4 CIRCUITOS AUXILIARES E *DSP* TMS320F28335

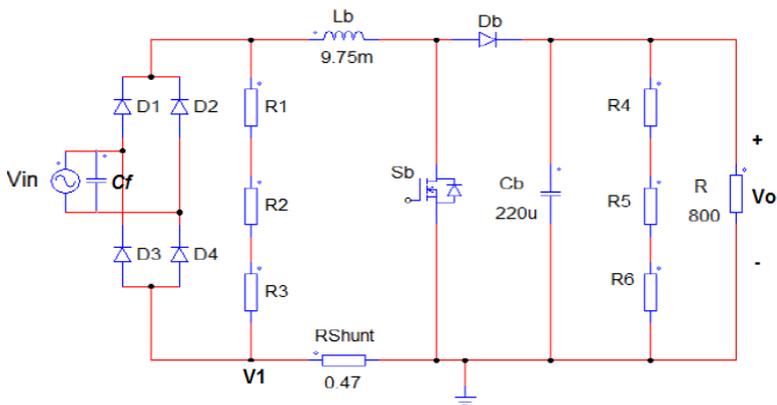
Neste capítulo, será apresentado o circuito responsável pelo condicionamento dos sinais amostrados do conversor Boost *PFC*, e o circuito de driver responsável pelo chaveamento do interruptor *MOSFET*. É de suma importância que estes circuitos operem de acordo com seu projeto, pois além de serem responsáveis pela amostragem dos sinais e pelo chaveamento do conversor, existe a necessidade de proteger o *DSP* de sinais de amplitude que possam danificar o conversor *A/D*. Também

será feita uma apresentação do *DSP* utilizado na implementação do projeto.

4.1 PROJETO DA PLACA DE CONDICIONAMENTO DE SINAIS

Primeiramente será apresentado na Figura 11, o circuito de potência do conversor Boost *PFC* implementado.

Figura 11 - Circuito Implementado



Fonte: produção do próprio autor

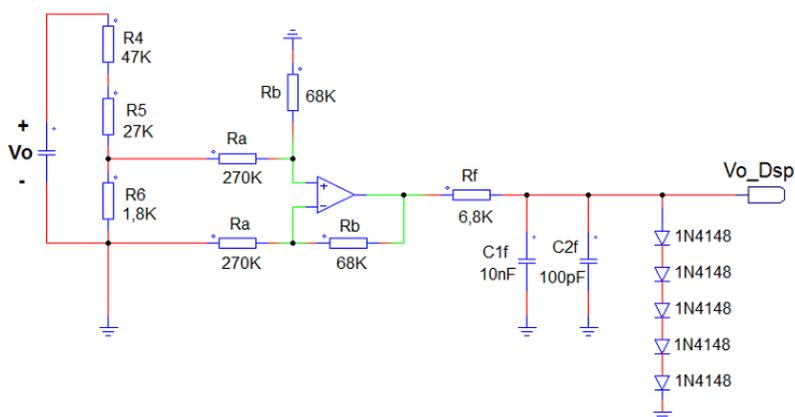
4.1.1 Amostragem da tensão de saída

A amostragem da tensão de saída V_o é realizada em duas etapas: na primeira etapa o divisor resistivo formado por R_4, R_5 e R_6 (Figura 11 e Figura 12), atenua a tensão de saída para que esta possa estar presente na entrada diferencial do amplificador operacional, o ganho desta primeira etapa é representado por $K1_{Vo}$, os resistores R_4, R_5 e R_6 foram dimensionados de forma a se obter como tensão resultante do divisor resistivo um valor entre 9V a 10V quando a tensão de

saída V_o for próxima do valor nominal de projeto de 400V. Assim, através da equação temos o cálculo do ganho $K1_{Vo}$.

$$K1_{Vo} = \frac{R6}{R4 + R5 + R6} = \frac{1,8K}{47K + 27K + 1,8K} = 0,0237 \quad (4.1)$$

Figura 12 - Circuito de Condicionamento da tensão de saída



Fonte: produção do próprio autor

A segunda etapa da amostragem de V_o , apresentada na Figura 12, é realizada tendo em mente que o conversor A/D do DSP é limitado para medições de até 3V, logo o ganho desta etapa deve ser projetado para que a tensão amostrada da tensão de saída V_o não ultrapasse 3V.

Por medidas de segurança, o ganho desta etapa foi projetado para que a tensão amostrada resultante das duas etapas ficasse próxima de 2,5V quando a tensão de saída fosse próxima do seu valor nominal de 400V. O ganho desta segunda etapa, é representado por $K2_{Vo}$ e é calculado a partir da equação 4.2.

$$K2_{Vo} = \frac{Rb}{Ra} = \frac{68K}{270K} = 0,25 \quad (4.2)$$

Dando sequência ao circuito responsável por amostrar a tensão de saída do conversor, o ganho resultante das duas etapas, pode ser visto na equação 4.3.

$$K_{Vo} = K1_{Vo} \cdot K2_{Vo} = 5.925 \cdot 10^{-3} \quad (4.3)$$

Temos ainda, presente no circuito da Figura 12, os componentes Rf , $Cf1$ e $Cf2$ que formam o filtro anti-aliasing necessário para a correta amostragem do sinal.

A frequência de corte deste filtro pode ser calculado através da equação 4.4, equação esta utilizada para determinar a frequência de corte de filtros RC . O valor da frequência de corte deste filtro, foi escolhida de forma a não distorcer o sinal amostrado em virtude da banda passante deste sinal estar bem abaixo do corte do filtro, obedecer o teorema de Nyquist e atenuar ruídos de medição.

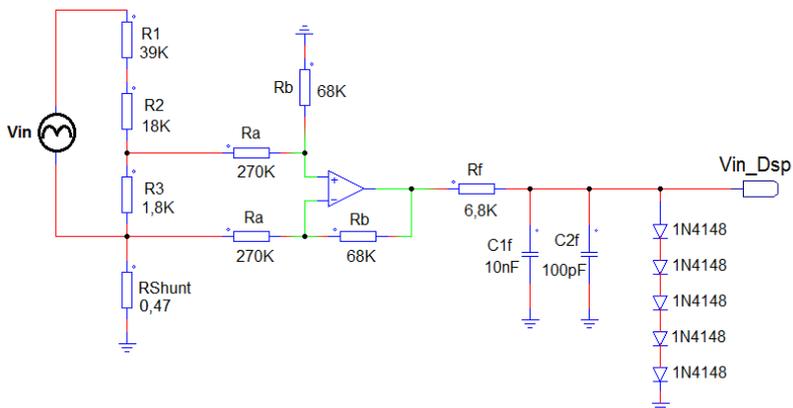
$$f_{corte} = \frac{1}{2 \cdot \pi \cdot Rf \cdot (C1f + C2f)} = 2,3KHz \quad (4.4)$$

Os diodos apresentados no circuito, tem a função de grampear o sinal amostrado em um valor próximo de 3V em caso de sobretensão do sinal amostrado, isto é necessário pois uma tensão acima do limite do conversor A/D pode danificar o mesmo.

4.1.2 Amostragem da tensão de entrada

A amostragem da tensão de entrada, segue os mesmos passos utilizados para o cálculo da amostragem da tensão de saída, na verdade o circuito utilizado é o mesmo, apenas diferem em relação aos ganhos de medição.

Figura 13 - Circuito de condicionamento da tensão de entrada



Fonte: produção do próprio autor

Assim como a amostragem da tensão de saída, a tensão de entrada é amostrada em duas etapas: na primeira etapa o divisor resistivo formado por $R1$, $R2$ e $R3$ (Figura 11 e Figura 13), atenua a tensão de entrada retificada para que esta possa estar presente na entrada diferencial do amplificador operacional, o ganho desta primeira etapa é representado por $K1_{Vin}$, os resistores $R1$, $R2$ e $R3$ foram dimensionados de forma a se obter como tensão de pico resultante um valor entre 9V a 10V quando a tensão de entrada Vin for próxima do valor nominal de projeto de 311V. Assim, através da equação 4.5 obtém-se o cálculo do ganho $K1_{Vin}$.

$$K1_{Vin} = \frac{R3}{R1 + R2 + R3} = \frac{1,8K}{39K + 18K + 1,8K} = 0,0306 \quad (4.5)$$

A segunda etapa da amostragem da tensão de entrada, é exatamente igual a segunda etapa da amostragem da tensão de saída, logo não existe a necessidade de se realizar novamente

os cálculos, desta forma o ganho desta etapa é representado por $K2_{Vin} = 0,25$. Desta forma pode-se calcular o ganho resultante da amostragem da tensão de entrada.

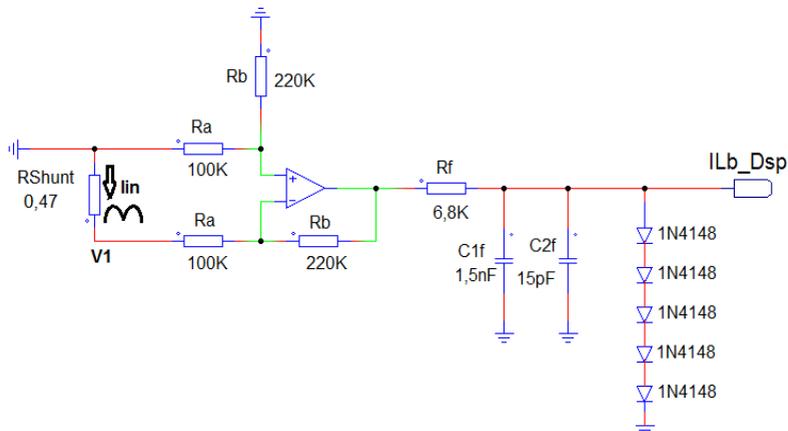
$$K_{Vin} = G1_{Vin} \cdot G2_{Vin} = 7,65 \cdot 10^{-3} \quad (4.6)$$

O filtro anti-aliasing projetado para a amostragem da tensão de entrada, que possui a mesma frequência de corte do circuito de medição da tensão de saída $f_{corte} = 2,3\text{KHz}$, por isso não existe a necessidade de se realizar novamente o seu cálculo.

4.1.3 Amostragem da corrente do indutor

A amostragem da medição da corrente que flui pelo indutor é realizada através da medição diferencial da tensão sobre o resistor Shunt de acordo com as Figuras 11 e 14. Como a corrente que flui pelo indutor, é a mesma que circula pelo Shunt, pode-se amostrar a corrente sem a necessidade de se utilizar um sensor mais complexo.

Figura 14 - Circuito de condicionamento da corrente do indutor



Fonte: produção do próprio autor

O ganho da amostragem de corrente é calculado a partir da equação 4.7.

$$K_i = R_{Shunt} \cdot \frac{R_b}{R_a} = 1 \quad (4.7)$$

O filtro anti-aliasing do circuito de amostragem da corrente no indutor possui frequência de corte $f_c = 15,5\text{KHz}$, o seu cálculo não foi aqui demonstrado, pois seu cálculo é o mesmo já realizado na equação 4.4. O valor da frequência de corte deste filtro, foi escolhida de forma a não distorcer o sinal amostrado em virtude da banda passante deste sinal estar bem abaixo do corte do filtro, obedecer o teorema de Nyquist e atenuar ruídos de medição. Por fim, o amplificador operacional utilizado na confecção da placa de condicionamento de sinais foi o ampop *LM358*, que possui características técnicas que atende as necessidades do projeto.

4.2 PROJETO DA PLACA DE DRIVER

Por se tratar de um conversor não isolado e com o interruptor referenciado ao terra do circuito, o projetista tem liberdade em optar por um driver mais simples e sem a necessidade de isolamento magnético ou ótico.

O circuito de driver é o responsável por realizar o chaveamento do interruptor *MOSFET* presente na placa de potência do conversor. Sua função é adequar o sinal *PWM* vindo do controlador (*DSP*) em um sinal capaz de comandar o interruptor.

Para o comando do *MOSFET* é necessário dispor de uma corrente elevada, a saída *PWM* do *DSP* é de baixa corrente, sendo necessário adicionar uma etapa de ganho de corrente a partir de uma fonte auxiliar.

A saída do *DSP* passa inicialmente por uma das portas do Buffer digital 7407 que tem alimentação de 15V e suporta uma corrente de saída de aproximadamente 30mA. Após passar pela primeira porta, o sinal entra em três outras portas colocadas em paralelo, fornecendo na saída três vezes mais corrente, sendo

suficiente para comando do circuito de configuração “totem pole” que será utilizado para comando do interruptor.

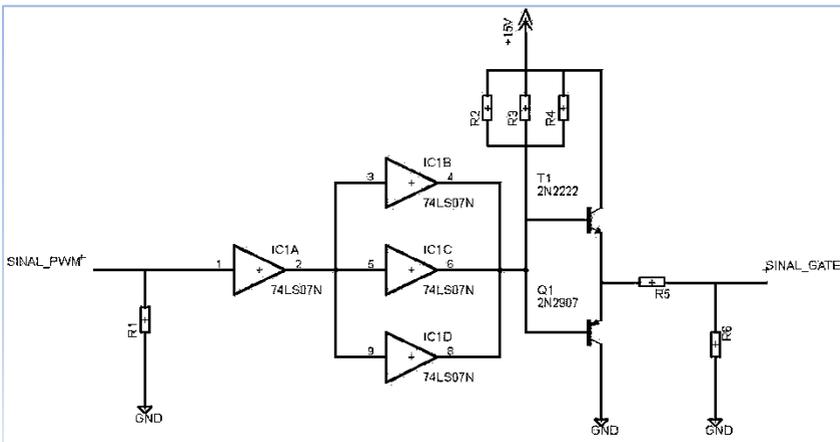
Logo, deve-se projetar um circuito, que eleve o sinal *PWM* de amplitude 3,3V proveniente do *DSP* para 15V, e que seja capaz de realizar este processo de forma rápida, pois o chaveamento do conversor é feito na frequência de 40kHz.

O resistor $R1=10K\Omega$ é um resistor de pull-down, sua função é garantir que na ausência de sinal *PWM*, a tensão na entrada de uma das portas do circuito integrado Buffer 7407 seja zero, não permitindo que o sistema realize o chaveamento do interruptor sem sinal de comando. O resistores $R2$, $R3$ e $R4$ são resistores de $1K\Omega$.

O resistor $R5$ é o resistor de *Gate*, seu valor $R5 = 18\Omega$ foi escolhido de forma experimental. O resistor $R6 = 10K\Omega$, é um resistor de pull-down, ele garante que, quando não houver sinal de comando vindo do *DSP*, a tensão no terminal de *Gate* do interruptor é mantido com tensão zero e, desta forma, mantém-se bloqueado.

O circuito escolhido para realizar esta tarefa foi adaptado de [16], e é apresentado na Figura 15.

Figura 15 - Circuito de comando do interruptor de potência



Fonte: produção do próprio autor

4.3 PROCESSADOR DE SINAIS DIGITAIS - *DSP*

Os *DSPs* são processadores com características próprias que podem ser programados e operam em tempo real, com velocidades muito superiores aos processadores para aplicações genéricas. Pela característica de serem microprocessadores otimizados para efetuar processamento matemático, operam com velocidades superiores aos demais processadores para aplicações genéricas, que são otimizados para manipulação e gerenciamento de dados. Os *DSPs* são processadores que permitem o uso de técnicas de controle de sinais discretos aplicando aos sinais técnicas de controle e processamento. São componentes compostos por conversores analógicos digitais (*A/D*) e conversores digitais analógicos (*D/A*) com capacidade de converter os sinais com elevada precisão, além de processadores capazes de manipular esses dados com alta velocidade, incorporando ainda outros periféricos.

Estas características do *DSP* permitem a implantação de algoritmos de controle com a flexibilidade de alteração dos parâmetros de controle por software dispensando a interferência de parâmetros físicos dos componentes do processamento, fazendo com que os custos desta tecnologia passem a ser atrativos [7].

A sua estrutura interna é baseada na topologia *Harvard* modificada possuindo barramentos internos independentes para programas, dados de entrada e saída, permitindo acesso simultâneo a instruções de programa de dados, dobrando o fluxo de informações para aplicações matemáticas, possibilitando realizar múltiplas ações em um único ciclo de *clock*. Este paralelismo de processamento, em conjunto com um mecanismo bastante flexível de gerenciamento de interrupções e chamada de funções/rotinas, faz com que o *DSP* tenha um desempenho significativo no processamento dos dados amostrados.

Os *DSPs* podem ser classificados pelo formato dos dados como ponto fixo ou ponto flutuante, dependendo de como os dados são manipulados e armazenados. Os processadores de ponto fixo possuem palavras de tamanho fixo (16 bits, 32 bits, etc). Já nos processadores de ponto flutuante os números são caracterizados pela mantissa e o expoente. Um processador do tipo ponto flutuante pode trabalhar com dados em outro formato,

porém os processadores baseados em ponto fixo apresentam uma queda no desempenho de processamento para possibilitar o trabalho com números no formato de ponto flutuante. A escolha do formato numérico depende basicamente das restrições sinal/ruído requeridas para a aplicação desejada e do custo [7].

4.3.1 Escolha do *DSP*

Como descrito em [12], a escolha do Processador de Sinais Digitais a ser utilizado no controle e comando de conversores estáticos não pode ser classificada como uma tarefa de pouca importância ou secundária no projeto. Por se tratar de componentes que se exigem conhecimentos específicos, a escolha deve ser feita com cuidado, a fim de evitar ou reduzir a probabilidade de haver a necessidade troca de especificação do *DSP*, já com o projeto em andamento.

Com alguns conhecimentos prévios, busca-se minimizar a chance de escolher um *DSP* de forma equivocada. Através de uma análise preliminar do funcionamento da topologia que se pretende controlar, podem-se determinar algumas informações que serão úteis na escolha do componente. Algumas características do conversor resultam diretamente em especificações mínimas necessárias ao *DSP* para que este seja compatível com a aplicação.

Entre as várias características de operação dos conversores que podem resultar em informações relevantes para a especificação do *DSP*, destacam-se:

- Números de chaves a serem comandadas;
- Frequência de operação do conversor;
- Tipo de modulação a ser empregado no comando das chaves;
- Circuito de condicionamento de sinais;
- Principais sinais a serem monitorados pelo *DSP*;
- Pré-análise dos algoritmos a serem utilizados no controle;

Com o intuito de atender aos critérios apresentados, deve-se traçar um paralelo entre as necessidades do conversor e

as características disponíveis nos *DSPs* que supririam as necessidades do conversor.

Tabela 7 – Características dos Conversores e *DSPs*

Características dos Conversores	Características dos <i>DSPs</i>
Sinais Amostrados	Número de canais <i>A/D</i>
Interruptores Comandados	Número de canais <i>PWM</i>
Frequência de operação	Tempo de instrução
Frequência de amostragem	Tempo de conversão
Tipo de controlador	Tempo de instrução
Tipo de modulação	Flexibilidade de programação do <i>PWM</i>

Fonte: produção do próprio autor

A partir da tabela 7, escolheu-se o *DSP TMS320F28335*, o qual atende todas as características listadas acima e está disponível para uso.

4.3.2 *DSP TMS320F28335* – Características Gerais

O processador *TMS320F28335* apresenta uma série de características fundamentais necessárias para a implementação do projeto em questão, possui arquitetura em ponto flutuante de 32 bits, o que lhe garante uma maior precisão no armazenamento e manipulação de variáveis.

Além disso, possui conversor analógico digital (*A/D*) ultra-rápido (80ns), que permite aquisição de sinais em frequências mais elevadas. Possui uma frequência de *clock* de 150MHz, múltiplos conectores (176 pinos de *I/O*) e grande número de canais de *PWM*.

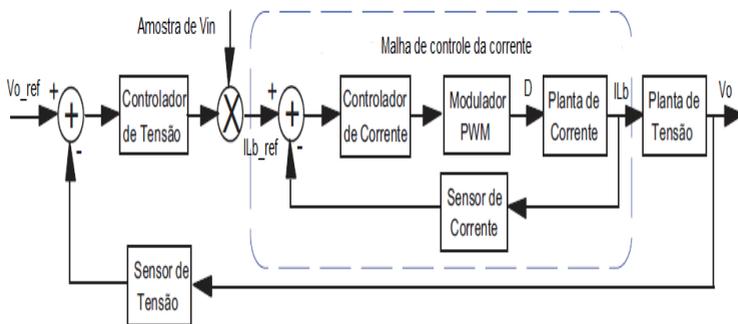
5 PROJETO DOS CONTROLADORES DIGITAIS

5.1 DESCRIÇÃO DO CONTROLE

Para que o conversor Boost *PFC* opere como filtro ativo e mantenha a tensão de saída constante, são necessárias duas malhas de controle, uma malha de corrente e outra de tensão. A malha de corrente tem a função de reproduzir no indutor uma corrente retificada de 120 Hz sincronizada com a tensão de entrada, a fim de obter fator de potência elevado na entrada do sistema. Para tal, é necessário que a malha de corrente seja rápida o suficiente para reproduzir a corrente sem grandes distorções. Já a malha de tensão tem o objetivo de manter a tensão de saída do conversor constante, ajustando-a quando ocorrem variações de carga.

O diagrama em blocos da Figura 16, representa o sistema de controle do conversor Boost *PFC*, no diagrama pode-se observar a malha de tensão externa à malha de corrente.

Figura 16 - Diagrama de controle do conversor Boost *PFC*



Fonte: adaptado de [6]

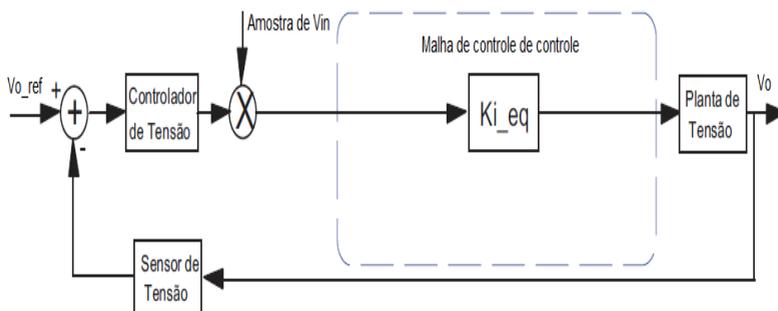
Analisando inicialmente a malha de controle de corrente, interna à malha de tensão, pode-se verificar que o controlador de corrente é projetado para que a corrente no indutor siga a corrente de referência, a qual possui uma forma senoidal. O sinal de erro gerado entre a corrente de referência e a amostra da corrente no indutor é levado à entrada do controlador de corrente, o qual conforme uma função de controle pré-definida durante o projeto do controlador, gera um sinal de referência

para comparação no modulador *PWM*. Por sua vez, o modulador gera um sinal de razão cíclica variável de acordo com a variação do sinal oriundo do controlador de corrente.

A variação da razão cíclica do sinal de saída do modulador *PWM* altera o ciclo de chaveamento do interruptor. Com a mudança no chaveamento do interruptor, assume-se um novo estado de operação, implicando diretamente na mudança da corrente no indutor. Esta mudança no chaveamento do interruptor ocorre de modo a minimizar o erro entre o sinal de referência e o sinal amostrado.

Já a malha de controle da tensão, Figura 17, é projetada para a que a tensão de saída do conversor seja constante. Para tal, a tensão de saída é amostrada e comparada com uma tensão de referência, o sinal de erro gerado a partir da diferença entre a tensão de referência e a amostra da tensão de saída é levada ao controlador de tensão que gera um sinal de saída relativo ao erro conforme uma função de controle pre-definida no projeto.

Figura 17 - Malha de controle da tensão



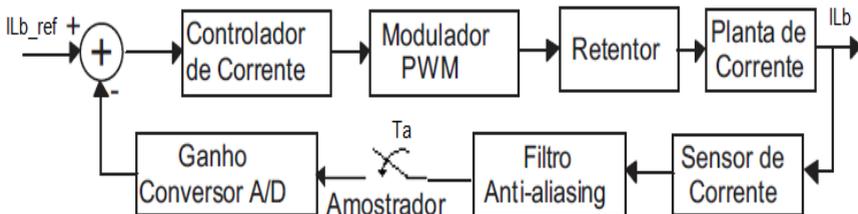
Fonte: adaptado de [6]

O sinal na saída do controlador de tensão servirá como fator de escala na geração do sinal senoidal que será utilizado como referência no controle da corrente. A substituição de toda malha a malha de corrente apenas por um ganho Ki_{eq} é possível devido ao fato da malha de tensão ser muito mais lenta

que a malha de corrente e o ganho da função de transferência em malha aberta de corrente ser elevado em baixas frequências. Com base no que foi descrito anteriormente, propõe-se uma metodologia de projeto que torne viável a implementação dos controladores em um sistema de controle digital. Porém, a digitalização de sinais amostrados altera um pouco a modelagem do sistema devido a algumas particularidades intrínsecas à digitalização.

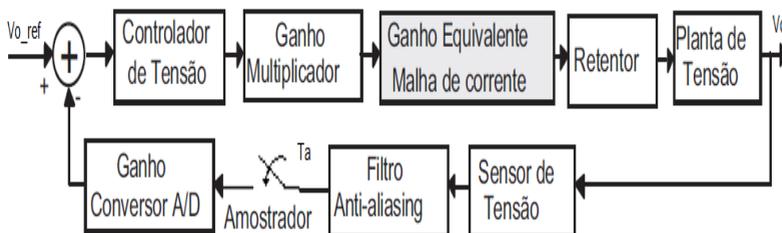
As Figuras 18 e 19 retratam as mudanças na malha de controle da corrente e da malha de controle da tensão, respectivamente, devido a digitalização das variáveis, para adequar o modelo à realidade digital.

Figura 18 - Malha de controle da corrente discretizada



Fonte: adaptado de [6]

Figura 19 - Malha de controle da tensão discretizada



Fonte: adaptado de [6]

Dentre as alterações existentes entre o controle analógico e o digital, está a necessidade de se amostrar os sinais analógicos da planta e transportá-los para o universo discreto do *DSP*. Deste modo, aparecem no diagrama de blocos os blocos referentes aos amostradores, retentores de ordem zero (*sample and hold*) e o ganho do conversor *A/D*.

Um detalhe importante a ser analisado, é que a referência da forma de onda da corrente de entrada foi realizada, através da amostragem do sinal retificado da tensão de entrada e não foi gerada internamente no *DSP*, apesar de o sinal amostrado da tensão de entrada não ser imune às distorções existentes na rede, e um sinal gerado internamente no *DSP* apresentar apenas uma pequena distorção devido ao processo de discretização, por motivos de simplicidade de projeto optou-se por realizar desta forma a amostragem da referência da forma de onda da corrente de entrada do conversor.

Para finalizar esta transferência da estrutura de controle do mundo analógico para o mundo digital, foram colocados no sistema filtros anti-aliasing. Estes filtros tem como finalidade básica limitar o espectro de frequência do sinal amostrado para evitar problemas de *aliasing*, o que pode levar a uma interpretação equivocada do sinal amostrado com base nos dados amostrados. A frequência de corte destes filtros, conforme teorema de *Nyquist*, deverá ser de pelo menos duas vezes menor que a frequência de amostragem do sinal.

Uma vez que o diagrama está completo, basta definir quais são as funções de transferência de cada um dos blocos.

5.2 DETERMINAÇÃO DOS MODELOS DO SISTEMA

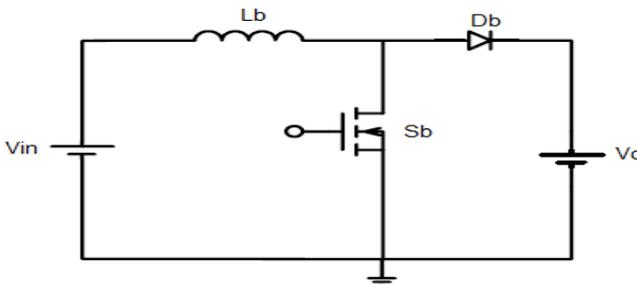
Conforme proposta indicada por [20], o projeto do controlador é dividido em duas partes fundamentais: A primeira delas é obter um modelo matemático que descreva a dinâmica do processo que se quer controlar, a segunda parte é projetar o controlador para que o sistema atenda os requisitos de projeto. Seguindo este pressuposto, devem-se definir as funções de transferência dos blocos que compõem as malhas de controle da corrente e da tensão.

5.2.1 Modelo da planta de corrente

A fim de que a corrente de entrada do conversor siga uma referência senoidal e em fase com a tensão de entrada, é necessário projetar adequadamente o controlador de corrente do conversor. Para isto, primeiramente deve-se encontrar a função de transferência $G_i(s) = ILb(s)/D(s)$, este modelo representa a variação da corrente no indutor em relação à variável de controle, no caso a razão cíclica D , a função de transferência $G_i(s)$ pode ser obtida da maneira descrita a seguir.

O modelo simplificado do conversor operando em condução contínua e considerando a tensão de entrada constante e a tensão de saída sem ondulação é apresentado na Figura 20.

Figura 20 - Modelo simplificado do conversor Boost

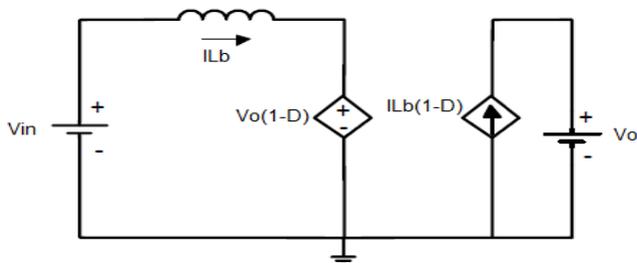


Fonte: adaptado de [5]

Quando o interruptor S_b está conduzindo, a tensão sobre ele é zero. No intervalo em que o mesmo se encontra bloqueado a tensão sobre ele é V_o . Logo, pode-se concluir que o interruptor S_b é visto pela fonte de entrada V_{in} como uma fonte de tensão cujo valor médio vale $V_o(1 - D)$. A mesma análise feita para a tensão sobre o interruptor pode ser feita para se calcular o valor médio da corrente na fonte de saída V_o , deste modo, obtemos como resultado $I_o = ILb(1 - D)$. Tais aproximações nos leva a

redesenhar o circuito da Figura 20 de modo a obter o circuito da Figura 21.

Figura 21 - Modelo sem semicondutores do conversor Boost



Fonte: adaptado de [5]

Maiores detalhes sobre a dedução de $G_i(s)$ podem ser encontrados em [5]. Por fim, a equação 5.1 representa a função de transferência da planta de corrente do conversor Boost.

$$\frac{ILb(s)}{D(s)} = \frac{Vo}{s \cdot Lb} \quad (5.1)$$

5.2.2 Modelo da planta de tensão

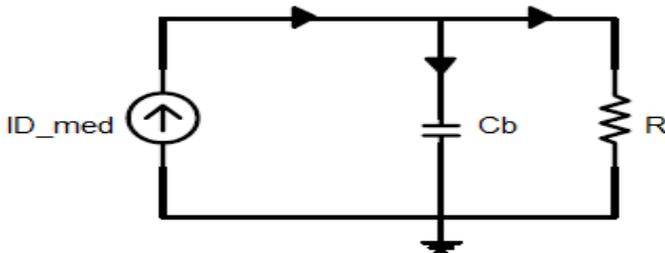
Para que se possa projetar adequadamente o controlador de tensão, é necessário se conhecer a função de transferência da planta de tensão $G_v(s) = V_o(s)/ILb(s)$, este modelo representa a variação da tensão de saída com relação a corrente no indutor.

Como se sabe, em um conversor do tipo Boost, a corrente média na carga é a mesma que no diodo. Logo, a corrente média no diodo pode ser escrita em função da corrente média no indutor como indica a equação 5.2.

$$IDb_{med} = (1 - D).ILb_{med} \quad (5.2)$$

Com isto, para efeito de simplificação, a saída do conversor Boost pode ser representada como indica a Figura 22.

Figura 22 - Circuito para dedução da função de transferência de tensão



Fonte: adaptado de [5]

A corrente fornecida pela fonte de corrente é igual a somatória das correntes no capacitor e no resistor de carga, assim:

$$(1 - D).ILb_{med} = Cb \cdot \frac{dVo}{dt} + \frac{Vo}{R} \quad (5.3)$$

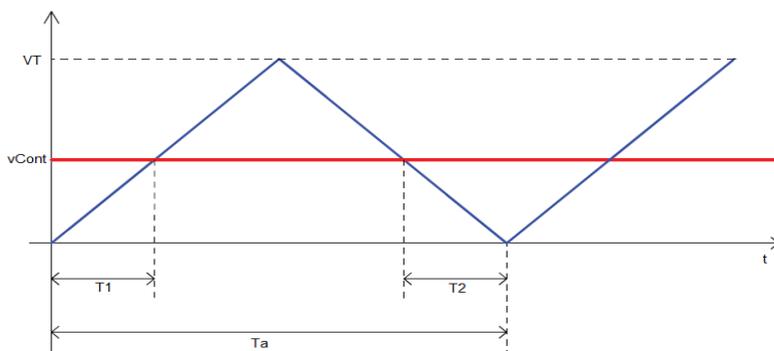
Aplicando Laplace à equação 5.3, obtém-se a equação 5.4, que representa a função de transferência da planta de tensão do conversor necessária para a realização do projeto do controlador de tensão. Os passos descritos acima para a dedução da função de transferência da planta de tensão foram obtidos em [5].

$$Gv(s) = \frac{Vo(s)}{ILb(s)} = \frac{(1 - D).R}{1 + s.R.Cb} \quad (5.4)$$

5.2.3 Modelo do modulador PWM

Com relação ao modulador *PWM*, a função de transferência é obtida baseada em [18], onde se tem uma portadora triangular com valor mínimo nulo e valor máximo igual a V_T .

Figura 23 - Sinal de controle e portadora triangular



Fonte: adaptado de [18]

A razão cíclica é definida como o tempo em que a tensão de controle v_{Cont} é maior que o valor da portadora (Figura 23), conforme equação 5.5.

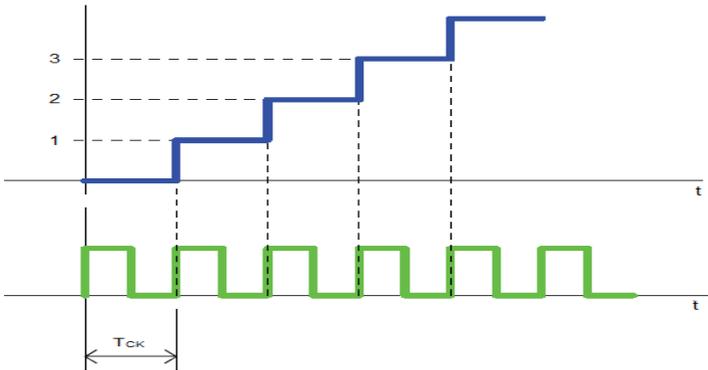
$$D = \frac{T_1 + T_2}{T_a} \quad (5.5)$$

Com uma pequena manipulação matemática baseada em triângulos e trigonometria, pode-se chegar a uma relação entre a razão cíclica $D(s)$ e a tensão de comparação $v_{Cont}(s)$, como mostra a equação 5.6

$$\frac{D(s)}{v_{Cont}(s)} = \frac{1}{V_T} \quad (5.6)$$

A forma de onda considerada para o projeto é uma portadora triangular simétrica entre as rampas de subida e descida, com valor mínimo nulo e máximo igual a VT e é gerada discretamente a partir do *DSP*, a uma taxa igual à frequência de clock ($f_{ck} = 1/T_{ck}$), como mostra a Figura 24.

Figura 24 - Geração da portadora triangular



Fonte: adaptado de [18]

Pela análise das condições apresentadas acima, pode-se facilmente determinar a contagem máxima que o *DSP* consegue atingir, determinando assim o valor de VT . Pode-se obter VT a partir da relação:

$$1 \rightarrow T_{CK} \quad (5.7)$$

$$VT \rightarrow \frac{Ta}{2}$$

A partir deste ponto, pode-se determinar VT como sendo:

$$VT = \frac{1}{2} \cdot \frac{Ta}{T_{CK}} = \frac{1}{2} \cdot \frac{f_{CK}}{fa} \quad (5.8)$$

A partir da equação 5.8, verifica-se que o valor de VT depende exclusivamente da frequência de clock do *DSP* (f_{ck}) e da frequência de amostragem do conversor (f_a).

5.2.4 Modelo do filtro Anti-Aliasing

O filtro anti-aliasing é inserido no projeto de modo a atenuar as componentes de frequência superior à metade da frequência de amostragem, para evitar interpretações errôneas dos dados amostrados devido ao fenômeno da sub-amostragem. De um modo mais genérico, o filtro anti-aliasing é um filtro analógico que limita o espectro de frequência do sinal amostrado com uma função de transferência semelhante à apresentada na equação 5.9.

$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{1}{s + \frac{1}{RC}} \quad (5.9)$$

O filtro anti-aliasing utilizado no projeto dos circuitos de amostragem dos sinais do conversor Boost *PFC*, conforme apresentado no capítulo 4, é um filtro analógico de primeira ordem *RC*.

5.2.5 Modelo do conversor A/D

Para tornar possível a digitalização do sinal amostrado pelos sensores, é necessário que estes sinais sejam condicionados tornando-os compatíveis com as necessidades operacionais do *DSP*.

Os *DSP's*, em geral, possuem conversores *A/D* que permitem a digitalização de sinais analógicos compreendidos no intervalo de tensão de 0V até uma tensão máxima V_{HI} . Dentro deste intervalo, o *DSP* digitaliza o sinal e lhe confere um valor dentro dos 2^n valores possíveis, onde n é o número de bits do conversor *A/D* do *DSP*.

Como o condicionamento do sinal analógico é feito de modo a ter uma excursão total de sinal similar à excursão máxima na entrada do conversor A/D e a quantização dos sinais amostrados é feita linearmente, sendo V_{DIG} o sinal digitalizado e V_{IN} o sinal de entrada no conversor A/D , pode-se afirmar:

$$V_{DIG} = V_{IN} \cdot \frac{2^n}{V_{HI}} \quad (5.10)$$

Logo, o ganho do conversor A/D pode ser definido como:

$$K_{AD} = \frac{V_{DIG}}{V_{IN}} = \frac{2^n}{V_{HI}} \quad (5.11)$$

5.2.6 Modelo do sensor de corrente

Conforme apresentado no capítulo anterior, o modelo que representa o sensor de corrente é apenas um ganho, desta forma K_i representa o modelo do sensor de corrente, os passos para o seu cálculo já foram realizados no capítulo anterior.

5.2.7 Modelo do sensor de tensão

Conforme visto no capítulo anterior, o modelo que representa cada sensor de tensão é apenas um ganho, desta forma K_{Vo} e K_{Vin} já apresentados e calculados no capítulo anterior, representam os modelos para o sensor de tensão de saída e da tensão de entrada, respectivamente.

5.2.8 Modelo do retentor

A definição da equação do amostrador-retentor é representada por [13], onde Ta é o período de amostragem do sinal.

$$G(s) = \frac{1 - e^{-s.Ta}}{s} \quad (5.12)$$

5.3 PROCEDIMENTO DE PROJETO DOS CONTROLADORES DIGITAIS

O procedimento de projeto de acordo com [9] e [13], pode ser estruturado da seguinte forma:

- Obter a função de transferência da planta em z a partir da discretização do processo ;
- Definir o período de amostragem Ta ;
- Transformar a função do plano z para o plano w ;
- Projetar o controlador através do diagrama de *Bode*, em um processo idêntico ao que acontece para sistemas contínuos no plano s ;
- Uma vez definido o controlador, voltar para o plano z ;
- Voltar do plano z para o domínio do tempo através da técnica de frações parciais ou expansão em série de potências;
- Definir e implementar o algoritmo de controle através de equações à diferenças;

Ao se iniciar o projeto de um sistema de controle discreto, costuma-se listar as especificações segundo as quais o projeto será desenvolvido, bastante semelhantes às de sistemas contínuos de controle. Embora os controladores sejam especificados para controlar diferentes tipos de sistemas, as orientações gerais de como proceder com o projeto são as mesmas.

Considerando que a proposta a ser seguida para a definição do controlador baseia-se na metodologia de projeto

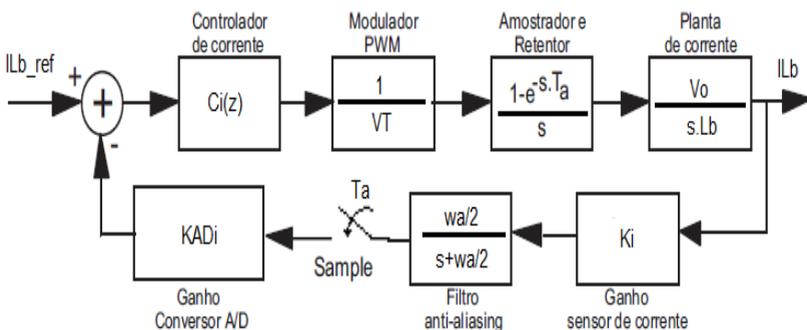
através da resposta em frequência para o plano discreto w , onde o ganho e a fase são determinados em função da frequência, os requisitos de projeto são consonantes com a metodologia de projeto para sistemas contínuos no plano s e são citadas por [5] e [20].

- Margem de fase entre 45° e 90° ;
- A inclinação da curva de ganho para o sistema em malha aberta na passagem por 0dB deve ser de -20dB/década ;
- Erro estático nulo (para o caso da malha de tensão);
- A frequência de cruzamento da curva de ganho para o sistema em malha aberta deve ser pelo menos quatro vezes menor do que a frequência de chaveamento do modulador *PWM*;

5.3.1 Projeto do controlador de corrente

Como ponto de partida para o projeto do controlador de corrente, tem-se o diagrama em blocos da malha de controle apresentada na Figura 18 e representada na Figura 25 em função das equações de transferência de cada bloco.

Figura 25 - Malha de controle de corrente com modelos



Fonte: adaptado de [6]

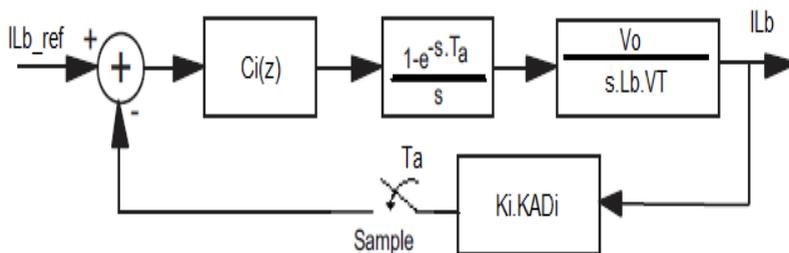
A função de transferência do controlador não é apresentada pois é para defini-la que se desenvolve este estudo.

Considerando que a frequência de amostragem é suficientemente alta de modo a tornar possível o projeto do filtro anti-aliasing com frequência de corte suficientemente alta para não influenciar na análise na análise do sistema na faixa de frequência de interesse, este pode ser suprimido da análise. Outra simplificação pode ser feita é a junção dos blocos do modulador *PWM* e da planta de corrente do conversor, dando origem a uma função $Gi2(s)$.

$$Gi2(s) = \frac{V_o}{s.Lb.VT} \quad (5.13)$$

Seguindo o mesmo princípio, pode-se unir os blocos referentes ao ganho do sensor de corrente e o ganho do conversor *A/D*.

Figura 26 - Malha de controle de corrente simplificada



Fonte: adaptado de [6]

A Figura 26 apresenta as simplificações descritas e apresenta o controlador de corrente $Ci(z)$.

Numa próxima etapa, deve-se proceder com a conversão das funções de transferência do domínio contínuo s para o domínio discreto z . Esta transformação é feita a partir da

transformada z de $G_i(s)$, obtendo $G_i(z)$ onde T_a é o período de amostragem.

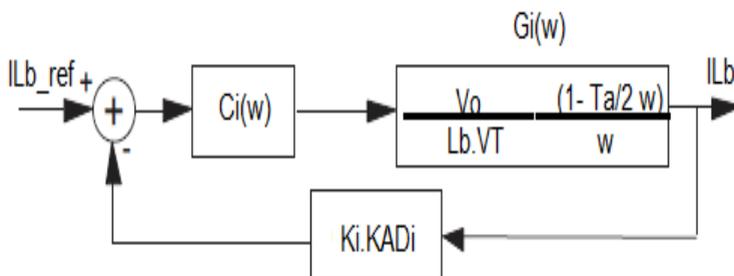
$$G_i(z) = \frac{V_o}{L_b \cdot VT} \cdot \frac{T_a}{(z - 1)} \quad (5.14)$$

Para possibilitar o uso do método de projeto de controladores a partir da resposta em frequência, deve-se fazer a conversão da função de transferência $G_i(z)$ do plano z para o plano w utilizando a transformada bilinear de *Tustin*, obtendo assim $G_i(w)$.

$$G_i(w) = \frac{V_o}{L_b \cdot VT} \cdot \frac{(1 - \frac{T_a}{2} \cdot w)}{w} \quad (5.15)$$

Pode-se redefinir a malha de controle da corrente para o plano w conforme mostrado na Figura 27, onde agora o controlador de corrente será definido como $C_i(w)$.

Figura 27 - Malha de controle de corrente no plano w



Fonte: adaptado de [6]

Dando sequência ao roteiro de projeto, deve-se obter a função de transferência em malha aberta do controlador de corrente ($FTMA_i$), a qual é apresentada na equação 5.16.

$$FTMAi = Ci(w) \cdot \frac{Vo \cdot Ki \cdot KADi}{Lb \cdot VT} \cdot \frac{(1 - \frac{Ta}{2} \cdot w)}{wp} \quad (5.16)$$

Para continuar o projeto do controlador a partir deste ponto é necessário atribuir valores numérico às variáveis que compõem a $FTMAi$. Com base nos parâmetros de projeto do conversor dispostos na Tabela 8, tem-se:

Tabela 8 - Parâmetros de projeto do controle digital

$f_a = 40kHz$	Frequência de amostragem
$f_s = 40kHz$	Frequência de chaveamento
$V_o = 400V$	Tensão de saída do conversor
$L_b = 9,75mH$	Indutância do indutor
$V_{inp} = 311V$	Tensão de pico da senóide retificada
$C_b = 220\mu F$	Capacitor de saída
$R = 800\Omega$	Resistência de carga
$KADi = \frac{2^{12}}{3}$	Ganho do conversor A/D de corrente
$f_{ck} = 150MHz$	Frequência de <i>clock</i> do <i>DSP</i>
$VT = \frac{1}{2} \cdot \frac{f_{ck}}{f_a} = 1875$	Valor de pico do sinal triangular do modulador <i>PWM</i>

Fonte: produção do próprio autor

Da análise da função de transferência em malha aberta de corrente, sem o controlador $Ci(w)$, nota-se que o sistema é estável, pois o cruzamento da curva de ganho por $0dB$ se dá com inclinação de $-20 dB/década$. Nota-se também a presença de um pólo na origem (wp), tendo como consequência erro estático nulo. Nota-se ainda o aparecimento de um zero em alta frequência gerado pelo processo de amostragem.

Porém, lembrando que a função de transferência da planta de corrente é simplificada, já que desprezou-se a ondulação da tensão de saída na obtenção do seu modelo, a

função real não apresenta ganho elevado para baixas frequências, o que pode levar a um erro em regime permanente.

Logo, o compensador a ser empregado, dentre outras funções, deverá corrigir o erro estático do mesmo. Isto é conseguido, com a inclusão de um pólo na origem da função de transferência do compensador.

Um simples integrador possui esta característica, porém, a função de transferência em malha aberta se tornaria instável, já que a curva de ganho cruzaria o $0dB$ com uma inclinação de $-40dB/década$. A alocação de um pólo e um zero na função de transferência do compensador faria com que a função de transferência em malha aberta apresentasse erro estático nulo e passaria por $0dB$ com inclinação de $-20dB/década$, tornando o sistema novamente estável. Isto é conseguido através de um controlador do tipo proporcional-integral.

O resultado obtido pelo controlador proporcional-integral é satisfatório, entretando, ele não realiza a filtragem da ondulação da corrente em alta frequência na saída do compensador. O efeito da frequência de chaveamento aparecendo na saída do compensador, pode provocar oscilações na corrente de entrada. Com a alocação de mais um pólo na função de transferência do compensador, pode-se minimizar bastante tal problema.

O compensador com dois pólos (sendo um na origem) e um zero é o compensador conhecido como avanço e atraso de fase, este compensador foi escolhido para a realização da implementação do controlador de corrente.

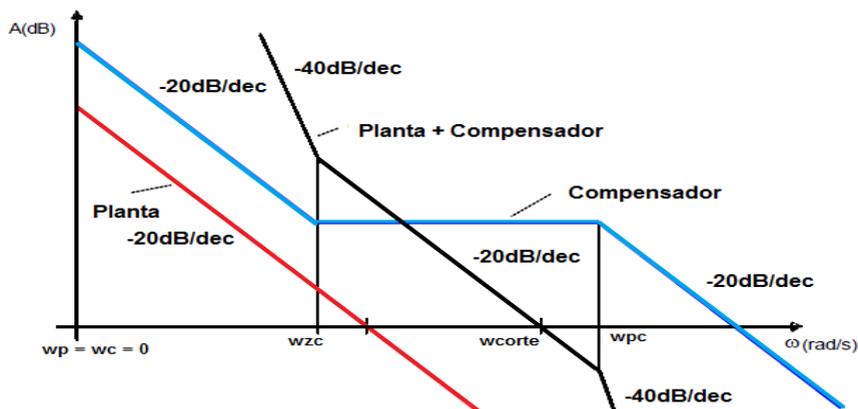
Sua função de transferência é apresentada na equação 5.17.

$$C_i(w) = K_{ci} \cdot \frac{(w + wz_c)}{wc \cdot (w + wpc)} \quad (5.17)$$

Da equação 5.17, apresenta-se K_{ci} como sendo o ganho do controlador de corrente, wz_c é o zero do controlador, wc é o integrador puro do controlador e wpc é o pólo adicional do controlador.

Um diagrama de Bode de módulo ilustrando sua funcionalidade em conjunto com a planta do sistema é apresentado na Figura 28.

Figura 28 - Diagrama de Bode do módulo da planta, do compensador e do sistema planta + compensador



Fonte: produção do próprio autor

Segundo [5], para o correto posicionamento dos pólos e zeros deste compensador, deve-se ter em mente as seguintes observações:

- Quanto maior o valor da frequência do zero, o compensador tende a ficar mais rápido, com uma banda passante maior, possibilitando menor distorção à corrente de fase;
- A frequência de cruzamento por zero do sistema em malha aberta deve ser no máximo igual a metade da frequência de chaveamento, de modo a obedecer o teorema da amostragem;
- O zero deverá estar alocado abaixo da frequência de cruzamento por zero, para garantir que a inclinação da curva de ganho ao cruzar em 0dB não tenha inclinação de -40dB/década . É comum posicionar o zero uma década abaixo da frequência de cruzamento por zero.

- O segundo pólo é geralmente posicionado na metade da frequência de chaveamento do conversor;
- O ganho em faixa plana do compensador deve ser ajustado para satisfazer o critério da frequência de cruzamento por zero;

De acordo com o que foi já foi apresentado, escolheu-se os seguintes parâmetros do controlador:

$$w_{pc} = \frac{2 \cdot \pi \cdot f_s}{2} \quad (5.18)$$

$$f_{corte} = \frac{f_s}{8} = 5 \text{ kHz} \quad (5.19)$$

$$w_{zc} = \frac{2 \cdot \pi \cdot f_{corte}}{15} \quad (5.20)$$

O pólo do controlador foi posicionado na metade da frequência de chaveamento (equação 5.18), o zero do controlador (equação 5.20) foi posicionado quinze vezes abaixo da frequência de cruzamento por zero, a frequência de cruzamento por zero (equação 5.19), esses parâmetros foram definidos após inúmeros testes e os valores aqui presentes foram os que apresentaram melhores respostas de desempenho do controlador.

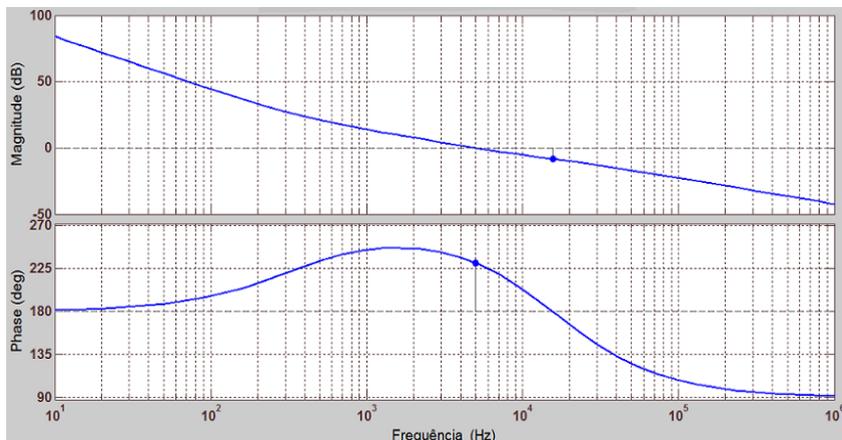
Desta forma, pode-se calcular o controlador de acordo com as equações 5.16 e 5.17, o ganho do controlador foi calculado através do *software MATLAB* a fim de satisfazer o critério da frequência de cruzamento por zero.

A função de transferência do controlador encontrado está apresentada na equação 5.21.

$$C_i(w) = 1,727 \cdot 10^8 \cdot \frac{(w + 2094,4)}{w \cdot (w + 1,257 \cdot 10^5)} \quad (5.21)$$

O diagrama de *Bode* do compensador aplicado à planta, com base nas especificações já definidas, está apresentado na Figura 29.

Figura 29 - Diagrama de Bode do sistema completo planta + compensador desenvolvido no software MATLAB



Fonte: produção do próprio autor

A frequência de cruzamento por zero se dá em 5KHz, como especificado, e com inclinação de -20dB/década garantindo a estabilidade do sistema. A margem de fase é de $50,7^\circ$, um valor que garante segurança de operação.

De posse de $Ci(w)$, calculado na equação 5.21, determina-se $Ci(z)$ utilizando-se a relação apresentada na equação 5.22.

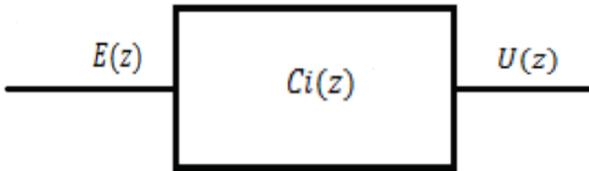
$$w = \frac{2}{T_a} \cdot \frac{z - 1}{z + 1} \quad (5.22)$$

Então:

$$Ci(z) = \frac{861,8 \cdot z^2 + 43,7 \cdot z - 817,9}{z^2 - 0,778 \cdot z - 0,222} \quad (5.23)$$

Pode-se representar a função de transferência do controlador $Ci(z)$ em função de seus parâmetros de entrada e saída, conforme mostra a Figura 30.

Figura 30 - Representação do bloco do controlador de corrente



Fonte: produção do próprio autor

A partir da Figura 30, então:

$$Ci(z) = \frac{U(z)}{E(z)} = \frac{861,8 \cdot z^2 + 43,7 \cdot z - 817,9}{z^2 - 0,778 \cdot z - 0,222} \quad (5.24)$$

$$U(z) \cdot (1 - 0,778 \cdot z^{-1} - 0,222 \cdot z^{-2}) = E(z) \cdot (861,8 + 43,7 \cdot z^{-1} - 817,9 \cdot z^{-2}) \quad (5.25)$$

Transformando a equação 5.25 em uma equação de diferenças, tem-se:

$$u(k) = \begin{aligned} &861,8 \cdot e(k) + 43,7 \cdot e(k - 1) \\ &- 817,9 \cdot e(k - 2) + 0,778 \cdot u(k - 1) \\ &+ 0,222 \cdot u(k - 2) \end{aligned} \quad (5.26)$$

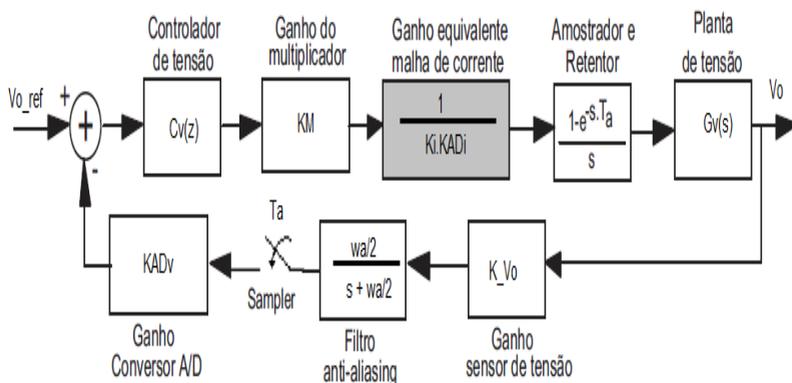
A equação 5.26 é a equação que determina a ação de controle digital, baseada nas informações do erro atual e anteriores e das ações de controle anteriores.

Esta equação será utilizada para a implementação do controlador de corrente no *DSP*.

5.3.2 Projeto do controlador de tensão

Como passo inicial, a Figura 19 é redesenhada na Figura 31 apresentando as funções de transferência dos blocos envolvidos no controle, exceto a função de transferência do controlador de tensão, o qual é objeto desta análise.

Figura 31 - Malha de controle da tensão com modelos



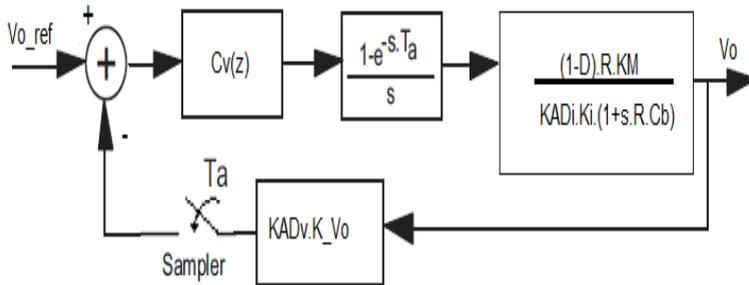
Fonte: adaptado de [6]

A função $Gv(s)$ é definida na equação 5.4, o ganho do sensor de tensão já foi definido na equação 4.3, o ganho do conversor *A/D* de tensão é mesmo que o de corrente, o ganho do multiplicador será definido na sequência deste capítulo.

Pode-se considerar mais uma vez que o filtro anti-aliasing possui frequência de corte muito mais alta que a banda passante do controlador, seu efeito sobre a malha de controle pode ser desprezado, e logo será suprimido da análise.

Outra simplificação que pode ser realizada, é a junção dos diversos blocos analógicos em um único bloco de controle a fim de facilitar a análise sobre a estrutura. Desta forma, a Figura 31 pode ser simplificada dando origem a Figura 32.

Figura 32 - Malha de controle da tensão simplificada



Fonte: adaptado de [6]

A fim de dar seqüência no intuito de encontrar o controlador de tensão, deve-se realizar os cálculos apresentados nas equações 5.27 e 5.28. De acordo com [10], o valor referente ao termo $(1 - D)$ deve ser calculado de acordo com a equação 5.27.

$$(1 - D) = \frac{2}{\pi} \cdot \frac{V_{inp}}{V_o} \quad (5.27)$$

Pode-se definir neste momento o ganho do multiplicador KM , lembrando que a amostra da tensão de entrada não é realizada internamente no DSP , o ganho do multiplicador é calculado em função da tensão de pico da senóide retificada.

$$KM = \frac{2}{\pi} \cdot V_{inp} \quad (5.28)$$

As próximas etapas de projeto, são iguais as já definidas no projeto do controlador de corrente, desta forma esses passos e os cálculos destas etapas, não serão apresentados, por fim, na equação 5.29 apresenta-se a função de transferência em malha aberta do controlador de tensão.

$$FTMAv = Cv(w) \cdot \frac{5,568 \cdot (w - 80000)}{(w + 5,682)} \quad (5.29)$$

Da análise da função de transferência em malha aberta do controlador de tensão, sem o controlador $Cv(w)$, nota-se que o sistema apresenta um pólo em baixa frequência e o mesmo não se encontra na origem, ocasionando desta forma o aparecimento de um erro estático, que deve ser corrigido pelo compensador. É estável, já que a passagem da curva de ganho por $0dB$ se dá com inclinação de $-20dB/década$. Ainda observa-se, o surgimento de um zero em alta frequência gerado pelo processo de amostragem.

Logo, o compensador a ser empregado, dentre outras funções, deverá corrigir o erro em regime permanente da malha de controle de tensão. Isto é conseguido, com a inclusão de um pólo na origem da função de transferência do compensador. Um simples integrador possui esta característica, porém, a função de transferência em malha aberta se tornaria instável, já que a curva de ganho cruzaria o $0dB$ com uma inclinação de $-40dB/década$. A alocação de um pólo e um zero na função de transferência do compensador faria com que a função de transferência em malha aberta apresentasse erro estático nulo e passaria por $0dB$ com inclinação de $-20dB/década$, tornando o sistema novamente estável. Isto é conseguido através de um controlador do tipo proporcional-integral. O resultado obtido pelo controlador proporcional-integral é satisfatório, entretanto, assim como para a malha de corrente, o controlador avanço-atraso de fase será utilizado como compensador da malha de tensão para a implementação do controlador de tensão. Esta escolha baseia-se no fato de que a inclusão de um segundo pólo localizado na metade da frequência de chaveamento, aumenta a taxa de decrescimento do módulo da função de transferência em malha aberta da tensão, desta maneira, consegue-se uma maior atenuação das altas frequências e uma maior imunidade a ruídos.

Definindo o controlador de tensão da mesma forma que o controlador de corrente, de acordo com equação 5.30.

$$Cv(w) = Kcv \cdot \frac{(w + wzc)}{wc \cdot (w + wpc)} \quad (5.30)$$

Da equação 5.30, temos Kcv como sendo o ganho do controlador de tensão, wzc é o zero do controlador, wc é o integrado puro do controlador e wpc é o pólo adicional do controlador.

Segundo [10], para o correto posicionamento dos pólos e zeros deste compensador, segue-se a seguinte metodologia:

- O zero deverá estar alocado abaixo da frequência de cruzamento por zero, para garantir que a inclinação da curva de ganho ao cruzar em $0dB$ não tenha inclinação de $-40dB/década$;
- O ganho em faixa plana do compensador deve ser ajustado para satisfazer o critério da frequência de cruzamento por zero;

De acordo com o que foi já foi apresentado, escolheu-se os seguintes parâmetros do controlador:

$$wpc = \frac{2 \cdot \pi \cdot 120}{2} \quad (5.31)$$

$$fcorte = \frac{120Hz}{10} = 12Hz \quad (5.32)$$

$$wzc = \frac{2 \cdot \pi \cdot 120}{30} \quad (5.33)$$

O pólo do controlador foi posicionado na metade da frequência de ondulação da tensão de saída de $120Hz$ (equação 5.31), o zero do controlador (equação 5.33), a frequência de cruzamento por zero (equação 5.32) uma década abaixo da frequência de ondulação, esses parâmetros foram definidos após inúmeros testes e os valores aqui presentes foram os que

apresentaram melhores respostas de desempenho do controlador.

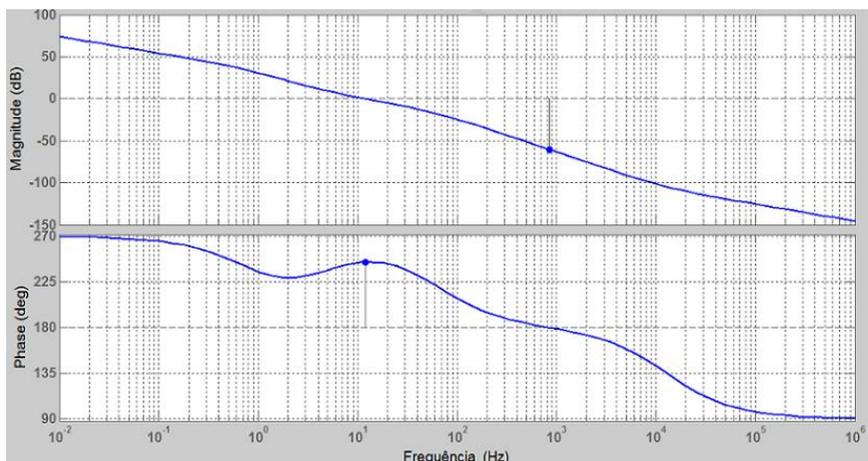
Desta forma, pode-se calcular o controlador de acordo com as equações 5.29 e 5.30, o ganho do controlador foi calculado através do software MATLAB a fim de satisfazer o critério da frequência de cruzamento por zero.

A função de transferência do controlador encontrado está apresentada na equação 5.31.

$$Cv(w) = 0,062 \cdot \frac{(w + 25,13)}{w \cdot (w + 377)} \quad (5.31)$$

O diagrama de *Bode* do compensador aplicado à planta, com base nas especificações já definidas, está apresentado na Figura 33.

Figura 33 - Diagrama de Bode do sistema completo planta + compensador desenvolvido no software MATLAB



Fonte: produção do próprio autor

A frequência de cruzamento por zero se dá em 12Hz, como especificado, e com inclinação de -20dB/década garantindo a estabilidade do sistema. A margem de fase é de

64,5°, um valor que garante segurança de operação. De posse de $Cv(w)$, calculado na equação 5.31, determina-se $Cv(z)$ utilizando-se a relação apresentada na equação 5.22. Desta forma, obtemos na equação 5.32 o controlador de tensão discretizado no plano z .

$$Cv(z) = \frac{7,705 \cdot 10^{-7} \cdot z^2 + 4,84 \cdot 10^{-10} \cdot z - 7,7 \cdot 10^{-7}}{z^2 - 1,991 \cdot z + 0,9906} \quad (5.32)$$

Seguindo os mesmos passos já realizados no cálculo do controlador de corrente, transforma-se a equação 5.32 e uma equação a diferenças que determina a ação de controle digital, baseada nas informações do erro atual e anteriores e das ações de controle anteriores. A equação 5.33 será utilizada para a implementação do controlador de tensão no *DSP*.

$$\begin{aligned} u(k) = & 7,705 \cdot 10^{-7} \cdot e(k) + 4,84 \cdot 10^{-10} \cdot e(k - 1) \\ & - 7,7 \cdot 10^{-7} \cdot e(k - 2) + 1,991 \cdot u(k - 1) \\ & - 0,9906 \cdot u(k - 2) \end{aligned} \quad (5.33)$$

5.4 CONCLUSÃO

Com o término deste capítulo, verifica-se que as técnicas utilizadas para o projeto de controladores analógicos, as quais já estão consolidadas, podem ser reaproveitadas para o projeto no âmbito do controle digital, desde que respeitadas algumas particularidades do processo, principalmente ao processo de amostragem de dados.

Com a metodologia apresentada, foi possível projetar os controladores pela abordagem em frequência e, com o auxílio de algumas manipulações matemáticas, obteve-se os controladores discretos das malhas de corrente e tensão. Com equações simples e com o auxílio de programas matemáticos é possível realizar a manipulação matemática necessária para levar as funções de transferência do plano s para o plano z e para o

plano w e vice-versa sem muitos esforços. Os cálculos realizados para a obtenção dos controladores foram realizados no software *MATLAB*, por este motivo alguns passos intermediários na obtenção dos controladores não foram apresentados, por fim, é importante observar que os valores dos ganhos dos controladores no momento da implementação terão uma quantidade de casas decimais muito maior que as aqui apresentadas.

6 RESULTADOS DE SIMULAÇÃO

6.1 INTRODUÇÃO

A simulação é uma ferramenta importante e fundamental nos dias de hoje, pela importância de se reduzir tempo e custos no processo de desenvolvimento de novos produtos, assim como permite confrontar a teoria, baseada em conceitos e modelos matemáticos, com a parte experimental, estabelecendo com isso uma relação de compromisso entre as partes.

Através da simulação do projeto do conversor Boost *PFC* para alto fator de potência, pretende-se validar a modelagem dos blocos que compõem as malhas de controle e a metodologia de projeto dos controladores digitais, permitindo avaliar com antecedência erros de especificação de projeto ou falhas, assim como o que se esperar do sistema real.

6.2 CIRCUITO SIMULADO

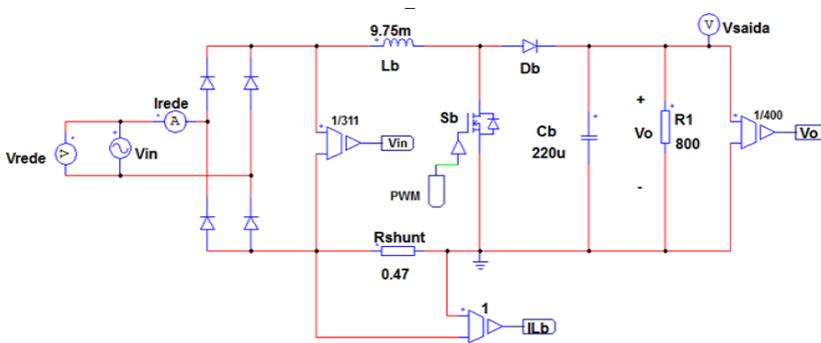
Para verificar o desempenho do controlador digital e também o comportamento do conversor, optou-se pela ferramenta de simulação *Psim*, este software é um dos simuladores mais rápidos para eletrônica de potência, sendo particularmente eficaz para simulações de sistemas conversores de qualquer tamanho.

A simulação foi feita considerando os valores nominais de projeto (indutância, capacitância, carga, fonte de entrada), é importante ressaltar que os valores dos componentes simulados

são o mais próximo possível do circuito implementado, sendo diferente apenas pois os componentes da simulação são ideais.

O circuito simulado encontra-se na Figura 34.

Figura 34 - Circuito de potência simulado no PSIM



Fonte: produção do próprio autor

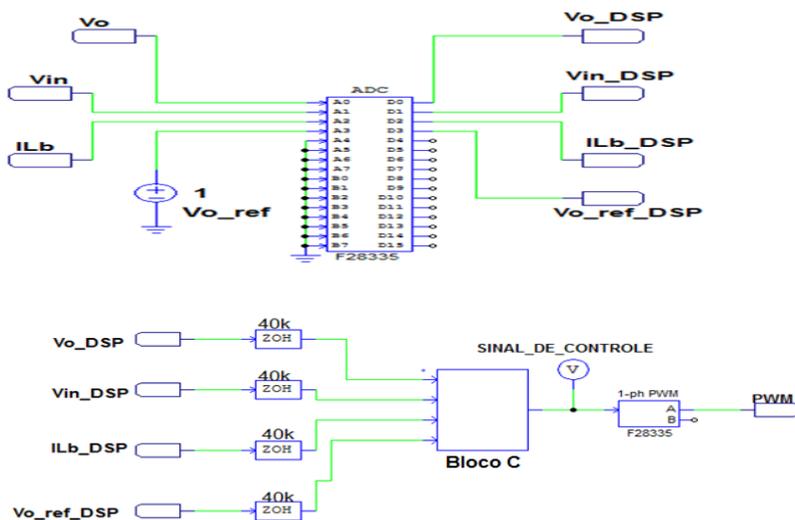
Na Figura 34, apresenta-se o circuito de potência do conversor simulado.

Observa-se a presença de diversos blocos de medição responsáveis por apresentar de forma gráfica os sinais medidos. É possível perceber também, os blocos referentes aos sensores responsáveis pela amostragem da tensão de saída, tensão de entrada e corrente no resistor Shunt, com seus respectivos ganhos de medição.

Na Figura 35, pode-se observar o circuito de controle do conversor.

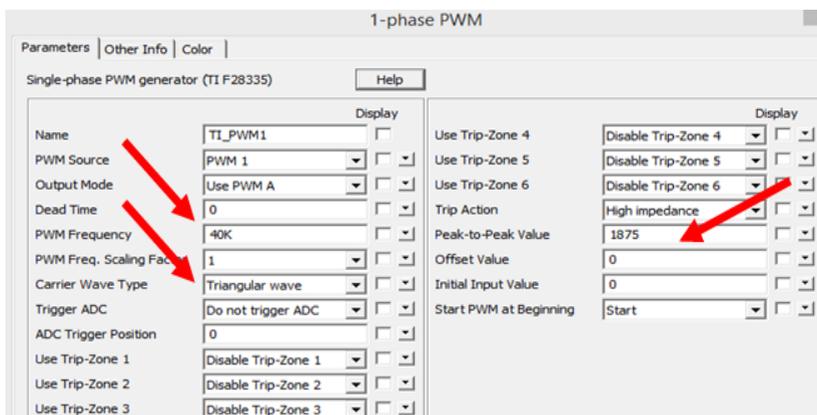
É possível perceber o bloco correspondente ao conversor A/D do DSP, o bloco ZOH responsável por fazer a amostragem da planta, o bloco C onde está inserido o algoritmo de controle, e o bloco PWM responsável por fazer a comparação entre o sinal de controle gerado na saída do bloco C e o sinal da portadora triangular. Em anexo, será apresentado o algoritmo de controle embarcado no bloco C.

Figura 35 - Circuito de controle



Fonte: produção do próprio autor

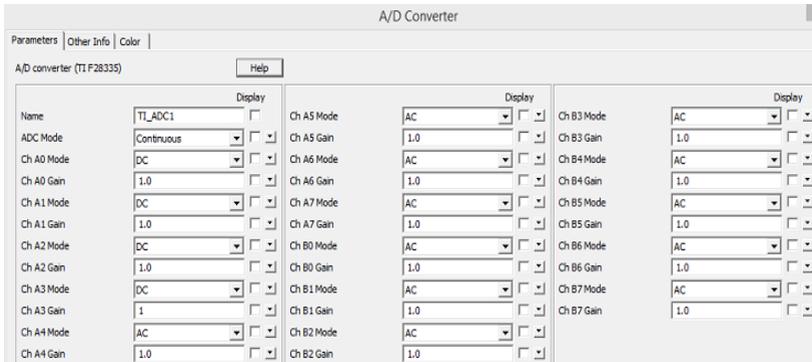
Figura 36 - Bloco PWM



Fonte: produção do próprio autor

Na Figura 36, apresenta-se o bloco *PWM* internamente, é importante observar a frequência de *PWM* utilizada na chaveamento do conversor, o tipo de portadora utilizada na comparação e também o valor de pico da portadora triangular.

Figura 37 - Bloco A/D



Fonte: produção do próprio autor

Na Figura 37, observa-se o bloco correspondente ao conversor *A/D* do *DSP*, os canais utilizados do conversor foram configurados no modo contínuo, desta forma, os sinais que podem ser lidos pelos canais podem variar de 0 a 3 V.

6.3 RESULTADOS DE SIMULAÇÃO

Com relação aos resultados simulados, buscou-se verificar os principais pontos de interesse no funcionamento do protótipo, ou seja, a regulação da tensão de saída do conversor para condições nominais e também variações de carga. Outro ponto fundamental, é a verificação se o sistema apresenta alto fator de potência e baixa taxa de distorção harmônica da corrente de entrada.

Através da análise dos resultados obtidos apresentados nas Figura 38, nas condições nominais do conversor, observa-se claramente a regulação da tensão de saída no nível estabelecido

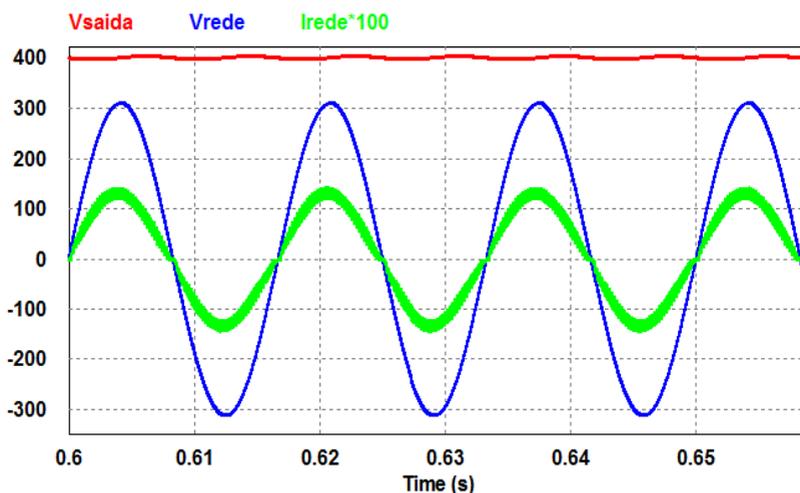
de projeto. Além disso, a corrente de entrada está em fase com a tensão de entrada, sendo que tensão de entrada apresenta uma taxa de distorção harmônica de 0,015% e a corrente de entrada uma taxa de distorção harmônica de 7,093%. O fator de potência da estrutura foi de 0,996.

Percebe-se uma taxa de distorção harmônica da tensão de entrada extremamente baixa, isso já era esperado, uma vez que a senóide de tensão gerada internamente no Psim e é um sinal senoidal praticamente perfeito.

Já a taxa de distorção harmônica da corrente de entrada, comparando-se com a taxa de distorção da tensão de entrada, é bastante superior, esse fato deve-se principalmente a distorção que a corrente apresenta na região de cruzamento por zero.

Devido ao que foi exposto acima, o fator de potência da estrutura não apresenta um valor ainda mais elevado, mas pode-se considerar o valor obtido bastante satisfatório.

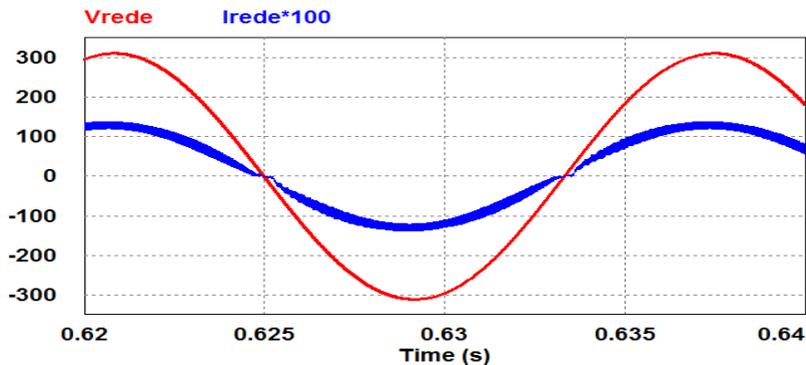
Figura 38 - Tensão de Saída, Tensão de Entrada e Corrente de Entrada - Condições Nominais de carga



Fonte: produção do próprio autor

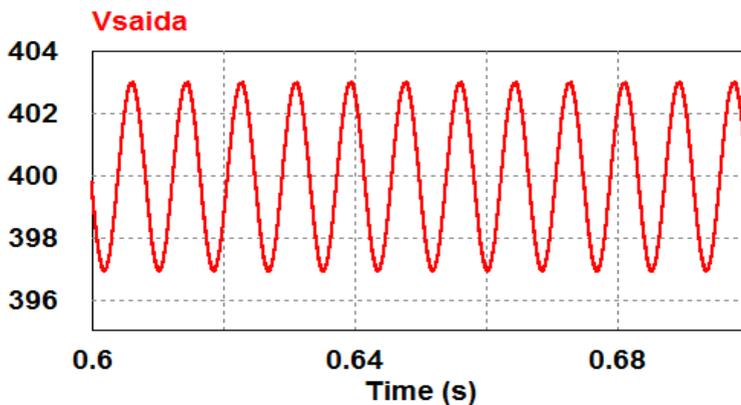
A figura 39 apresenta a região próxima ao cruzamento por zero, nessa região o controlador não é capaz de fazer a corrente seguir a referência de tensão, como já era esperado, pois o controlador não possui energia suficiente para seguir a referência.

Figura 39 - Tensão de Entrada e Corrente de Entrada - Região de cruzamento por zero



Fonte: produção do próprio autor

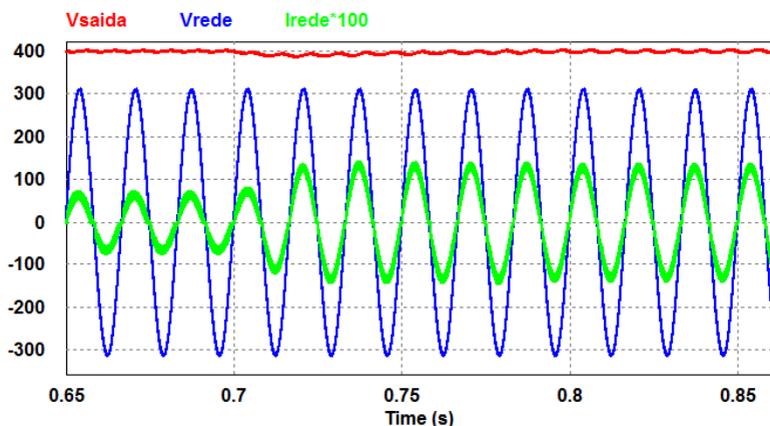
Figura 40 - Tensão de Saída - Detalhe da Ondulação da tensão



Fonte: produção do próprio autor

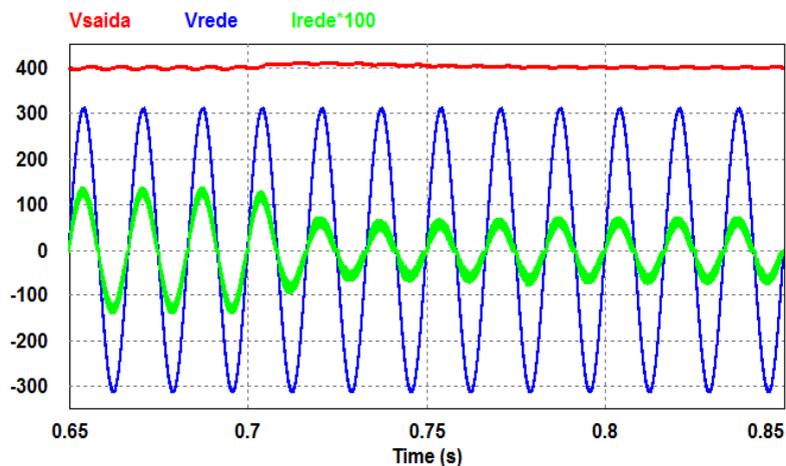
Através da Figura 40 pode-se verificar a tensão de saída regulada no nível de projeto e ainda é possível verificar a ondulação de 120 Hz presente.

Figura 41 - Degrau de carga de 50% para 100%



Fonte: produção do próprio autor

Figura 42 - Degrau de carga de 100% para 50%

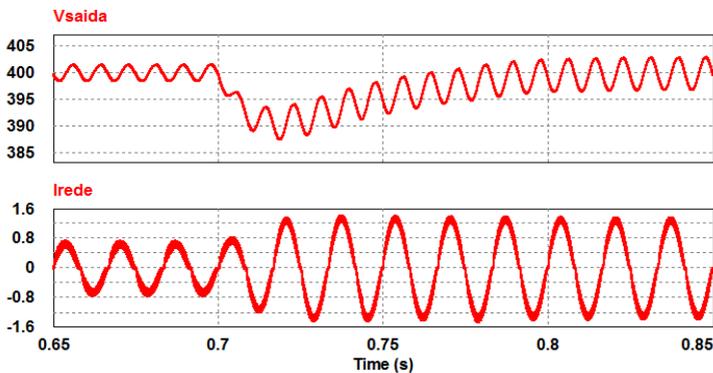


Fonte: produção do próprio autor

Simulando um degrau de carga de 50% para 100% e de 100% para 50%, o conversor apresenta as respostas dinâmicas apresentadas nas Figuras 41 e 42, respectivamente.

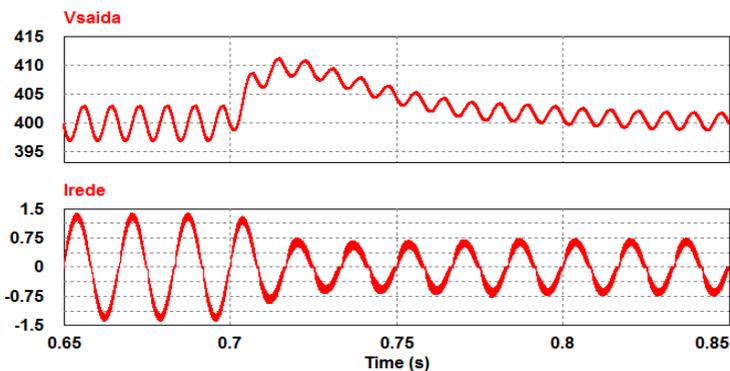
Com base nas Figuras 41 e 42 observa-se que o chaveamento de carga gera certa oscilação na tensão de saída, como já era esperado, mas o sistema de controle da estrutura atua rapidamente de forma a compensar este distúrbio no sistema. Verifica-se também, que existe é uma elevação ou diminuição da corrente em virtude da carga do sistema.

Figura 43 - Degrau de carga de 50% para 100% detalhada



Fonte: produção do próprio autor

Figura 44 - Degrau de carga de 100% para 50% detalhada



Fonte: produção do próprio autor

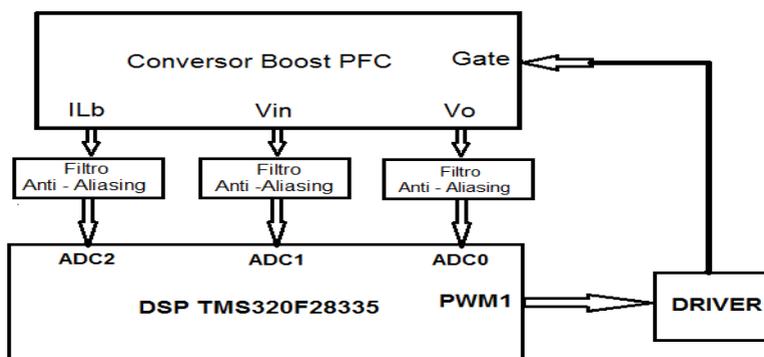
As Figuras 43 e 44 representam o mesmo degrau de carga presente nas Figuras 41 e 42, a única diferença está na presença maior de detalhes, desta forma observa-se o modo como a tensão de saída se comporta até atingir novamente seu valor de regulação e a forma como a corrente de entrada reage às variações de carga. Percebe-se com relação à corrente de entrada, que para uma condição de carga com 50% do valor nominal, ocorre um aumento da distorção da corrente na região de cruzamento por zero, o que leva o sistema a apresentar uma elevação na taxa de distorção harmônica da corrente de entrada, e conseqüentemente, uma diminuição do fator de potência do sistema.

7 IMPLEMENTAÇÃO DO PROTÓTIPO

Embora o funcionamento do conversor já tenha sido abordado no capítulo 2, a especificação da parte de potência no capítulo 3, circuitos auxiliares e uma apresentação do *DSP* no capítulo 4 e o projeto dos controladores no capítulo 5, ainda não há uma visão do projeto como um todo.

Buscando dar uma idéia mais ampla sobre o protótipo, a Figura 45 apresenta o diagrama em blocos de toda a estrutura, representando todos os componentes que compõem o sistema.

Figura 45 - Sistema Completo de Implementação do protótipo



Fonte: produção do próprio autor

Para que o controle digital da estrutura funcione corretamente, o programa do *DSP* tem que ser alimentado com dados provenientes do circuito de potência, após serem devidamente tratados. Os sinais amostrados, após passarem pela placa de condicionamento de sinais, aqui representado apenas pelo bloco do filtro anti-aliasing, são manipulados internamente pelo *DSP* seguindo os algoritmos de controle, e resultam num sinal de *PWM* que então irá realizar o chaveamento do interruptor de potência.

Porém, esta troca de informação entre o *DSP* e o módulo de potência não pode ser executado diretamente, pois não há compatibilidade entre os sinais disponibilizados por ambos. Para possibilitar esta compatibilidade existe a necessidade de um circuito de *DRIVER* que irá realizar este chaveamento do interruptor de potência.

7.1 PROGRAMAÇÃO

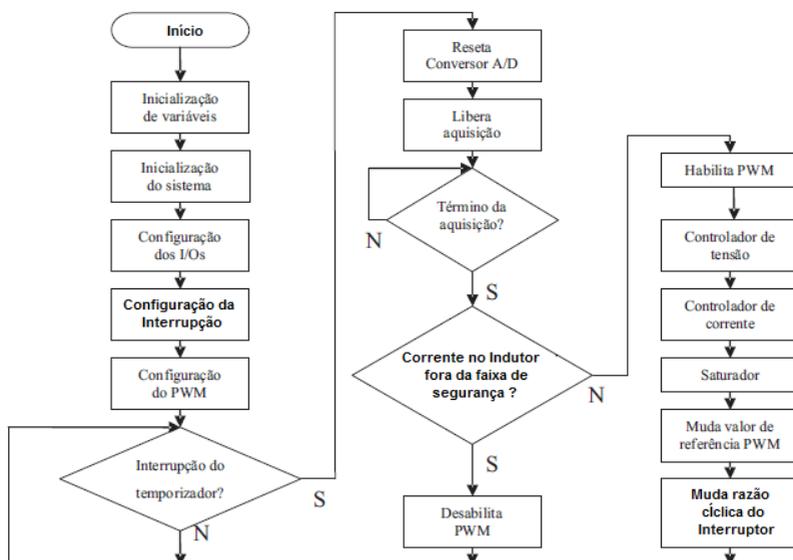
A programação a ser implementada no *DSP* consiste não só da implantação da lei de controle, mas deve-se fazer a configuração do sistema *A/D*, modulador *PWM*, temporizadores, além dos demais periféricos do *DSP*.

A estrutura geral do sistema já foi apresentada na Figura 45, porém, um fluxograma mais detalhado com o fluxo de informações dentro do *DSP* é representado na Figura 46. Inicialmente todas as variáveis e constantes são definidas e carregadas nas memórias de dados e programa, como também são configurados e inicializados os periféricos do *DSP* (pinos de *I/O*, conversor *A/D*, gerenciador de interrupções, temporizador, modulador *PWM*).

O programa aguarda o disparo da interrupção, após a interrupção ser disparada e o conversor *A/D* já ter disponível os dados das amostras, verifica-se se a corrente no indutor está dentro de níveis seguros de operação do conversor, se esta corrente estiver acima de 2,5A de pico, o *PWM* permanece desabilitado por questões de segurança e aguarda a próxima interrupção. Com o *PWM* desabilitado, a estrutura funciona como um retificador com filtro capacitivo. Se a corrente do indutor estiver dentro do limite seguro de operação, o *PWM* é habilitado e os controladores de tensão e corrente passam a atuar.

O valor da saída do controlador de tensão multiplica a senóide de referência gerando o sinal de referência do controlador de corrente. A saída do controlador de corrente passa por um saturador, se faz necessário esta limitação para evitar que o controle mantenha o interruptor permanentemente em condução, o que danificaria o conversor instantaneamente. O saturador limita o *PWM* em 96% do seu valor máximo, e essa saturação é realizada via software.

Figura 46 - Fluxograma do programa de controle do conversor



Fonte: produção do próprio autor

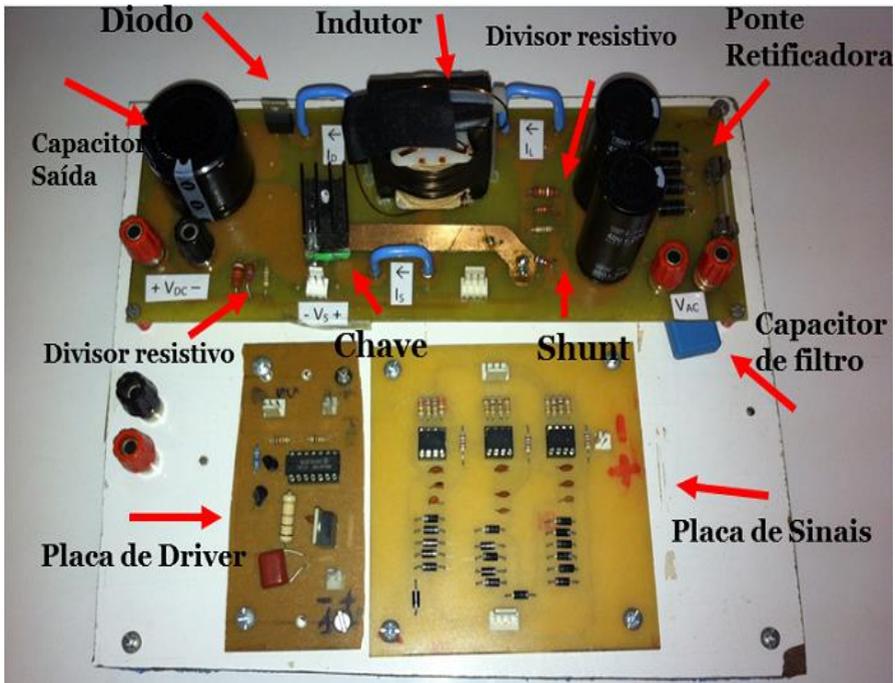
Quando o *PWM* estiver finalizando um ciclo de chaveamento, outra interrupção deve ser disparada para que os ciclos de amostragem, controle e chaveamento recomecem.

Por motivos de segurança foram implementados na fase de testes do protótipo, botões onde pode-se desabilitar e habilitar

o *PWM* de forma manual durante a execução do programa de controle. O programa do controlador embarcado no *DSP* será apresentado em anexo.

7.2 IMAGENS DO PROTÓTIPO

Figura 47 - Hardware do protótipo



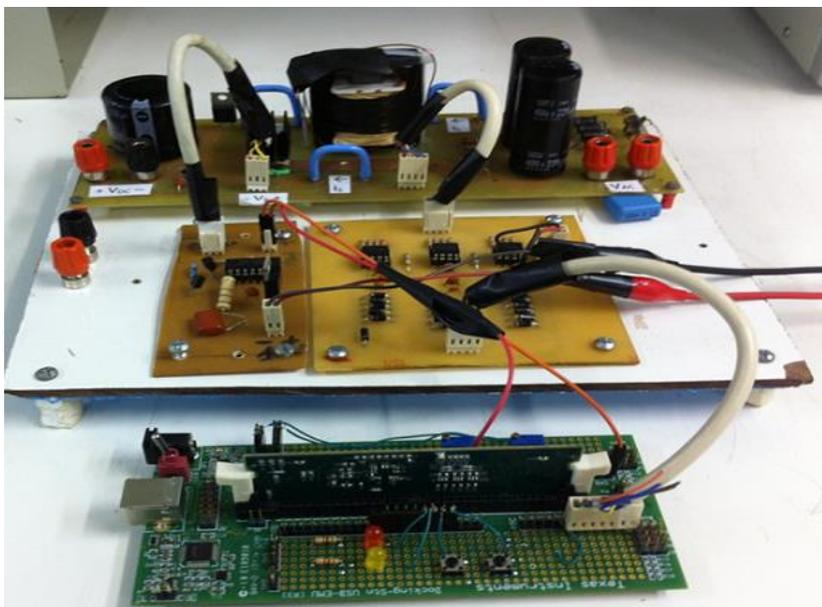
Fonte: produção do próprio autor

Na Figura 47, apresenta-se a placa de potência do conversor Boost *PFC*, assim como também a placa responsável pelo condicionamento dos sinais e o circuito de driver.

Na Figura 48, apresenta-se uma visão geral do protótipo implementado, é possível observar a presença do *DSP*, pode-se observar também a presença dos cabos responsáveis por

transportar as informações para as várias partes do sistema, e por fim os cabos responsáveis pela alimentação da placa de condicionamento de sinais e driver.

Figura 48 - Visão Geral do protótipo



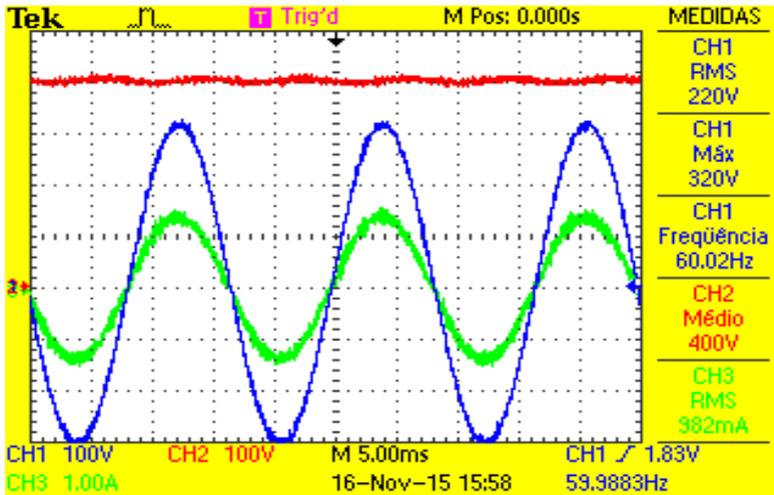
Fonte: produção do próprio autor

7.3 RESULTADOS EXPERIMENTAIS

7.3.1 Ensaio com fonte CA

A primeira parte dos resultados apresentados, obteve-se através de testes utilizando uma fonte CA senoidal, ou seja, apenas a componente fundamental de tensão de 60Hz foi injetada no conversor.

Figura 49 - Tensão de Saída, Tensão de Entrada e Corrente de Entrada - Condições Nominais de carga



Fonte: produção do próprio autor

Através da análise dos resultados obtidos na Figura 49, pode-se observar que os objetivos foram alcançados, ou seja, a tensão de saída do conversor manteve-se regulada no valor desejado de projeto. Além disso, a corrente de entrada está em fase com a tensão de entrada, demonstrando que a estrutura apresenta alto fator de potência e baixa taxa de distorção harmônica.

A Tabela 9, apresenta a taxa de distorção harmônica da tensão de entrada, da corrente de entrada e o fator de potência da estrutura, esses resultados foram obtidos através de uma rotina do *software* MATLAB, é importante salientar que os cálculos foram realizados considerando até a 51ª harmônica, considera-se ainda, que a tensão de entrada e a corrente de entrada estão em fase, desta forma o ângulo de defasagem entre as formas de onda é nula, ou seja, $\cos \varphi = 1$.

Tabela 9 - Resultados experimentais fonte CA

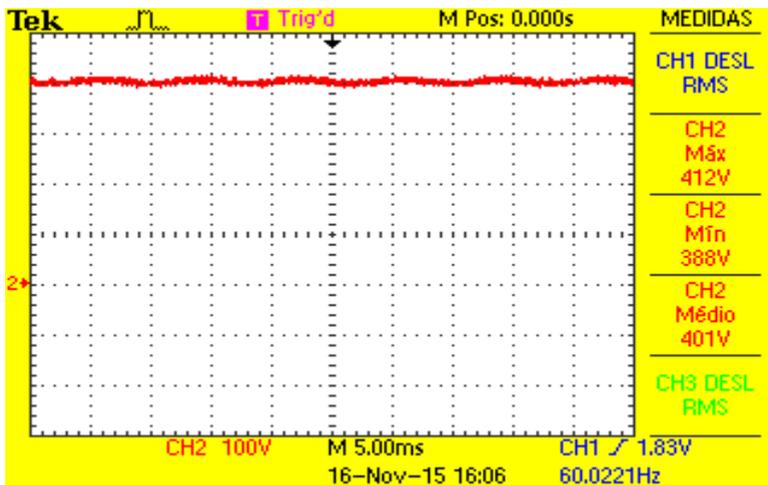
$TDHv$	$TDHi$	$\cos \varphi$	Fator de potência
0,75%	1,59%	1	0,9997

Fonte: produção do próprio autor

É importante observar os valores reduzidos das taxas de distorções harmônicas da tensão ($TDHv$) e corrente ($TDHi$), e o elevado fator de potência, comprovando a eficácia dos controladores projetados.

A Figura 50 apresenta a aquisição realizada da tensão de saída. Observa-se a ondulação da tensão de saída e a regulação da tensão no nível esperado. É possível verificar valores de máximo 412V e mínimo 388V da ondulação, valores estes muito próximos da especificação da ondulação de projeto.

Figura 50 - Tensão de Saída - Detalhe da Ondulação da tensão



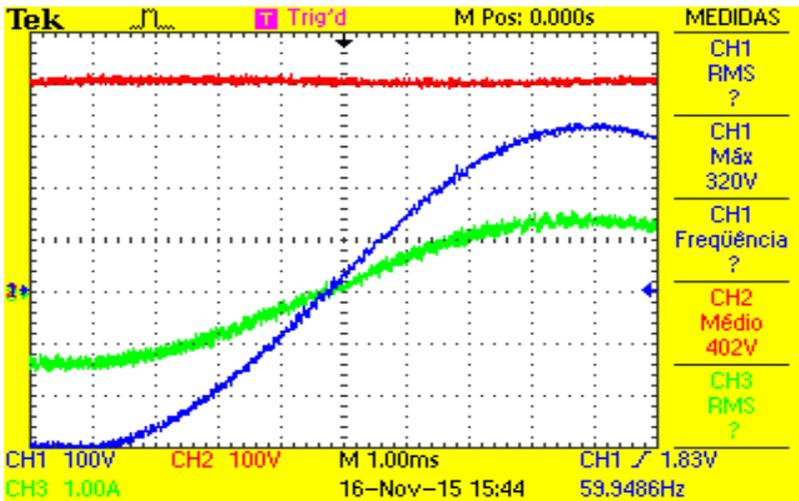
Fonte: produção do próprio autor

É importante ressaltar o fato, de que o capacitor escolhido para a implementação do protótipo, possui uma capacitância superior a capacitância projetada, desta forma, a ondulação da tensão de saída deveria ser inferior a 5%, ondulação esta requerida de projeto. Porém observou-se na Figura 50, uma ondulação próxima de 5%, apesar de utilizar-se um capacitor de mais elevada capacitância.

Esta divergência pode ser explicada, analisando o fato de que a resistência série equivalente do capacitor irá provocar uma ondulação da tensão de saída.

Também é importante incluir nesta análise, o fato que a ondulação na tensão de saída depende diretamente da potência de saída do conversor, ou seja, a ondulação é maior devido a uma potência maior, como o sistema apresentou uma potência de saída um pouco maior que o seu valor nominal, resultado este que será apresentado na sequência deste estudo, pode-se também incluir este fato na análise da ondulação da tensão de saída.

Figura 51 - Detalhe da Corrente de Entrada na região por cruzamento por zero

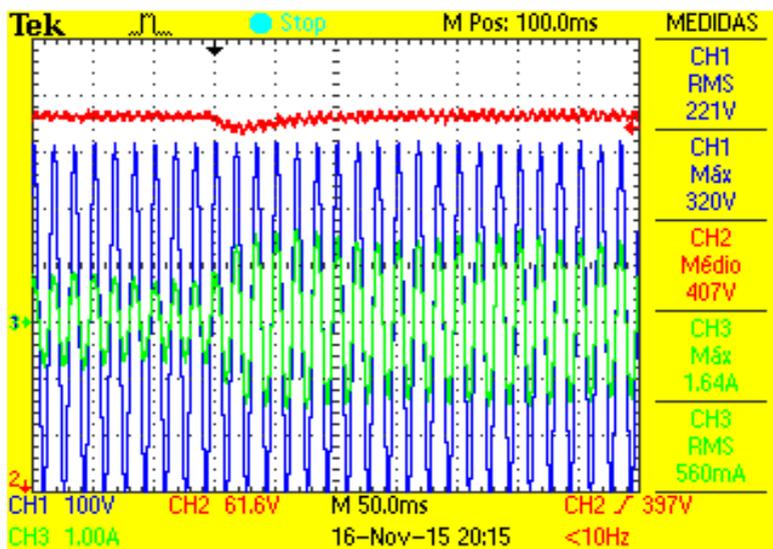


Fonte: produção do próprio autor

A Figura 51, apresenta o detalhe da corrente de entrada na região de cruzamento por zero, é possível observar o efeito do chaveamento de alta frequência sobreposto ao sinal senoidal, porém, é difícil enxergar a distorção da corrente na região próxima ao zero, mesmo assim, sabe-se que esta distorção está presente no sinal da corrente de entrada.

Na sequência dos testes, aplicou-se um degrau de carga de 50% para 100%, o conversor apresenta a resposta dinâmica apresentada na Figura 52.

Figura 52 - Degrau de carga de 50% para 100%



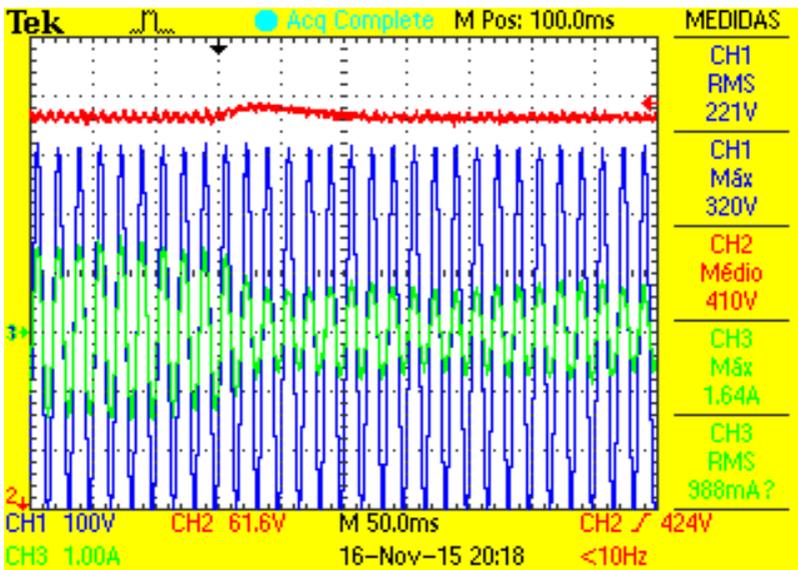
Fonte: produção do próprio autor

Da análise da Figura 52, observa-se que a corrente de entrada se eleva em função do aumento da carga, de forma a compensar o sistema. Ainda, pode-se observar que o aumento de carga gera certa oscilação na tensão do barramento de saída, como já era esperado, mas o sistema de controle da estrutura atua rapidamente de forma a compensar este distúrbio, e a tensão de saída rapidamente retorna ao seu nível de regulação de projeto.

Dando sequência aos testes com o conversor, aplicou-se um degrau de carga agora de 100% para 50%. Os resultados obtidos são apresentados na Figuras 53.

Da Figura 53 observa-se a diminuição da corrente de entrada em virtude da diminuição da carga, ainda, verifica-se a oscilação da tensão de saída, porém o controle atua rapidamente e a tensão de saída retorna ao seu nível de tensão antes do degrau de carga.

Figura 53 - Degrau de carga de 100% para 50%



Fonte: produção do próprio autor

Da análise dos resultados obtidos a partir das Figuras 52 e 53, pode-se resumir que o controlador atua de forma rápida frente ao distúrbio causado pela variação de carga, e realiza a regulação da tensão de saída para as condições apresentadas de carga.

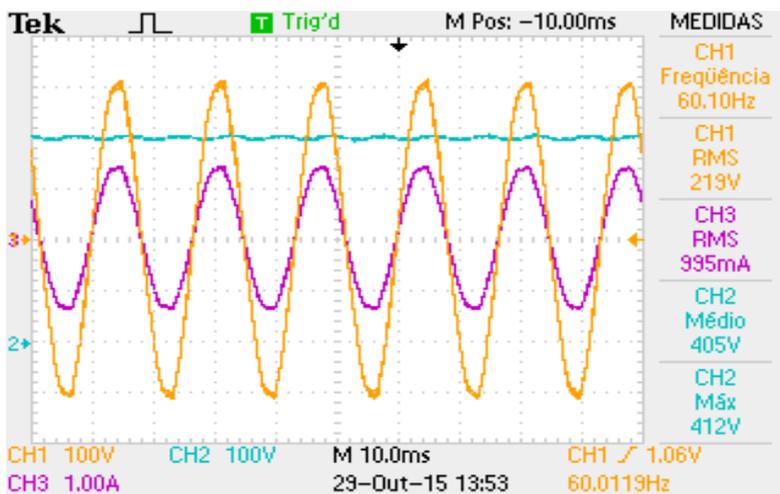
7.3.2 Ensaio com fonte senoidal Varivolt

A segunda parte dos ensaios do conversor, foi realizada utilizando como fonte de alimentação do sistema um Varivolt ligado à rede elétrica, desta forma o sistema estava sujeito a todas as harmônicas presentes na rede.

Pode-se observar nas Figuras 54 e 55 uma pequena distorção da tensão e corrente de entrada do sistema, devido as harmônicas de tensão presente na rede, porém as duas formas de onda estão em fase, demonstrando que o controlador de corrente consegue seguir a referência de tensão.

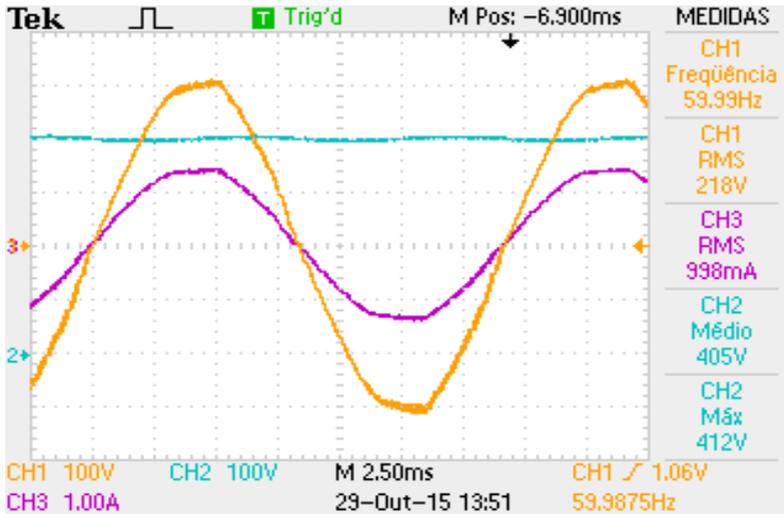
É possível também verificar que a tensão de saída é regulada no seu nível de tensão de projeto, apresentando uma pequena ondulação em 120 Hz já esperada.

Figura 54 - Tensão de Saída, Tensão de Entrada e Corrente de Entrada - Condições Nominais de carga



Fonte: produção do próprio autor

Figura 55 - Detalhe da distorção da Tensão e Corrente de Entrada



Fonte: produção do próprio autor

A Tabela 10, apresenta a taxa de distorção harmônica da tensão de entrada, da corrente de entrada e o fator de potência da estrutura, esses resultados foram obtidos a partir de uma rotina do *software MATLAB*, é importante salientar que os cálculos foram realizados considerando até a 51^a harmônica, considera-se ainda, que a tensão de entrada e a corrente de entrada estão em fase, desta forma o ângulo de defasagem entre as formas de onda é nula, ou seja, $\cos \varphi = 1$.

Tabela 10 – Resultados experimentais Varivolt

TDH_v	TDH_i	$\cos \varphi$	Fator de potência
1,62%	0,94%	1	0,9999

Fonte: produção do próprio autor

É importante observar os valores reduzidos das taxas de distorções harmônicas da tensão e corrente, e o elevado fator de potência, comprovando a eficácia dos controladores projetados.

A Tabela 11, apresenta uma comparação entre os resultados obtidos nos ensaios.

Tabela 11 - Comparação entre os ensaios

Ensaio	<i>TDH_v</i>	<i>TDH_i</i>	Fator de potência
Fonte CA	0,75%	1,59%	0,9997
Varivolt	1,62%	0,94%	0,9999

Fonte: produção do próprio autor

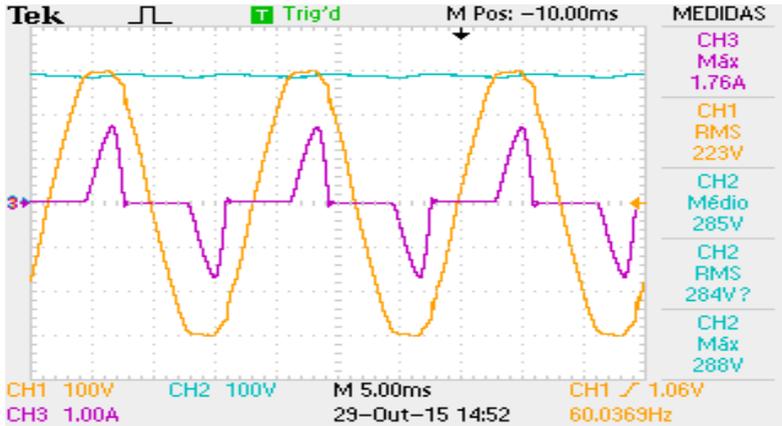
Pode-se observar um elevado fator de potência obtido em ambos os ensaios, percebe-se também uma *TDH_v* menor no ensaio com a fonte CA do que utilizando-se o Varivolt, este resultado é esperado uma vez que a fonte CA não apresenta o conteúdo harmônico presente na rede.

Por fim, observa-se a taxa de distorção harmônica da corrente utilizando-se a fonte CA maior que utilizando o Varivolt como fonte de alimentação do sistema, este fato pode ser explicado em virtude que a fonte CA controla a tensão de saída e emula uma fonte sem impedância, o que facilita o fluxo de corrente. Já no Varivolt, há a sua indutância de dispersão que normalmente é grande, que ajuda na filtragem da corrente.

Por fim, observa-se na Figura 56, onde o conversor está operando com o controle desligado, ou seja, o interruptor permanece bloqueado, o sistema se comporta como um retificador de onda completa com filtro capacitivo.

Pode-se observar a grande distorção do formato da corrente, em virtude do elevado número de harmônicas de grande amplitude, produzindo certamente no sistema uma elevada distorção harmônica da corrente de entrada e um baixo fator de potência.

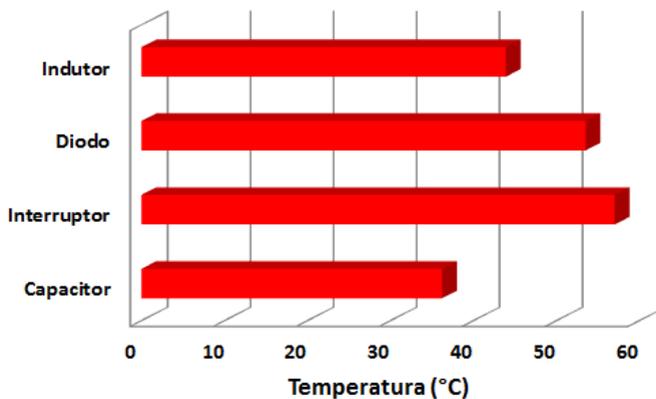
Figura 56 - Conversor operando com o controle desligado, chave não é comandada a comutar



Fonte: produção do próprio autor

7.3.3 Análise Térmica

Figura 57 - Análise Térmica dos componentes



Fonte: produção do próprio autor

Na Figura 57, são apresentadas as temperaturas dos componentes durante a operação do conversor, a aquisição destes dados foi realizada através de uma câmera térmica e foram efetuados com o conversor em condições nominais operando durante um tempo onde se acredita que as temperaturas nos componentes já estavam estabilizadas.

De acordo com os dados obtidos, estas temperaturas encontradas não trazem preocupações ao projetista, pois estão dentro da margem de segurança dos componentes.

7.3.4 Cálculo de Rendimento

Para a realização do cálculo da eficiência do conversor, serão utilizados os dados obtidos na Figura 49, onde pode-se observar os valores da tensão de entrada, a corrente eficaz de entrada e a tensão de saída em 400V. Um detalhe importante a ser mencionado, consiste no fato que a carga utilizada como nominal nos ensaios foi de $R = 776\Omega$ e não o valor nominal de projeto de $R = 800\Omega$.

A partir do que foi exposto acima, a Tabela 12 apresenta estes dados de forma mais organizada.

Tabela 12 - Cálculo de rendimento

	Tensão	Corrente	Potência
Entrada	220 V	982 mA	216 W
Saída	400 V	515 mA	206 W

Desta forma, pode-se calcular o rendimento obtido pelo conversor, o resultado obtido foi de 95,3% de rendimento, valor um pouco abaixo do esperado mas um resultado bastante expressivo e satisfatório.

7.4 CONCLUSÃO

Este capítulo foi responsável por apresentar os resultados experimentais obtidos nos ensaios com o conversor Boost *PFC*, também apresentou as partes envolvidas no

protótipo como um todo e como se dá o fluxo do programa de controle do conversor internamente ao *DSP*.

A partir dos testes realizados sobre o protótipo, pode-se afirmar que a técnica de controle proposta e os controladores digitais projetados funcionaram conforme o esperado, apresentando desempenho excelente. O sistema atingiu em todos os aspectos os objetivos propostos, elevado fator de potência e baixa distorção harmônica da corrente de entrada, regulação da tensão de saída no nível de projeto e boa resposta dinâmica à variações de carga.

O conversor ainda apresentou um rendimento bastante expressivo e satisfatório.

Não foi necessário nenhum aperfeiçoamento nos algoritmos de controle, pois desde o princípio os resultados apresentados foram satisfatórios e se comportaram como esperado.

8 CONCLUSÃO GERAL

Este trabalho de conclusão de curso propôs a implementação de um protótipo do conversor Boost *PFC*, de modo a obter alto fator de potência e baixa distorção harmônica da corrente de entrada, assim como a regulação da tensão de saída do conversor.

No primeiro capítulo deste trabalho, foi apresentado a importância da correção do fator de potência e uma breve apresentação sobre os circuitos *PFC*, assim como a justificativa para a realização deste trabalho e uma explanação sobre os objetivos almejados.

A estrutura de potência utilizada no desenvolvimento do trabalho foi analisada ao longo dos capítulos 2 e 3, onde realizou-se o dimensionamento e escolha dos componentes.

O estudo e projeto dos circuitos auxiliares, uma apresentação do *DSP TMS320F28335* destacando suas características de maior relevância para sua utilização no projeto foram apresentadas no capítulo 4.

No capítulo 5 foi apresentada uma descrição do sistema de controle digital proposto, juntamente com a modelagem dinâmica do conversor e o projeto de todo o sistema de controle. O projeto de cada compensador foi realizado no plano w , com base nos modelos dinâmicos obtidos neste capítulo. Uma vez obtidos os controladores no plano w , os mesmos foram discretizados para o plano z , sendo possível obter as equações a diferenças para a implementação no *DSP*.

Então, utilizando os controladores digitais projetados, no capítulo 6 foram apresentadas simulações numéricas realizadas no *software* Psim. Os resultados de simulação apresentados neste capítulo demonstraram a eficácia dos controladores projetados.

Após o término deste trabalho, com base nos resultados apresentados no capítulo 7, pode-se concluir que a modelagem e a técnica de projeto apresentadas ao longo dos capítulos iniciais são válidas, caso contrário, não seria possível obter o correto funcionamento do conversor durante a fase de testes.

Como resultado final do estudo, pode-se afirmar que os objetivos propostos foram atingidos e que todo o trabalho desenvolvido serviu de grande aprendizado.

Como estudo futuro visando a continuidade deste trabalho, pode-se propor:

- Um controle anti windup, de forma a impedir que o integrador continue integrando o erro mesmo com o controlador saturado, desta forma, deixando mais rápido a resposta do controle;
- Estudo de um sistema de partida suave do conversor ligado direto na rede;

9 REFERÊNCIAS BIBLIOGRÁFICAS

[1]. **ALVES, A.** Estudo, projeto e implementação de unidades retificadoras de -48V/10A para telecomunicações utilizando circuitos de supervisão microcontrolados. Dissertação de Mestrado, UFSC. Florianópolis, p. 361. 2002.

[2]. **BARBI, I.** Projeto de fontes chaveadas. UFSC. Florianópolis. 2001.

[3]. **BARBI, I.** Apostila INEP Correção do Fator de Potência em Fontes de Alimentação. UFSC. Florianópolis, p. 65. 2004.

[4]. **BARBI, I.** Conversores CC-CC Básicos Não- Isolados. UFSC. Florianópolis. 2012.

[5]. **BATSCHAUER, A. L.; NETO, A. C. C.; PETRY, C. A.** Conversor Boost operando em condução contínua aplicado à correção do fator de potência empregando controle da corrente de entrada por valores médios instantâneos. UFSC. Florianópolis, p. 116. 2000.

[6]. **CARDOSO, F. L.** Projeto de um retificador bidirecional com elevado fator de potência com controle por valores médios instantâneos implementado no DSP TMS320F28335. Dissertação de Mestrado, UDESC. Joinville, p. 140. 2006.

[7]. **DE LIMA, G. B.** Análise e desenvolvimento de um novo conversor CA-CC híbrido monofásico com controle digital baseado em DSP. Dissertação de Mestrado, UFU. Uberlândia, p. 148. 2011.

[8]. **DE NOVAES, P. Y. R.**
<http://www.joinville.udesc.br/portal/professores/yales/>.
Disponível em:
<<https://drive.google.com/folderview?id=0B-Y7BRjLHTSFTFB0cU9ldWtOelk&usp=sharing>>. Acesso em: 28 Setembro 2014.

[9]. **HOLDEFER, A. E.** Controle digital de um retificador trifásico utilizando o controlador TMS320LF2407. Dissertação de Mestrado, UFSC. Florianópolis, p. 135. 2004.

[10]. **JÚNIOR, E. T. D. S.** Análise e projeto de compensadores para o conversor Boost. Dissertação de Mestrado, UFSC. Florianópolis. 1994.

[11]. **MEZAROBA, M. et al.** Retificador bidirecional com alto fator de potência com controle por valores médios instantâneos implementado no DSP TMS320F2812.

[12]. **MUSSA, S. A.** Controle de um conversor CA-CC trifásico PWM de três níveis com fator de potência unitário utilizando DSP. Tese de Doutorado, UFSC. Florianópolis, p. 288. 2003.

[13]. **OGATA, K.** Modern Control Engineering. Third Edition. ed. Prentice Hall: New Jersey, 1997.

[14]. **PIENIZ, M.** Análise da Frequência de Comutação e da Ondulação da Corrente de Entrada no Projeto de Conversores PFC para Minimização do Volume de Magnéticos. Universidade Federal de Santa Maria. Santa Maria, p. 146. Dissertação de Mestrado, 2006.

[15]. **RAYCIK, J. C.** Projeto de um retificador de corrente reversível com alto fator de potência e controle digital implementado em DSP. Dissertação de Mestrado, UDESC. Joinville, p. 157. 2005.

[16]. **REMOR, J. P.** Autocontrole de Corrente Aplicado ao Conversor Boost Monofásico para Correção do Fator de Potência. UFSC. Florianópolis, p. 165. Dissertação de Mestrado, 2004.

[17]. **ROGGIA, L.** Estudo, Controle e Implementação do Conversor Boost PFC Operando em Modo de Condução Mista. Dissertação de Mestrado, UFSM. Santa Maria, p. 144. 2009.

[18]. **SPERB, J. D.** Projeto de um inversor trifásico com Snubber de Undeland regenerativo e controle digital

implementado no DSP TMS320F2812. Dissertação de Mestrado, UDESC. Joinville, p. 171. 2007.

[19]. **TAJIRI, L. L.** Proposição de um controlador digital para conversor Buck e Boost usando a teoria de conjuntos aproximados. Dissertação de Mestrado - UFI. Itajubá, p. 123. 2009.

[20]. **TOMASSELI, L. C.** Controle de um pré-regulador com alto fator de potência utilizando o controlador DSP TMS320F243. Dissertação de Mestrado, UFSC. Florianópolis, p. 110. 2001.

APENDICE A – ALGORITMOS DE CONTROLE

A.1 PROGRAMA DE CONTROLE NO MATLAB

A.1.1 Programa do Controlador de Corrente

Projeto do Controlador Digital de Corrente do Conversor Boost *PFC* no plano W

```

clear all; clc;
Vo = 400;           % Tensão de saída 400V
L = 9.75e-3;       % Indutor 9.75mH
s = tf('s');
Gis = Vo/(s*L);    % Planta de corrente
K_IL = 1.0;        % ganho do sensor de corrente
KAD_IL = 1.0;     % ganho do A/D de corrente
K_PWM = 1/1875;   % Valor de pico da triangular
fs = 40e3;        % Frequência de chaveamento
fa = 40e3;        % Frequência de amostragem
Ta = 1/fa;        % Período de amostragem

wp = 2*pi*fs/2;
fcorte = fs/8 ;
wz = 2*pi*fcorte/15 ;      % requisitos de projeto
Ciw_sem_ganho = (s+wz)/(s*(s+wp))
Giz = c2d(Gis,Ta,'zoh')
% Planta de corrente discretizada
Giw = d2c(Giz,'tustin')
% Planta de corrente no plano W
FTMA_w = Ciw_sem_ganho*Giw*K_IL*KAD_IL*K_PWM
%função de transferência em malha aberta sem ganho do
controlador
K = 1/sigma(FTMA_w,2*pi*fcorte)
% cálculo do ganho do controlador para banda de passagem
estabelecida
Ciw = K*Ciw_sem_ganho
% Controlador completo com ganho
FTMAFINAL_w = FTMA_w*K
% função de transferencia de malha aberta completa
Contz = c2d(Ciw,Ta,'tustin')
format long
Contz.num{1}
Contz.den{1}

```

A.1.2 Programa do Controlador de Tensão

Projeto do Controlador Digital de Tensão Conversor Boost PFC no plano W

```

clc; clear all;
Cap = 220e-6;           % Capacitor de saída de 220uF
R = 800;                % Resistor de carga de 800ohm
Vo = 400;               % Tensão de saída de 400V
Vinp = 311;             % Pico da tensão de entrada
Kvo = 1;                % Ganho sensor de tensão
Dmed = 2*Vinp/(pi*Vo);
s = tf('s');
Gvs = Dmed*R/(s*R*Cap + 1) % Planta de tensão
fa = 40000;             % Frequência de amostragem
Ta = 1/fa;              % Período de amostragem
fripple = 120;
wz = 2*pi*fripple/30 ;
fc = 12 ;
wp = 2*pi*fripple/2;    % requisitos de projeto
K_IL = 1;
% Ganho da instrumentação de corrente
KAD_IL = 1.0;
% Ganho do conversor AD de corrente
Keq_IL = 1/(K_IL*KAD_IL);
% Ganho equivalente da malha de corrente
Kvo = 1;
% Ganho da instrumentação de Tensão
KAD_vo = 1.0;
% Ganho do conversor AD da tensão de saída
Cvw_sem_ganho = (s+wz)/(s*(s+wp));
% Controlador de tensão sem ganho
Kvin = 1;
% Ganho da instrumentação da tensão de entrada senoidal
KAD_vin = 1;
% Ganho do conversor AD da tensão de entrada
Kmult =Vinp*2/pi*Kvin*KAD_vin; % Ganho do multiplicador
Gvz = c2d(Gvs,Ta,'zoh')
% Planta de tensão discretizada
Gvw = d2c(Gvz,'tustin')
% Planta de tensão no plano W
FTMA_w = Cvw_sem_ganho*Kmult*Keq_IL*Gvw*Kvo*KAD_vo;
% FTMA no plano W do sistema completo sem o ganho do
controlador
K = 1/sigma(FTMA_w,2*pi*fc)
% Ganho do controlador

```

```

Cvw = K*Cvw_sem_ganho;
% Controlador de tensão completo
FTMAFINAL_w = FTMA_w*K
% Função de transferência em malha aberta do sistema

Contz = c2d(Cvw,Ta,'tustin')

format long
Contz.num{1}
Contz.den{1}

```

A.2 PROGRAMA DE CONTROLE EMBARCADO NO PSIM

```

static float u0v = 0., ulv= 0., u2v = 0.,
e0v = 0., elv = 0., e2v = 0.,u0i = 0.,
u1i = 0., u2i = 0., e0i = 0., eli = 0.,
e2i = 0.; // inicialização das variáveis

//x1 = Vo_AD
//x2 = Vin_AD
//x3 = IL_AD
//x4 = Vo_ref

x1 = 400*x1; // Transformação da tensão
medida de saída para valores reais de tensão

x2 = 311*x2; // Transformação da tensão
medida de entrada para valores reais de tensão

x3 = 2.2*x3; // Transformação do sinal de
tensão em sinal de corrente

x4 = 400*x4; // Transformação da tensão
medida de referência para valor real

```

```

e0v = x4 - x1;          // Erro atual de tensão

// controlador de tensão

u0v = 1.990619426948309*u1v - 0.990619426948309*u2v
      + 0.000000770488074412662*e0v
      + 0.000000000483959894366*e1v
      - 0.000000770004114518296*e2v;

e0i = x2*u0v - x3;     // Erro atual de corrente

// controlador de corrente

u0i = 0.777969059296685*u1i + 0.222030940703315*u2i
      + 861.8468623568489*e0i + 143.9749350800810*e1i
      -817.8719272767680*e2i;

if(u0i<=0)
{
  u0i = 0.;
}
if(u0i>=1800.)
{
  u0i= 1800.;
}                               // saturação do sinal de controle

y1 = u0i;                       // sinal de controle

      e2i = e1i;
      e1i = e0i;
      u2i = u1i;
      u1i = u0i;

      e2v = e1v;
      e1v = e0v;
      u2v = u1v;
      u1v = u0v;                 // atualização dos valores

```

A.3 PROGRAMA DE CONTROLE IMPLEMENTADO NO DSP

```

//      Arquivos Header

#include "DSP2833x_Device.h"
#include "stdio.h"
#include "C28x_FPU_FastRTS.h"
#include <math.h>

// Prototype statements for functions found within this
file.

interrupt void epwm1_timer_isr(void);

//      Variáveis Globais

#define      iL_max      2.5      // máxima corrente no Indutor

// Variáveis do programa (inicialização)

float u0v = 0, u1v = 0, u2v = 0, e0v = 0, e1v = 0, e2v =
0;      // variáveis do controlador de tensão
float u0i = 0, u1i = 0, u2i = 0, e0i = 0, e1i = 0, e2i =
0;      // variáveis do controlador de corrente
float vo_adc = 0, vin_adc = 0, iL_adc = 0, vo_ref_adc =
0;      // variáveis de leitura do ADC
float vo = 0, vin = 0, iL = 0, vo_ref = 0;
// variáveis que vão receber os valores reais
float vo_graph[333], vin_graph[333], iL_graph[333];
// geração da formas de onda destes elementos
float iL_3 = 0, iL_2 = 0, iL_1 = 0, iL_med = 0;
// para cálculo valor médio da corrente
int flag_controle = 0;
// 0 - trava Pwm      1 - libera Pwm
unsigned int i=0;
// controle do gráfico

//      Rotina Principal, com espera da Interrupcao

void main(void)
{

```

```

-----
//-----
// Início do MAIN
//-----
-----

// Step 1. Initialize System Control:
// PLL, WatchDog, enable Peripheral Clocks (found
in the DSP2833x_SysCtrl.c file)
    InitSysCtrl ();
// Step 2. Initialize GPIO:
    InitGpio (); // Iniciliza GPIO encontrado
em "Gpio.c"
// Step 3. Clear all interrupts and initialize PIE
vector table:
    DINT; // Disable CPU interrupts
// Initialize the PIE control registers to their
default state.
// The default state is all PIE interrupts
disabled and flags are cleared.
    InitPieCtrl (); // (found in the
DSP2833x_PieCtrl.c)
// Disable CPU interrupts and clear all CPU
interrupt flags:
    IER = 0x0000;
    IFR = 0x0000;
// Initialize the PIE vector table with pointers
to the shell Interrupt Service Routines (ISR).
// This will populate the entire table, even if
the interrupt is not used in this example. This is
useful for debug purposes.
// The shell ISR routines are found in
DSP2833x_DefaultIsr.c. (found in DSP2833x_PieVect.c)
    InitPieVectTable ();

// Interrupts that are used in this example
are re-mapped to
// ISR functions found within this file.
    EALLOW; // This is needed to write to
EALLOW protected registers
    PieVectTable.EPWM1_INT = &epwm1_timer_isr;

    EDIS; // This is needed to disable write
to EALLOW protected registers

// Step 4. Initialize all the Device
Peripherals:

```

```

        InitEPwm();      // Configuração do PWM
        InitAdc();      // Configuração do ADC

        // Step 5. User specific code, enable
interrupts

        // Enable CPU INT3 which is connected to
EPWM1-6 INT:
        IER |= 4;

        // Enable EPWM INTn in the PIE: Group 3
interrupt 1-6
        PieCtrlRegs.PIEIER3.bit.INTx1 = 1;

        // Enable global Interrupts and higher
priority real-time debug events:
        EINT;    // Enable Global interrupt
INTM
        ERTM;    // Enable Global realtime
interrupt DBGM

while(1)
    {

        if(GpioDataRegs.GPADAT.bit.GPIO1 == 0)
// => Forca bloqueio dos PWMs (Trip Zone) (chavel)
        {

            EALLOW;
            EPwm1Regs.TZFRC.bit.OST = 1;
// Forca bloqueio dos PWMs (Trip Zone)
            GpioDataRegs.GPACLEAR.bit.GPIO5
= 1;          // Liga led1 indicando PWM bloqueado
            manualmente
            flag_controle = 0;
// 0 - Trava PWM
            EDIS;

        }

        if(GpioDataRegs.GPADAT.bit.GPIO3 == 0)
// => Libera os PWMs
        {

```

```

        EALLOW;
        EPwm1Regs.TZCLR.bit.OST= 1;
// Libera os PWMs
        GpioDataRegs.GPASET.bit.GPIO5 = 1;
// Desliga led1 indicando PWM foi liberado manualmente
        flag_controle = 1;
// 1 - Libera PWM
        EDIS;

    }

} // fim de Loop while(1)

} // fim de Main(void)

// Interrupcao de Conversao do AD, com protecoes e
// controle
interrupt void epwm1_timer_isr(void)
{

    AdcRegs.ADCST.bit.INT_SEQ1_CLR=1;
// limpa flag de int
    AdcRegs.ADCTRL2.bit.RST_SEQ1=1;
// Reseta Seq1
    AdcRegs.ADCTRL2.bit.SOC_SEQ1=1;
// Disparo para início de conversão

    // Clear INT flag for this timer
    EPwm1Regs.ETCLR.bit.INT = 1;

    // Acknowledge this interrupt to receive more
    interrupts from group 3
    PieCtrlRegs.PIEACK.all = PIEACK_GROUP3;

    while (AdcRegs.ADCST.bit.INT_SEQ1==0)
// loop a espera do fim da conversão
    {
    }

// Leitura das Tensões

```

```

    vo_adc =
(3*(float) (AdcRegs.ADCRESULT0>>4)/4096);
    vin_adc =
(3*(float) (AdcRegs.ADCRESULT1>>4)/4096);
    iL_adc =
(3*(float) (AdcRegs.ADCRESULT2>>4)/4096);
    vo_ref_adc =
(3*(float) (AdcRegs.ADCRESULT3>>4)/4096);

// Transformação para valores reais de Tensão (V) e
Corrente (A)

    vo = vo_adc*171.5481172; //
171.5481172 é o ganho da tensão de saída do circuito de
condicionamento
    vin = vin_adc*137.704918; //
137.704918 é o ganho da tensão de entrada do circuito de
condicionamento
    iL = iL_adc; //
1.5275 é o ganho da corrente do indutor no circuito de
condicionamento
    vo_ref = vo_ref_adc*150; // 150 é o
ganho pois podemos querer chegar até 450 V

// Geração dos Gráfico

    if (i >= 333) i = 0;

        vo_graph[i] = vo;
        vin_graph[i] = vin;
        iL_graph[i] = iL;

        i++;

// Cálculo do valor médio da corrente do indutor

// Atualizações dos valores da corrente

    iL_3 = iL_2;
    iL_2 = iL_1;
    iL_1 = iL;

// Corrente média de 4 amostras

```

```

        iL_med = (iL + iL_1 + iL_2 + iL_3)*0.25;
// media de 4 pontos

//Proteção de sobrecorrente

        if(iL_med >= iL_max ){
            EALLOW;

            GpioDataRegs.GPACLEAR.bit.GPIO7
= 1;          // Liga led2 para indicar que há
sobrecorrente

            EPwm1Regs.TZFRC.bit.OST = 1;
// Força bloqueio dos PWMs (Trip Zone)
            EDIS;
        }
        if(iL_med < iL_max & flag_controle ==1){
            EALLOW;

            EPwm1Regs.TZCLR.bit.OST =
1;          // Libera o PWMs (Trip Zone)
            EDIS;
        }

        if(iL_med < iL_max){
            EALLOW;

            GpioDataRegs.GPASET.bit.GPIO7 =
1;          // Desliga Led 2 para indicar que não há
sobrecorrente

            EDIS;
        }

        AdcRegs.ADCST.bit.INT_SEQ1_CLR=1;

// Controlador do Conversor Boost PFC

        e0v = vo_ref - vo;          // erro atual de tensão

        u0v = 1.990619426948309*u1v - 0.990619426948309*u2v +
0.000000770488074412662*e0v +
0.000000000483959894366*e1v -
0.000000770004114518296*e2v; // control. de tensão

        e0i = vin*u0v - iL;          // erro atual de corrente

```

```

    u0i = 0.777969059296685*u1i + 0.222030940703315*u2i +
    861.8468623568489*e0i + 143.9749350800810*e1i -
    817.8719272767680*e2i; //  sinal de controle

    if(u0i > 1800) u0i = 1800 ; //  saturação
máxima em 0.96 do máximo (máximo é 1875)
    if(u0i < 0) u0i = 0; //  mínimo é
    zero

    EPwm1Regs.CMPA.half.CMPA = EPwm1Regs.TBPRD - u0i;
//  sinal de controle

//  Atualizações do controlador

e2i = e1i;
e1i = e0i;
u2i = u1i;
u1i = u0i;

e2v = e1v;
e1v = e0v;
u2v = u1v;
u1v = u0v;

} // FIM da epwm1_timer_isr

```