O presente trabalho apresenta uma abordagem sobre sistemas chaveados e seus contextos de aplicação, assim como suas peculiaridades, que são as partes de maior interesse. Além disso, é exposto um algoritmo híbrido para detecção, identificação e tratamento de falhas elétricas em sistemas chaveados com arranjo de chaves redundantes.

Orientador: Tiago Jackson May Dezuo

ANO 2019 Caíque Torres Santos | SISTEMAS CHAVEADOS COM COMUTAÇÃO TOLERANTE FALHAS ⊳



UNIVERSIDADE DO ESTADO DE SANTA CATARINA – UDESC CENTRO DE CIÊNCIAS TECNOLÓGICAS – CCT PROGRAMA DE PÓS GRADUAÇÃO EM ENGENHARIA ELÉTRICA

DISSERTAÇÃO DE MESTRADO

SISTEMAS CHAVEADOS COM COMUTAÇÃO TOLERANTE A FALHAS

Caíque Torres Santos

Joinville, 2019

Joinville, 2019

CAÍQUE TORRES SANTOS

SISTEMAS CHAVEADOS COM COMUTAÇÃO TOLERANTE A FALHAS

Dissertação submetida ao Curso de Pós-Graduação em Engenharia Elétrica, do Centro de Ciências Tecnológicas da Universidade do Estado de Santa Catarina, para a obtenção do Grau de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Tiago Jackson May Dezuo

JOINVILLE

Santos, Caique Torres

SISTEMAS CHAVEADOS COM COMUTAÇÃO TOLERANTE A FALHAS / Caique Torres Santos. -- 2019. 97 p.

Orientador: Tiago Jackson May Dezuo Dissertação (mestrado) -- Universidade do Estado de Santa Catarina, Centro de Ciências Tecnológicas, Programa de Pós-Graduação em Engenharia Elétrica, Joinville, 2019.

1. Controle assíncrono. 2. Tolerância a falhas. 3. Controle robusto. 4. Detecção de falhas. 5. Diferença booleana. I. Dezuo, Tiago Jackson May. II. Universidade do Estado de Santa Catarina, Centro de Ciências Tecnológicas, Programa de Pós-Graduação em Engenharia Elétrica. III. Título.

Sistemas Chaveados com Comutação Tolerante a Falhas

ñ.

por

Caíque Torres Santos

Esta dissertação foi julgada adequada para obtenção do título de

MESTRE EM ENGENHARIA ELÉTRICA

Área de concentração em "Sistemas Eletroeletrônicos" e aprovada em sua forma final pelo

CURSO DE MESTRADO ACADÊMICO EM ENGENHARIA ELÉTRICA DO CENTRO DE CIÊNCIAS TECNOLÓGICAS DA UNIVERSIDADE DO ESTADO DE SANTA CATARINA.

Banca Examinadora:

Prof. Dr. Tiago Jackson May Dezuo CCT/UDESC (Orientador/Presidente)

VIDEO CONFERÊNCIA

Prof. Dr. César Cataldo Scharlau ENE/UFSC

Prof. Dr. Antonie Heronaldo de Sousa CCT/UDESC

Joinville,SC, 26 de agosto de 2019.

AGRADECIMENTOS

Primeiramente gostaria de agradecer à Deus, pela vida, pelas oportunidades concedidas e pelo cuidado.

À minha família por toda atenção, cuidado, compreensão e apoio para que até aqui eu pudesse chegar e por todas as vezes que me incentivou a buscar o aperfeiçoamento e melhoria.

Ao Prof. Dr. Tiago Dezuo, por aceitar o desafio de me orientar durante a caminhada do mestrado, pela excelente orientação e atenção dedicadas nesse período e por me mostrar o caminho a seguir. Este elementos foram fundamentais para me manter entusiasmado e dedicado à pesquisa.

Aos meus amigos, que de uma forma singular, me ajudaram a chegar até o presente momento.

Aos professores e a instituição UDESC, que foram parte fundamental para que esse trabalhe fosse realizado.

A banca examinadora, composta pelo Prof. Dr. César Scharlau, Prof. Dr. Heronaldo de Sousa e pelo Prof. Dr. Tiago Dezuo, pelos comentários e sugestões que enriqueceram este trabalho.

A CAPES, por subsidiar parte desse trabalho.

RESUMO

O presente trabalho apresenta uma abordagem abrangente sobre sistemas chaveados e seus contextos de aplicação, assim como suas peculiaridades, que são as partes de maior interesse. Além disso, é exposto um algoritmo híbrido para detecção, identificação e tratamento de falhas elétricas em sistemas chaveados com arranjo de chaves redundantes. Um sistema genérico de rede de comutação estrutura é proposta para alcançar confiabilidade tanto para curto-circuito quanto para circuito aberto. Assume-se que o sistema comutado é controlado por qualquer regra de comutação assíncrona dada devido à sua flexibilidade na imposição de condições de teste, o que não é trivial para os métodos de comutação síncrono. A detecção baseada em modelo proposta pode lidar com a presença de ruído de medição, permitindo uma margem de erro e impondo um limite mínimo de detecções consecutivas para evitar resultados falsos. A identificação da falha é baseada na ideia de diferença booleana, a partir da qual as condições de teste são derivadas para diagnosticar o tipo e a localização da falta. Finalmente, um algoritmo de roteamento realiza a seleção entre os modos de operação não defeituosos. Esse algoritmo tem algumas vantagens extras, mesmo sem falhas, que ajudam a reduzir o desgaste dos componentes e as perdas de comutação. Por fim, são efetuadas simulações em um conversor Buck-Boost com uma estrutura de chaves redundantes para comutação e são apresentados os resultados das simulações, assim como suas avaliações.

Palavras-chave: Controle assíncrono, Tolerância a falhas, Controle robusto, Detecção de falhas, Diferença booleana

ABSTRACT

This paper presents a comprehensive approach to switching systems and their application contexts, as well as their peculiarities, which are the parts of most interest. In addition, a hybrid algorithm for detection, identification and treatment of electrical faults in redundant switch arrangement switched systems is exposed. A generic structure switching network system is proposed to achieve reliability for both short circuit and open circuit. It is assumed that the switched system is controlled by any given asynchronous switching rule due to its flexibility in imposing test conditions, which is not trivial for synchronous switching rule methods. The proposed model-based detection can handle the presence of measurement noise, allowing for a margin of error and imposing a minimum limit of consecutive detections to avoid false results. The fault identification is based on the idea of Boolean difference, from which test conditions are derived to diagnose fault type and location. Finally, a routing algorithm selects between non-defective modes of operation. This algorithm has some extra, advantages that help reduce component wear and switching losses. Finally, simulations were performed on a Buck-Boost converter with a redundant switch structure for switching and obtained results as well as their evaluations.

Keywords: Asynchronous control, Fault tolerance, Robust control, Fault detection, Boolean difference

LISTA DE FIGURAS

2.1	Detalhamento da superfície de chaveamento deslizante	30
2.2	Superfície de Chaveamento Deslizante	36
2.3	Ponto de equilíbrio	37
2.4	Topologia do Conversor Buck-Boost	38
2.5	Funções de Lyapunov que descrevem a energia do sistema	53
2.6	Funções de Lyapunov que descrevem a energia do sistema e superfície de	
	chaveamento	54
2.7	Sinal de chaveamento do controlador aplicado ao conversor Buck-Boost	55
2.8	Superfícies das funções auxiliares de Lyapunov do sistema chaveado Buck-Boost	56
2.9	Saída do sistema em malha fechada.	57
2.10	Dinâmica do erro	58
2.11	Chave em falha aberta permanentemente	59
2.12	Chave em falha fechada permanente	59
3.1	Estrutura do Controle Tolerante à Falhas	63
3.2	Desdobramento do evento de Falha	68
4.1	Exemplo de Arranjo de Chaves. (a) Arranjo Simples. (b) Arranjo em Série. (c)	
	Arranjo em Paralelo. (d) Arranjo Paralelo/Série. (e) Arranjo Série/Paralelo. (f)	
	Arranjo Misto	70
4.2	Estrutura de controle tolerante a falhas baseada em realimentação de estados	73
4.3	Diagrama lógico para método de detecção	76
5.1	Saída do sistema submetido a falhas, sem ruído	88
5.2	Comparativo entre o modelo e o conversor Buck-Boost	89
5.3	Resultado da simulação, com a inserção de ruído	89
5.4	Sinal de chaveamento S	90
5.5	Combinação de chaves η (detalhe superior do gráfico). A <i>flag</i> de detecção	
	(detalhe inferior do gráfico)	91
5.6	Zoom do comportamento do sistema e do modelo durante a primeira detecção de	
	falha	92

LISTA DE TABELAS

2.1	Parâmetros do conversor CC-CC BuckBoost	51
3.1	Sinônimos lógicos	66
4.1	Tabela verdade para a topologia apresentada na Fig. 2.4(f)	72
4.2	Base de dados para Exemplo 1	79
5.1	Condições de teste de η para identificar chaves candidata a estarem em falha	87

LISTA DE ABREVIATURAS E SIGLAS

MF	Mal Funcionamento
DIR	Detecção, Identificação e Roteamento
PWM	Pulse Width Modulation
IGBT	Insulated Gate Bipolar Transistor
LMI	Linear Matrix Inequality
MOSFET	Metal Oxide Semiconductor Field Effect Transistor

LISTA DE SÍMBOLOS E NOTAÇÕES

Modos de operação possíveis.
Modos defeituosos.
Modos possíveis.
Modos que resultam no S desejado.
Modos que minimizam o número de chaveamentos.
Modos que foram menos utilizados recentemente.
Margem de tolerância.
Persistência.
Sinal de controle.
Modos de comutação.
Superfície de chaveamento.
Estados.
Estados estimados.
Sinal de controle aplicado ao sistema.
Produto de Kronecker.
Denota o espaço Euclidiano n-dimensional.
Identidade de dimensão n.
Símbolo em negrito significa a operação lógica OU exclusivo.
Símbolo em negrito significa a operação lógica OU.
União de A com B.
Diferença entre A e B (elementos de A que não são elementos de B).
Representa o complemento binário da variável s.
Representa o valor absoluto da variável a.

- arg max Denota o índice para o subconjunto $\{1, ..., z\}$, associado com o máximo elemento de $\{a_1, ..., a_z\}$.
- arg min Denota o índice para o subconjunto $\{1, ..., z\}$, associado com o mínimo elemento de $\{a_1, ..., a_z\}$.
- A(i) Representa o i-ésimo elemento do conjunto A.

SUMÁRIO

1	INTRODUÇÃO	21
1.1	Contexto Atual	22
1.2	Apresentação do Trabalho	22
1.3	Anunciação de Capítulos	23
2	CONTROLE DE SISTEMAS CHAVEADOS	25
2.1	Sistema Chaveado	27
2.1.1	Características de Comutação	28
2.1.2	Modos Deslizantes	29
2.1.3	Estabilidade de Sistemas Chaveados	31
2.1.4	Estabilidade Sob Condição de Chaveamento Arbitrário	32
2.1.5	Estabilidade Sob Condição de Chaveamento com Restrição	32
2.1.6	Estabilização de Sistemas Chaveados	33
2.2	Projeto da Lei De Chaveamento	34
2.2.1	Sistemas Chaveado Afins	35
2.2.2	Exemplo de Aplicação	38
2.2.3	Lei de Chaveamento Segundo a Função Max	41
2.2.4	Exemplo Numérico	50
2.3	Considerações	60
3	CONTROLE TOLERANTE A FALHAS	61
3.1	Métodos de Controle Tolerante a Falhas	62
3.1.1	Controle Tolerante à Falhas Passivo	63
3.1.2	Controle Tolerante à Falhas Ativo	64
3.1.3	Horizonte de Aplicação da Técnica Tolerante a Falhas	64
3.2	Analogia entre Sistemas digitais e Sistemas Chaveados	65
3.3	Características das Falhas	66
3.4	Considerações Finais do Capítulo	68
4	ALGORITMO PROPOSTO PARA DETECÇÃO, IDENTIFICAÇÃO E	
	ROTEAMENTO (DIR)	69
4.1	Topologia Tolerantes a Falhas	69
4.2	Estrutura do Controle Tolerante a Falhas	72

4.3	Detecção de Falhas	75
4.4	Identificação de Falhas	77
4.4.1	Chave s_i Presa em 0 (Falha de Circuito Aberto)	78
4.4.2	Chave s_i Presa em 1 (Falha de Curto-Circuito)	78
4.5	Algoritmo de Roteamento	81
4.6	Considerações Finais do Capítulo	82
5	SIMULAÇÃO E RESULTADOS NUMÉRICOS	85
5 5.1	SIMULAÇÃO E RESULTADOS NUMÉRICOS	85 86
5 5.1 5.2	SIMULAÇÃO E RESULTADOS NUMÉRICOS	85 86 91
5 5.1 5.2 6	SIMULAÇÃO E RESULTADOS NUMÉRICOS	85 86 91 93

1 INTRODUÇÃO

Com o aprimoramento tecnológico ao longo dos anos, a eletrônica, em seus mais diversos aspectos, tem ganhado espaço em setores diversificados, desde a eletrônica de mercado comum, como a eletrônica aplicada a dispositivos de finalidades muito específicas (FLOYD, 2009). Nesse cenário, a eletrônica de potência também apresentou uma melhoria de performance, permitindo assim sua expansão, de maneira veloz, em aplicações relevantes no contexto de geração e transmissão de energia elétrica, processamentos de energia, eletrodomésticos, dispositivos veiculares, aeroespaciais, equipamentos médicos, controle de tráfego e dispositivos industriais. No entanto, esses segmentos têm solicitado requisitos de desempenho elevados e também um bom custo benefício sem o comprometimento das características de segurança (WANG; LISERRE; BLAABJERG, 2013). Uma vez estabelecida a conjuntura dos fatos anteriormente apresentados, surge também um cuidado relacionado para com a confiabilidade dos equipamentos que embarcam tais tecnologias. De modo a ficar mais claro o conceito de confiabilidade, pode-se dizer que a mesma compreende a capacidade de um determinado dispositivo executar suas funções de projeto, durante um determinado período de tempo, com base na probabilidade ou frequência de falha ou ainda na disponibilidade de operação (WANG; LISERRE; BLAABJERG, 2013). Ainda sobre a eletrônica de potência, pode-se dizer que capacitores eletrolíticos e dispositivos de comutação, tais como transistores de porta isolada (IGBT - Insulated Gate Bipolar Transistor) e transistores de efeito de campo de óxido metálico (MOSFETs - Metal Oxide Semiconductor Field Effect Transistor) são componentes que apresentam maior vulnerabilidade, quando se trata de falhas (SONG; WANG, 2013). Além disso, a maioria dos dispositivos eletrônicos não estão equipados com redundância ou outros métodos tolerantes a falha. Por estas razões, o desenvolvimento de técnicas que promovem uma maior confiabilidade para sistemas chaveados tem ganhado uma maior notoriedade (SONG; WANG, 2013).

Para ilustrar a relevância da confiabilidade aplicada ao contexto de sistemas que embarcam chaves eletrônicas, considere a seguinte pesquisa com base em experimentos de campo (YANG et al., 2018). Considerando um período de 5 anos, inversores embarcados com chaves eletrônicas aplicados a sistemas fotovoltaicos foram responsáveis por 39% das manutenções não programadas, devido a falhas. No entanto, essas interrupções foram responsáveis por 59% do custo relacionado aos inversores fotovoltaicos (YANG et al., 2018). Dessa forma, um sistema que apresente tolerância a falhas pode proporcionar uma maior receita, uma vez que pode evitar um possível desligamento não programado, poupando perdas de produção.

1.1 CONTEXTO ATUAL

Operações que apresentam tolerância a falhas significam que uma falha em algum componente não compromete o funcionamento do sistema como um todo, (WHITE; MILES, 1996) e uma das possíveis soluções consiste em introduzir redundâncias nos elementos que apresentam maior propensão a falhas. Essa tratativa certamente acresce no custo de produção, mas é compensada por meio dos impedimentos das perdas. Em relação aos sistemas eletrônicos de potência, alguns exemplos de métodos de redundância podem ser vistos em (LEE et al., 2006) para inversores fixos de ponto neutro de fase-fase, (LIU; FU; LIPO, 1993) para acionamentos de motores de indução trifásicos e (CHEN et al., 2005) para conversores multiníveis, por exemplo. Mas para que uma estrutura tolerante a falhas seja eficaz, uma estratégia de diagnóstico de falhas confiável (detecção e identificação) se faz necessário, para proteger o sistema e evitar a propagação de falhas (SONG; WANG, 2013). Portanto, a detecção eficiente e a identificação rápida podem garantir uma maior disponibilidade de operação de um determinado equipamento.

Para uma melhor compreensão sobre detecção, identificação e correção de falhas no contexto de sistemas chaveados, a seguinte revisão da literatura apresenta alguns conceitos básicos e resultados interessantes relacionados ao tema proposto no presente trabalho. No escopo da detecção e identificação de falhas, existem vários métodos baseados em observadores de estado (TANWANI; DOMÍNGUEZ-GARCÍA; LIBERZON, 2011). O pioneirismo sobre o assunto foi introduzido por Jones em (JONES, 1973) com o uso de observadores de Luenberger. A proposta de Jones abordou sistemas não comutados e foi capaz de identificar falhas com base na técnica de acomodação de falhas em sistemas lineares por meio da auto-reorganização, proposta por (BEARD, 1971). Contudo, a proposição abordou somente sistemas lineares determinísticos, os quais também invariantes no tempo. Uma nova concepção foi tratada em (WILLSKY; JONES, 1976) estendendo a abordagem de (JONES, 1973) ao lidar com sistemas estocásticos aplicando o filtro de *Kalman*. Outro trabalho sobre detecção e isolamento de falhas para sistemas não-lineares é apresentado em (PATTON; CHEN, 1999) consistindo em linearizar o sistema em torno do ponto de operação e aplicando métodos simplificados de sistemas lineares (TANWANI; DOMÍNGUEZ-GARCÍA; LIBERZON, 2011).

1.2 APRESENTAÇÃO DO TRABALHO

As técnicas propostas por (JONES, 1973) e (BEARD, 1971) são limitadas quando se trata de lidar com sistemas comutados (TANWANI; DOMÍNGUEZ-GARCÍA; LIBERZON, 2011). Além disso, (PATTON; CHEN, 1999) apresenta limitações em relação ao ponto de operação, restrito a sistemas chaveados linearizados, como modelo médio e de pequenos sinais. A

proposta anunciada em (TANWANI; DOMÍNGUEZ-GARCÍA; LIBERZON, 2011) é apresentada para a necessidade de detecção e isolamento de falhas para sistemas lineares chaveados e não chaveados, explorando o conceito de invertibilidade de sistemas comutados, abordado em (TANWANI; LIBERZON, 2008) e (VU; LIBERZON, 2008). O método resulta em um algoritmo para detecção e isolamento de falhas e é aplicado no chaveamento de redes elétricas. Como o método depende diretamente da derivada do sinal de saída, a robustez em relação ao ruído na medição é imperativa, não obstante a necessidade de modelos precisos, que possam afetar a eficácia do método proposto (TANWANI; DOMÍNGUEZ-GARCÍA; LIBERZON, 2011). Embora, essas técnicas não considerem o problema de falhas que ocorrem no componente de chaveamento, o presente trabalho pretende tratar especificamente falhas em chaves.

No presente trabalho são propostos algoritmos para detecção, identificação e tratamento de falhas elétricas em sistemas chaveados com redundância de chaves. Um arranjo genérico de chaves é proposto e seu nível de confiabilidade é avaliado, segundo a premissa de que esses componentes apresentam apenas dois tipos de falhas: curto-circuito e circuito aberto. Assume-se que o sistema comutado é controlado por qualquer regra de comutação assíncrona dada devido a possibilidade de conhecer qual a imposição do sistema de controle para a variável manipulada e análise das condições de teste, uma vez que isso não é trivial para os métodos de modulação por largura de pulso PWM¹. O método de detecção é baseado em modelo e pode lidar com a presença de ruído de medição, permitindo uma margem de erro e impondo um limite mínimo de detecções consecutivas para evitar resultados falsos. Além disso, não depende dos critérios de invertibilidade do sistema. A detecção de falhas baseada em diferença booleana é geralmente conhecida em sistemas digitais (REED, 1973) e é a partir da qual as condições de teste são derivadas para diagnosticar o tipo e a localização da falha. E por fim, como concatenação das técnicas anunciadas, um algoritmo de roteamento é proposto visando realizar a escolha entre os modos de operação não defeituosos. Esse algoritmo introduz algumas vantagens extras, mesmo no cenário em que não existem falhas, ajudando a minimizar o desgaste de componentes, tais como: (i) redução das perdas de chaveamento, incluindo uma lógica de decisão para minimizar o número de comutações quando as mudanças entre os modos de operação são necessárias; (ii) o arranjo de chaves pode permitir frequências de comutação mais baixas em cada comutador, mantendo uma frequência de comutação mais elevada na saída da rede.

1.3 ANUNCIAÇÃO DE CAPÍTULOS

Capítulo 2 : Será apresentada uma técnica de controle robusta, que tem por objetivo tratar sistemas chaveados. Para validação da técnica um conversor chaveado do tipo *Buck*-

¹Pulse Width Modulation

Boost é simulado e são avaliados os resultados do método de controle empregado. Uma das contribuições mais notórias ao presente cenário é a utilização de LMIs (*Linear Matrix Inequalities*) (TROFINO et al., 2011a), as quais também podem ser resolvidas com auxílio de *softwares*.Também será apresentada a modelagem matemática do sistema e a classificação, assim como dos tipos de sistemas chaveados.

- Capítulo 3 : Uma abordagem de modo geral da utilização de equipamentos/dispositivos nos mais diversos cenários e a vulnerabilidade que acompanha a integração de diferentes tipos de tecnologias será vista nesse capítulo. A anunciação das características das falhas e seu respectivo comportamento quando associadas a um sistema de controle também fazem parte deste capítulo. Adicionalmente, serão abordadas técnicas de controle que envolvem tratamento de falhas visando qual das aplicações melhor se adequam ao projeto em questão. Por fim, um algoritmo de controle voltado a detecção e identificação de falhas, assim como a seleção de um caminho de chaves saudável (roteamento), será explicitado.
- Capítulo 4 : Neste capítulo será apresentada a correlação entre sistemas chaveados e sistemas digitais, mostrando a real semelhança entre os objetos de estudo. O desenvolvimento do capítulo irá tratar sobre algumas características dos sistemas abordados; formas de efetuar a detecção de falhas; métodos de identificação; e um exemplo numérico para consolidar a teoria proposta. Além disso a técnica abordada contempla sistemas chaveados tais como: conversores CC-CC, inversores, dentre outros dispositivos que utilizam chaves de potência.
- Capítulo 5 : O Capítulo será dedicado à aplicação das anunciações teóricas propostas nos Capítulos 2, 3 e 4. Uma vez consolidada toda fundamentação teórica do projeto de controle é então simulado o comportamento de um conversor *Buck-Boost* sob situações de falhas e ruídos. Em consequência, o resultado é apresentado, alguns comentários são tecidos sobre o comportamento em cada situação, de maneira a tornar a técnica proposta mais objetiva.
- **Capítulo 6** : Neste capítulo é feito um apanhado geral entre todo o conteúdo tratado no presente trabalho, anunciado as principais contribuições e as sugestões de trabalhos futuros.

2 CONTROLE DE SISTEMAS CHAVEADOS

Controlar uma estrutura de característica chaveada nem sempre é uma tarefa trivial, visto que cada comutação representa uma não linearidade ao sistema. Uma saída para minimizar esta dificuldade pode ser a linearização da estrutura em torno de um ponto de operação, porém pode ser uma opção um pouco mais conservadora. Neste capítulo, será apresentada uma maneira de efetuar controle em um dispositivo de natureza chaveada saudável, considerando as não linearidades existentes, sem levar em conta falhas ou redundâncias estruturais. Essas duas últimas características serão tratadas em capítulos subsequentes.

No âmbito de sistemas não lineares, pode-se compreender que os mesmos possuem uma maior complexidade para se efetuar uma análise em contraste aos sistemas lineares. Já no que diz respeito sobre controladores dedicados a sistemas não lineares, entende-se que são bem menos difundidos e compreendidos quando comparados aos controladores lineares correlatos. Com a premissa de possibilitar um entendimento mais simples, pode se dizer que a característica linear de um sistema garante que as propriedades locais, ou seja, em pontos específicos, também são válidas para todo o domínio pertencente ao sistema em questão. A não linearidade é a ausência dessa propriedade, o que significa que uma análise local pode não dizer nada sobre o comportamento do sistema em todo seu domínio (JOHANSSON, 1999). Assim, na presente seção, serão apresentadas tratativas que possam formalizar um contexto matemático que se aplica ao ambiente de sistemas chaveados, que são uma classe particular de sistemas não lineares.

Uma vez exposta a problemática envolvendo sistemas chaveados, algumas considerações sobre o assunto necessitam ser estabelecidas. Entende-se que a ampla utilização de dispositivos eletrônicos, desde o uso vinculado a aplicações de segurança até a vertente da eletrônica popular, apresentam interesse em melhorar as técnicas de controle sobre tais dispositivos. Isto se deve ao fato de que os sistemas chaveados são extremamente não lineares, tornando dificultosa a aplicação de técnicas de controle tradicionais.

Os sistemas chaveados são caracterizados pela presença de múltiplos modos (dinâmicas) possíveis de operação, como ocorre em circuitos elétricos contendo chaves comandadas. Também é característico de sistemas chaveados a existência de um número finito de subsistemas dinâmicos (SCHARLAU et al., 2013). No cenário atual, diversas tecnologias têm feito uso de sistemas chaveados, com a utilização de chaves semicondutoras de potência, as quais possuem estados lógicos bem definidos e conhecidos.

No entanto, sistemas digitais, que possuem características semelhantes a um arranjo de chaves, já contemplam técnicas de tratamento bem estabelecidas e consolidadas como, por

exemplo, a álgebra booleana. A intenção é efetuar o controle sobre os sistemas que associam características analógicas com a utilização de chaves via LMIs (*Linear Matrix Inequalities*), pois as mesmas trazem uma maior flexibilidade em expressar condições de projeto. Estes são comumente chamados de sistemas híbridos, pois utilizam filosofias distintas, integradas ao mesmo contexto, sendo a associação de uma dinâmica discreta consorciada a uma dinâmica contínua (LIBERZON, 2003).

Com o propósito de explanar o que é sistema chaveado, será utilizada uma abstração de um veículo em movimento. Pode-se considerar as grandezas, tais como velocidade, posição e aceleração, como variáveis que alteram seus valores continuamente no tempo. No entanto, podemos considerar uma caixa de marchas $q \in \{1, 2, 3, 4, 5, -1, 0\}$, onde (-1) representa a marcha ré. Para cada estado definido na caixa de marchas, se encontra um diferente comportamento na variação das grandezas do veículo. Esse é um dos possíveis exemplos no que diz respeito à sistemas híbridos (LIBERZON, 2003).

Algumas dificuldades em lidar com sistemas híbridos são caracterizadas por se empregar uma maior ênfase para a característica discreta ou para a contínua. Cada uma dessas vertentes possuem algumas peculiaridades que podem trazer dificuldade para efetuar a análise de estabilidade e sintetizar o projeto do controlador (LIBERZON, 2003).

Uma forte motivação que impulsiona o estudo de sistemas chaveados é a variação abrupta de parâmetros, dependendo da condição de operação do sistema, não linearidades e até possíveis falhas, devido à permanência em uma só condição de operação. Além disso, existe uma elevada gama de sistemas não lineares que inviabilizam atingir a estabilidade por técnicas de controle de realimentação contínua, mas se consegue utilizando técnicas em que ocorre chaveamento por diferentes controladores (SCHARLAU et al., 2013).

Outro quesito importante sobre sistemas chaveados diz respeito ao comportamento em modos deslizantes, visto que estes podem representar, idealmente, dinâmicas extremamente complexas encontradas em aplicações reais. Além disso, o modo deslizante pode ser entendido como um chaveamento extremamente rápido¹, sendo denominado *chattering*. Também se torna necessário discutir a estabilidade de modo deslizante, mas esta abordagem já vem sendo amplamente debatida no contexto acadêmico (SCHARLAU et al., 2013).

No contexto industrial, vinculado diretamente à esfera econômica, é possível identificar aspectos de sistemas chaveados presentes na indústria automobilística, naval, aeronáutica e de informática, as quais fazem uso de conversores chaveados, que promovem níveis de corrente contínua para outros níveis regulados de corrente contínua (cc/cc). Não obstante, também são encontrados diversos conversores de potência aplicados ao controle de máquinas de indução. Estes últimos, associados à eletrônica de potência, permitiram o uso de motores de indução

¹Que não permanece tempo suficiente em um modo para que assuma a característica dinâmica do mesmo.

para controle de velocidade e torque, os quais anteriormente eram somente utilizados somente em aplicações de velocidade constante. Anteriormente, a funcionalidade de variar velocidade e torque eram realizadas por meio de motor de corrente contínua, o qual demandava uma maior necessidade de manutenção pela presença das escovas e menor robustez em relação ao motor de indução (SCHARLAU et al., 2013).

O controle chaveado é um tema de estudo sobremaneira recente, no qual muito ainda necessita ser aprimorado. No que diz respeito ao desenvolvimento de técnicas para projetar leis de chaveamento, ainda é preciso desenvolver uma maneira numérica eficiente e sistemática.

Para que a aplicabilidade se configure de maneira mais simples, neste capítulo será abordada uma técnica de controle cujas condições de projeto são expressas sob a forma de LMI e garantem a estabilidade em malha fechada de sistemas chaveados com subsistemas de dinâmica representada por equações diferenciais do tipo afim.

2.1 SISTEMA CHAVEADO

Dentre a diversidade de sistemas híbridos, uma característica comum entre os mesmos é a coexistência e interação de dinâmicas distintas sobre um mesmo sistema, podendo ser, por exemplo, uma dinâmica de característica contínua e outra discreta (LIBERZON, 2003). Já o que diz respeito a sistemas chaveados, podemos defini-lo como sendo um sistema dinâmico, ou seja, variante no tempo, composto de outros subsistemas e uma lei de chaveamento que gerencia a comutação entre os mesmos, e para a obtenção de um sistema chaveado a partir de um sistema híbrido, faz-se necessário minimizar a influência de comportamento dos eventos discretos (SCHARLAU et al., 2013).

Além disso, os sistemas chaveados também podem ser tratados como sistemas chaveados lineares, afins ou não lineares, segundo a conformidade do subsistemas que o constituem (SCHARLAU et al., 2013).

Podemos interpretar com um formalismo matemático o sistema chaveado como sendo um sistema representado por uma equação diferencial, disposto na forma

$$\dot{x} = f_i(x, t) \tag{2.1}$$

na qual $f_i(x,t)$: $\mathbb{R}^{n+1} \mapsto \mathbb{R}^n$ é uma função de estrutura conhecida. Não obstante, $i \in \mathbb{M}$ sendo o modo ativo uma função constante por partes, ou seja, apresenta quantidades finitas de descontinuidades em um intervalo finito de tempo, sendo ainda constante entre as descontinuidades (SCHARLAU et al., 2013). Adota-se $\mathbb{M} := \{1, 2, ..., m\}$, onde *m* representa o número de subsistemas existentes para a planta de estudo. Assumi-se que um sistema chaveado que possui na sua composição subsistemas lineares é denotado por sistema chaveado linear, conforme a Equação (2.2) exemplifica.

$$\dot{x} = A_i x(t) \tag{2.2}$$

No entanto, quando na composição do sistema chaveado é constituída por subsistemas afins, podemos nomeá-lo de sistema chaveado afim (SCHARLAU et al., 2013). A Equação (2.3) denota o que acima foi explicitado.

$$\dot{x} = A_i x(t) + b_i \tag{2.3}$$

2.1.1 Características de Comutação

Os sistemas chaveados são, via de regra, comandados por uma lei de chaveamento, que os fazem modificar o modo de operação e que também os classifica segundo o estratégia empregada. Dentre os muitos métodos de chaveamento presentes na literatura de sistemas chaveados, os objetos de interesse para o presente capítulo serão pautados em duas vertentes comparativas, dadas por chaveamento dependente do tempo em contraste ao chaveamento dependente dos estados e chaveamento autônomo versus chaveamento controlado (LIBERZON, 2003).

- O chaveamento dependente do tempo é caracterizado pela mudança no sinal de controle que varia com o tempo, visto que para a ocasião o chaveamento σ(t), no qual σ é o sinal de controle empregado no sistema e designa o modo ativo no instante t, possui seu valor alterado, indicando a mudança de subsistema. Dessa forma fica clara a dependência do sinal de controle para com o tempo (SCHARLAU et al., 2013).
- O chaveamento dependente dos estados possui como característica a divisão em finitas ou infinitas regiões de operação vinculadas a uma ou mais superfícies de chaveamento, que serão melhor discutidas nas seções posteriores. Assim que a trajetória do sistema atinge a superfície de chaveamento o valor do sinal de controle σ se altera (LIBERZON, 2003).
- No que diz respeito ao chaveamento autônomo, como característica predominante, se destaca a ausência de controle sobre o chaveamento, o qual é disparado por eventos discretos. Dentre os sistemas que fazem parte dessa categoria, pode-se frisar os sistemas chaveados dependentes dos estados com superfície de chaveamento pré-determinada, assim como sistemas chaveados dependentes do tempo, os quais a regra de chaveamento dos mesmos são desconhecidas (LIBERZON, 2003).
- A comutação controlada se fundamenta na imposição do sinal de chaveamento com intuito de alcançar o comportamento desejado para o sistema. No que diz respeito ao ele-

mento de comutação, o mesmo pode ser controlado por dependência dos estados ou dependência do tempo (SCHARLAU et al., 2013).

De maneira a tornar mais claros e aplicáveis os tipos de comutação anteriormente explicados, considere o exemplos subsequentes para um melhor entendimento. Um elétron que possui órbita definida ao redor de um átomo possui um determinado nível de energia, sendo a mesma o estado em avaliação. Na ocorrência da elevação de energia do elétron, ou seja, variação do estado, acontece a mudança de nível energético e, consequentemente, a mudança de sua órbita. Nesse caso o chaveamento/comutação pode ser caracterizado como chaveamento dependente do estado. Considere ainda um disjuntor termomagnético na condição em que o mesmo atua por sobrecorrente. Esse dispositivo pode seccionar o circuito por uma corrente elétrica de sobrecarga em um determinado tempo. No entanto, quando a magnitude da corrente elétrica for muito maior que a proteção nominal do disjuntor em questão, o mesmo atuará instantaneamente. Nesse caso, encontramos em um mesmo dispositivo um chaveamento dependente do tempo e um chaveamento dependente do estado, respectivamente.

Antes de encerrar as classificações apresentadas é necessário esclarecer a existência de mais de um tipo de chaveamento em um sistema chaveado. Via de regra não é trivial determinar precisamente a distinção entre chaveamento autônomo e chaveamento controlado, assim como o chaveamento dependente do tempo e o chaveamento dependente dos estados (SCHARLAU et al., 2013).

2.1.2 Modos Deslizantes

No contexto em que sistemas chaveados são caracterizados como o objeto de estudo, algumas particularidades necessitam ser bem definidas. Dentre as muitas nuances agregadas aos sistemas chaveados, pode-se destacar o modo deslizante, que está fortemente vinculado a superfície de chaveamento S_c . Ambos darão uma conotação ao sentido matemático referente a dinâmica do sistema chaveado.

De modo a iniciar a explanação sobre sistemas chaveados, considere para o desenvolvimento um sistema dependente do estado, também descrito por uma superfície de chaveamento conhecida S_c , e a presença de duas condições de operação, chamadas outrora de subsistemas. Seja $\dot{x} = f_i(x)$: $i \in \mathbb{M} = \{1, 2\}$ o modelo matemático que representa o sistema chaveado. Para essa configuração, entende-se que os estados não possuam saltos em seus valores no instante em que corre o chaveamento (LIBERZON, 2003). Na ocorrência em que os campos vetoriais $f_1(x)$ e $f_2(x)$ tiverem um direcionamento em um mesmo sentido, adotando S_c como referência, a trajetória contínua alcança a superfície S_c e a cruza para o outro lado, mudando nesse momento o modo de operação do sistema chaveado. A Figura 2.1(a) representa o que anteriormente fora exposto. No entanto, também é possível que os campos vetoriais representados por $f_1(x)$ e $f_2(x)$ possuam um direcionamento, ambos em sentido à superfície, o que pode ser constatado na Figura 2.1(b). Ao atingir a superfície S_c , o sistema tende a não mais conseguir deixar essa região e busca se deslocar sobre a superfície. Dessa forma o campo vetorial que descreve a dinâmica do sistema torna-se tangente a superfície S_c (SCHARLAU et al., 2013).

Figura 2.1 – Detalhamento da superfície de chaveamento deslizante



Fonte: Adaptado de (SCHARLAU et al., 2013).

No caso da Figura 2.1(b) não é possível descrever o comportamento do sistema da mesma forma que anteriormente era descrito para um modo isolado. Uma forma de se solucionar essa questão é utilizar um conceito que foi introduzido por (FILIPPOV, 1988), o qual consegue lidar com problemas dessa natureza. Este conceito propõe que o comportamento do sistema operando sobre a superfície S é intitulado de modo deslizante. De acordo com (FILIPPOV, 1988) e (SCHARLAU et al., 2013), o campo vetorial que descreve a dinâmica em modo deslizante deve tangenciar a superfície S_c . O que fora proposto em (FILIPPOV, 1988) foi a consideração em se realizar a combinação convexa dos campos vetoriais existentes, os quais são relativos aos subsistemas, como uma combinação convexa de vetores, em cada ponto da trajetória sobre a superfície S_c. A combinação convexa dos campos vetoriais acima comentada, considerando o sistema chaveado tratado com dois modos possíveis de operação, se consolida nas Equações (2.4) e (2.5), na qual $\theta \in \Theta$ é o índice gerenciador dos modos que compõem a combinação convexa dos campos vetoriais. Além disso, é possível, por meio da Equação (2.4), obter de forma isolada cada modo de operação do sistema chaveado. Pode-se obter $\dot{x} = f_1(x)$ fazendo $\theta_1 = 1$ e $\theta_2 = 0$ segundo o comportamento da Equação (2.5). O mesmo procedimento é válido para encontrar a dinâmica do segundo modo, de acordo com o sistema proposto, fazendo $\theta_1 = 0$ e $\theta_2 = 1$ e encontrando a nova dinâmica $\dot{x} = f_2(x)$ (SCHARLAU et al., 2013).

$$f_{\theta} = \theta_1 f_1(x) + \theta_2 f_2(x), \quad \theta \in \Theta$$
(2.4)

$$\Theta = \begin{cases} \theta_1 + \theta_2 = 1 \\ 1 \ge \theta_1 \ge 0 \\ 1 \ge \theta_2 \ge 0 \end{cases}$$
(2.5)

De modo a deixar as características sobre a superfície deslizante apta para abordar sistema chaveados compostos por mais de dois subsistemas, podemos escrever a combinação convexa segundo a equação:

$$f_{\theta} = \sum_{i=1}^{m} \theta_i f_i, \quad i \in \mathbb{M}$$
(2.6)

Durante a dinâmica de modo deslizante, o sistema chaveado pode ser interpretado como um chaveamento infinitamente rápido, fenômeno que é conhecido com *chattering*. Este fenômeno não é desejado em sistemas chaveados reais (físicos), visto que na prática o chaveamento excessivo pode causar o desgaste prematuro da chave, ou conjunto delas, e não obstante a limitação física de chaveamento (LIBERZON, 2003). Uma contingência que pode ser adotada para esse fenômeno seria a inserção de um tempo mínimo de permanência em cada modo. No entanto, a inserção desse requisito de tempo apresenta algumas dificuldades, no que diz respeito a metodologia empregada para delimitar o tempo de permanência. Outro método de contingência para evitar o chaveamento infinitamente rápido é a introdução de uma região de histerese. Para este método, devem-se definir regiões sobrepostas por meio do deslocamento da superfície de chaveamento S_c (SCHARLAU et al., 2013).

2.1.3 Estabilidade de Sistemas Chaveados

No tocante à análise de estabilidade de um sistema dinâmico, pode-se dizer que é a mais relevante propriedade. Muitas técnicas têm sido apresentadas para investigação matemática de estabilidade, mas independente da técnica empregada para avaliar a mesma, é importante ter a ciência que esta é uma propriedade intuitiva de que o sistema não *"explode"*, ou venha atingir a magnitude maior que sua capacidade. Também é importante deixar explícito que existe uma estreita relação entre estabilidade e energia (JOHANSSON, 1999).

Uma vez tratada a importância da estabilidade de um sistema dinâmico, ao se projetar um controlador para uma determinada planta, faz-se necessário e fortemente relevante avaliar a estabilidade do sistema que se deseja controlar. Segundo (SCHARLAU et al., 2013), o estudo de estabilidade em sistemas chaveados tem obtido uma forte relevância. Um exemplo disso é que mesmo todos os subsistemas possuindo estabilidade exponencial, o sistema chaveado segundo uma determinada lei de comutação pode apresentar trajetória divergente. Outra perspectiva interessante e relevante que deve-se atentar é a possibilidade de chaveamento entre subsistemas instáveis obter um sistema chaveado exponencialmente estável. Sob estas duas perspectivas, notamos que a estabilidade de sistemas chaveados dependem tanto das dinâmicas presentes em cada subsistemas assim como do sinal de chaveamento que fomentará a alternância entre os possíveis modos.

A estabilidade de sistemas chaveados é criteriosamente observada sob a ótica da chaveamento empregado para controlar o sistema. Para uma melhor compreensão, será abordada a estabilidade de sistemas submetidos a um chaveamento acíclico (arbitrário) e o chaveamento controlado.

2.1.4 Estabilidade Sob Condição de Chaveamento Arbitrário

Uma das grandes dificuldades presentes em sistemas chaveados com a característica de chaveamento arbitrário, se fundamenta sobre quais condições este apresenta estabilidade, tendo por base o desconhecimento de condições anteriores de chaveamento e que o mesmo não possui restrições. Uma ação para para definir o critério de estabilidade sob estas circunstâncias é a ocorrência da estabilidade assintótica dos subsistema. Mas esta característica não é determinante para garantir que a estabilidade do sistema, visto que pode ocorrer a divergência da trajetória dinâmica de algum dos estados devido a condições iniciais específicas. Dessa forma, um critério que garante a estabilidade do sistema chaveado, sendo esta a estabilidade global exponencial sob comutação arbitrária, é a existência de uma Função Quadrática Comum de Lyapunov (*Common Quadratic Lyapunov Function*) para todo subsistema pertencente ao sistema avaliado em questão (SCHARLAU et al., 2013).

No entanto, encontrar funções de Lyapunov que descrevem a estabilidade para cada subsistema não é uma tarefa que possui solução trivial. De modo similar, a existência de uma função de Lyapunov é uma condição suficiente para estabilidade do sistema que possui chaveamento arbitrário (SCHARLAU et al., 2013). Mas também, faz-se necessário deixar documentada a existência de sistemas chaveados que manifestam estabilidade sob comutação arbitrária, no entanto não possuem função quadrática comum de Lyapunov (LIBERZON, 2003).

2.1.5 Estabilidade Sob Condição de Chaveamento com Restrição

Na presente seção, serão tratadas as características de estabilidade sob chaveamento com restrição de superfícies especificadas, buscando dessa forma uma melhor compreensão sobre como interpretar o efeito da superfície no chaveamento dos sistemas. Segundo (LIBERZON,

2003), um procedimento muito eficaz para atestar a estabilidade de sistemas chaveados sujeitos a restrições é a idéia de Múltiplas Funções de Lyapunov *(Multiple Lyapunov Functions)*. Essa técnica propõe em vincular uma função de Lyapunov a cada modo de operação ou região do espaço de estados. Estas funções relacionadas, formam uma função de Lyapunov com aspectos peculiares, os quais não são comumente encontrados. Dentre essas características, pode-se destacar: a possibilidade de apresentar descontinuidades; a possibilidade de não decrescer monotonicamente ao longo das trajetórias dos estados e serem diferenciáveis por partes (SCHARLAU et al., 2013).

De modo a tornar mais clara a abordagem, suponha que em um determinado subsistema, todos os modos que compõem o mesmo sejam estáveis e logo pode-se associá-los a uma função de Lyapunov específica. No momento em que um determinado modo estiver ativo, entende-se que sua função Lyapunov deve decrescer. Adicionando uma restrição ao sinal de chaveamento, tal como tempo limite ou médio de residência em um determinado modo, de maneira que a cada ativação de um determinado modo o valor da função de Lyapunov correspondente possua menor valor que o modo anteriormente ativo, pode-se dizer que o sistema é assintoticamente estável (LIN; ANTSAKLIS, 2009).

Segundo (SCHARLAU et al., 2013), a utilização de diversos tipos de funções de Lyapunov tem despertado o interesse de pesquisadores. Além disso, pode-se também tratar as funções de Lyapunov, sejam quaisquer a natureza que as mesmas representem, como um problema de LMIs, peculiaridade a qual acresce ainda mais possibilidades e técnicas de solução para as funções de Lyapunov.

2.1.6 Estabilização de Sistemas Chaveados

Na subseção imediatamente anterior, algumas técnicas para estabilizar sistemas chaveados foram apresentadas. Nesta subseção será destacada a problemática de se estabelecer uma lei de chaveamento que gerencie a entrada em operação de subsistemas e que promova a estabilidade do mesmo.

Segundo (SCHARLAU et al., 2013), na existência de pelo menos um dos modos que compõe o sistema seja estável, basta operar somente neste modo sendo esta, segundo o autor, uma solução corriqueira. No entanto, quando nenhum dos subsistemas possui estabilidade isoladamente, faz-se necessário projetar uma lei de chaveamento que promova a estabilidade do sistema operando entre os modos. Esta abordagem permite uma tratativa muito interessante no que diz respeito a conversores eletrônicos chaveados, visto que são compostos de semiconduto-res, os quais possuem como característica intrínseca a não linearidade. Considerando o projeto da lei de chaveamento para estabilizar um sistema chaveado, já foi apresentado anteriormente e referenciada na Subseções 2.1.2, 2.1.4 e 2.1.5 a validade dessa técnica quando há uma combinação convexa estável entre os modos dinâmicos. Assim com a utilização de uma lei de controle predominantemente quadrática de Lyapunov, torna-se possível atingir a desejada estabilidade para o sistema.

Não obstante, minerar a solução da combinação convexa dinâmica que atenda ao requisito de estabilidade ainda é caracterizado por apresentar um elevado grau de complexidade, o que a literatura caracteriza como um problema *NP-Hard* (SKAFIDAS et al., 1999).

No entanto, pode-se dizer que os métodos que garantem uma solução por meio de uma função quadrática de Lyapunov são, de certa forma, conservadores, haja visto existirem sistemas chaveados que podem apresentar estabilidade sem que possuam uma função quadrática de Lyapunov. Uma alternativa para solucionar o conservadorismo seria utilizar a ideia de múltiplas funções de Lyapunov para projeto de uma lei de chaveamento que visa estabilizar o sistema chaveado. (SCHARLAU et al., 2013).

No que diz respeito ao projeto da lei de chaveamento em si, alguns resultados utilizam para o referido projeto as funções min ou max para determinar o modo ativo segundo um conjunto de funções auxiliares dependente dos estados. Projetos que utilizam as vertentes propostas possuem vantagens e desvantagens, visto que ao se utilizar a função min tem-se uma maior facilidade em garantir a estabilidade em modos deslizantes. Por outro lado, a função max não promove a restrição de que as funções auxiliares de serem positivas, em contraste a técnica que utiliza min (SCHARLAU et al., 2013).

2.2 PROJETO DA LEI DE CHAVEAMENTO

Esta seção possui como objetivo apresentar as diretrizes para o projeto de uma lei de chaveamento, que possui convergência assintótica, conduzindo os estados para a referência desejada. Será levado em consideração um sistema chaveado afim, visto que futuramente será aplicado ao projeto de um conversor chaveado cc-cc. Será utilizada para tal uma lei de chaveamento baseada na função max segundo a teoria, já consolidada, proposta por (TROFINO et al., 2011a). Segundo (SCHARLAU et al., 2013), a principal contribuição desta nova técnica se baseia no fato de que a combinação das matrizes de dinâmica dos subsistemas, que compõem o sistema chaveado, não necessitam ser Hurwitz estáveis, o que traz uma forte contribuição para o campo de pesquisa de sistemas chaveados.

2.2.1 Sistemas Chaveado Afins

Uma função afim ou também chamada de função de primero grau é dada pela disposição matemática f(x) = Ax + b sendo *A*, *b* matrizes reais. De forma semelhante um sistema chaveado possui a notação descrita pela Equação (2.7) composto de *m* subsistemas.

$$\dot{x} = A_i x(t) + b_i, \quad i \in \mathbb{M} := \{1, 2, ..., m\}$$
(2.7)

Ainda sobre a Equação (2.7), pode-se dizer que $x \in \mathbb{R}^n$ representa os espaços do sistema, com possibilidade de ser medido ou estimado. Para caso de medição parcial, ver (TROFINO et al., 2011a). As Matrizes $A_i e b_i$ são matrizes de dinâmicas dos subsistemas, reais e de dimensões compatíveis, ou seja, $A \in \mathbb{R}^{n \times n}$ e $b \in \mathbb{R}^n$ (TROFINO et al., 2011a).

Considerando a Equação (2.8) e o caso em que $\sigma(x(t))$ possua apenas um elemento, podese então identificar qual o modo de operação em que se encontra. No entanto, e não menos comum, se $\sigma(x(t))$ possuir mais de um elemento em questão, pode-se afirmar que segundo (FILIPPOV, 1988) o sistema se encontra em modo deslizante. Sabemos que $\sigma(x(t))$ é descrito pela Equação (2.8), ou seja, tem como entrada os estados e como saída o modo ativo.

$$\sigma(x(t)): \mathbb{R}^n \mapsto \mathbb{M} \tag{2.8}$$

O objetivo do método de controle de sistemas chaveados afim é estabelecer uma lei de chaveamento que promova seguimento de uma referência constante, representada por \bar{x} , e que possua convergência assintótica, como já tratado na Seção 2.1.4. A Equação (2.9) representa de uma maneira matemática o comportamento esperado dos estados do subsistema chaveado em regime.

$$\lim_{t \to \infty} x(t) = \overline{x} \tag{2.9}$$

Para uma melhor compreensão do que se objetiva demonstrar com a lei de chaveamento, o sistema disposto na Equação (2.7) será reescrito em função do erro. Dessa forma algumas peculiaridades pertinentes para analogia em relação as funções candidatas a Lyapunov tornarse-ão de mais fácil entendimento (SCHARLAU et al., 2013).

$$e(t) := x(t) - \overline{x} \tag{2.10}$$
A nova expressão referente a dinâmica da Equação (2.7) pode ser representada em função do erro usando (2.10), é dada por:

$$e(t) := x(t) - \bar{x} \quad \to \quad \dot{e}(t) = \dot{x}(t) \tag{2.11}$$

$$\dot{e}(t) = A_i(e(t) + \bar{x}) + b_i$$
 (2.12)

No entanto, na Equação (2.12), ao se considerar as matrizes de dinâmica dos sistema afim $A_i e b_i$, podemos reescrevê-la da seguinte forma,

$$\dot{e}(t) = A_i e(t) + k_i$$
; $k_i = A_i \bar{x} + b_i$ (2.13)

haja vista que o termo k_i é uma constante.

Conforme discutido na Seção 2.1.2, em um determinado momento a variação dinâmica entre os subsistemas possui uma característica peculiar tratada como horizonte deslizante. Neste caso, devido ao chaveamento rápido entre os modos que descrevem o sistema chaveado, não é mais possível representá-lo como sendo a característica de um dos modos em específico, mas como uma combinação convexa entre os subsistemas. A Figura 2.2 representa a combinação de 2 modos em uma determinada região da superfície de chaveamento de um sistema chaveado, a título de ilustração.

Figura 2.2 – Superfície de Chaveamento Deslizante



Fonte: Produção do autor.

Afim de apresentar maior conotação matemática à Figura 2.2, podemos representá-la segundo a Equação (2.14):

$$\dot{e}(t) = \theta_1[A_1e(t) + k_1] + \theta_2[A_2e(t) + k_2]$$
(2.14)

No entanto, a Equação (2.14) possui uma menos abrangente, visto que somente trata de dois modos. Para tornar a dinâmica resultante do chaveamento mais genérica possível, segundo (TROFINO et al., 2011a), podemos representá-la conforme a Equação (2.15):

$$\dot{e}(t) = \sum_{i=1}^{m} \theta_i (A_i e(t) + k_i) , \theta_i \in \Theta$$
(2.15)

$$\Theta := \left\{ \theta_i : 0 \le \theta_i \le 1, \ \sum_{i=1}^m \theta_i = 1 \right\}$$
(2.16)

Um dos maiores interesses para o seguimento de referência é obter erro zero, ou seja, que não exista diferença entre a magnitude dos estados da planta e a referência desejada. Conforme a Figura 2.3(a), a qual ilustra o caso em que a superfície de chaveamento é dada por $e_1 = 0$, ou seja, para $e_1 > 0$ as trajetórias do erro seguem uma dinâmica e para $e_1 < 0$ outra dinâmica. Segundo (FILIPPOV, 1988) e (SCHARLAU et al., 2013), existe a possibilidade dos modos deslizantes ocorrerem em um ponto de e(t), caso seja possível encontrar uma combinação convexa dos campos vetoriais dos subsistemas do sistema chaveado e, dessa forma, $\dot{e}(t)$ seja um vetor tangente a superfície de chaveamento no ponto e(t). A Figura 2.3(b) demonstra o momento em que a derivada do erro se torna tangente a superfície de chaveamento.

Figura 2.3 – Ponto de equilíbrio.



Fonte: Produção do autor.

Dessa forma, de uma maneira mais simplista, para que e = 0, seja um ponto de equilíbrio, é necessário a ocorrência de $\dot{e}(t) = 0$ na ocasião em que e = 0. Pode-se representar de maneira matemática o que foi expressado no presente parágrafo, por meio da Equação (2.17):

$$\dot{e}(t) = \sum_{i=1}^{m} \theta_i (A_i e(t) + k_i), \theta_i \in \Theta$$
(2.17)

Para a condição de equilíbrio, será tratado o θ como $\overline{\theta}$, sinalizando-o assim como a ponderação dos subsistemas no modo deslizante específico que mantém o equilíbrio. Trabalhando de maneira algébrica a Equação (2.17), pode-se encontrar que em equilíbrio devemos ter satisfeito que

$$\sum_{i=1}^{m} \overline{\theta_i} k_i = 0 \tag{2.18}$$

2.2.2 Exemplo de Aplicação

No intuito de fundamentar o que foi exposto anteriormente, será efetuada a modelagem de um conversor cc-cc *Buck-Boost*, conforme a Figura 2.4, com a premissa de encontrar o θ de regime e comparar com a já consolidada técnica de modelagem por valores médios, que pode ser encontrada em (BARBI, 2001).

Figura 2.4 - Topologia do Conversor Buck-Boost .



Fonte: Produção do autor.

Referente à Figura 2.4, considere dois modos de operação, sendo o modo 1 com a chave em estado de condução e o modo 2 com a chave em estado de bloqueio. Aplicando a lei das tensões e correntes de Kirchhoff sobre o circuito da Figura 2.4, considerando o modo 1, podemos expressar a dinâmica do circuito conforme as Equações (2.19) e (2.20). De maneira semelhante, para o modo 2, aplicando o mesmo conceito, encontramos as Equações (2.21) e (2.22).

$$-V_{in} + V_L = 0 (2.19)$$

$$i_C + i_R = 0$$
 (2.20)

$$-V_L - V_C = 0 (2.21)$$

$$i_L = i_C + i_R \tag{2.22}$$

Trabalhando as Equações (2.19)-(2.22) para deixá-las em formato matricial, pode-se obter as Equações (2.24)-(2.26).

$$\dot{x} = A_1 x + b_1 \tag{2.23}$$

$$\begin{bmatrix} \dot{i}_L(t) \\ \dot{v}_c(t) \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ 0 & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} i_L(t) \\ v_c(t) \end{bmatrix} + \begin{bmatrix} \frac{V_{in}}{L} \\ 0 \end{bmatrix}$$
(2.24)

$$\dot{x} = A_2 x + b_2 \tag{2.25}$$

$$\begin{bmatrix} \dot{i}_L(t) \\ \dot{v}_c(t) \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} i_L(t) \\ v_c(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \end{bmatrix}$$
(2.26)

Onde:

 i_L : corrente no indutor

v_c: tensão no capacitor

Vin: tensão de entrada

Considerando o sistema operando em regime permanente, deseja-se os estados de equilíbrio $\overline{x}(t) = \begin{bmatrix} \overline{i_L}(t) \\ \overline{v_C}(t) \end{bmatrix}$. Segundo a Equação (2.7) podemos encontrar o termo constante k_i . Considere para os modos 1 e 2 as Equações (2.27) e (2.28) respectivamente:

$$k_1 = A_1 \overline{x} + b_1 = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} \overline{i_L} \\ \overline{v_c} \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \end{bmatrix}$$
(2.27)

$$k_2 = A_2 \overline{x} + b_2 = \begin{bmatrix} 0 & 0 \\ 0 & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} \overline{i_L} \\ \overline{v_c} \end{bmatrix} + \begin{bmatrix} \underline{V_{in}} \\ D \end{bmatrix}$$
(2.28)

Desenvolvendo as equações (2.27) e (2.28), pode-se encontrar as Equações (2.29) e (2.30) na devida ordem:

$$k_1 = A_1 \overline{x} + b_2 = \begin{bmatrix} \frac{V_{in}}{L} \\ -\frac{\overline{V_c}}{RC} \end{bmatrix}$$
(2.29)

$$k_2 = A_2 \overline{x} + b_1 = \begin{bmatrix} -\frac{\overline{v_c}}{L} \\ \frac{\overline{i_L}}{\overline{C}} - \frac{\overline{v_c}}{RC} \end{bmatrix}$$
(2.30)

No entanto, sabe-se, segundo a Equação (2.18), durante o momento em que o sistema se encontra no modo deslizante de equilíbrio, a dinâmica que prescreve o comportamento é dada pela combinação dos modos. Assim, podemos reescrever o sistema, que na ocasião possui dois modos, da seguinte forma:

$$\overline{\theta_1}k_1 + \overline{\theta_2}k_2 = 0 \tag{2.31}$$

Aplicando a Equação (2.31) em (2.29) e (2.30), temos:

$$\overline{\theta}_{1} \begin{bmatrix} \frac{V_{in}}{L} \\ -\frac{\overline{V_{C}}}{RC} \end{bmatrix} + (1 - \overline{\theta}_{1}) \begin{bmatrix} -\frac{\overline{V_{C}}}{L} \\ \frac{\overline{i_{L}}}{C} - \frac{\overline{V_{C}}}{RC} \end{bmatrix} = 0$$
(2.32)

Observando a primeira linha da (2.32) e a desenvolvendo tem-se:

$$\overline{\theta_{1}}\left(-\frac{V_{in}}{L}\right) + (1 - \overline{\theta_{1}})\left(-\frac{\overline{v_{c}}}{L}\right) = 0$$
(2.33)

$$\overline{\theta_1} \frac{\overline{v_{in}}}{L} - \frac{\overline{v_C}}{L} + \overline{\theta_1} \frac{\overline{v_C}}{L} = 0$$
(2.34)

$$\frac{\theta_1}{1 - \overline{\theta_1}} = \frac{\overline{v_C}}{V_{in}} \tag{2.35}$$

Aplicando a Equação (2.5) em (2.35), tem-se:

$$\frac{\overline{\theta_2} - 1}{\overline{\theta_2}} = \frac{\overline{v_C}}{v_{in}}$$
(2.36)

Agora, fazendo a mesma tratativa para a segunda linha da Equação (2.32), de modo análogo, tem-se:

$$\overline{i_L} = \frac{\overline{v_C}^2 + \overline{v_C}V_{in}}{V_{in}R}$$
(2.37)

Com intuito de comprovar a eficácia do método empregado, em comparação ao método de modelagem por valores médios que pode ser encontrado em (BARBI, 2001), que descreve como razão cíclica ou *duty cycle* $\frac{D}{1-D} = \frac{V_{saida}}{V_{entrada}}$, sendo análogo à Equação (2.35). O que difere ambas as propostas é que na solução por valores médios o chaveamento é dependente do tempo,

e na proposta anunciada por (TROFINO et al., 2011a) é dependente do estado, ainda que ambas em regime permanente apresentem a mesma conotação matemática.

2.2.3 Lei de Chaveamento Segundo a Função Max

Até a presente etapa do trabalho, foi desenvolvida a dinâmica de chaveamento para condições de regime. Agora, é preciso estabelecer qual a lei de controle que irá definir como a dinâmica de escolha entre o comportamento dos modos. Para tal proposta será utilizado a técnica proposta por (TROFINO et al., 2011a).

Afim de controlar uma determinada planta, descrita por um sistema chaveado composto de subsistemas do tipo afim, segundo (TROFINO et al., 2011a), uma maneira interessante de se efetuar esse procedimento, é a utilização da função de máxima energia dentre os modos. Mas antes de expor a proposição da lei de chaveamento é necessário anunciar algumas peculiaridades pertinentes à estabilidade de um sistema chaveado afim.

Segundo (TROFINO et al., 2011a), a definição da lei de chaveamento está vinculada a encontrar uma função V que atenda os critérios de estabilidade de Lyapunov, ou seja positiva e decrescente, e que represente a máxima energia dos subsistemas que compõe o sistema chaveado. No entanto, partindo do princípio que existe mais de um subsistema que compõe a planta de natureza chaveada, faz-se necessário o particionamento da função V em funções auxiliares. As equações (2.38) é a função candidata a função de Lyapunov correspondente a cada subsistema.

$$V = \max_{i \in \mathbb{M}} \{ v_i \} \tag{2.38}$$

$$v_i = e(t)' P_i e(t) + 2e(t)' S_i \quad i \in \mathbb{M}$$
 (2.39)

Com o intuito de deixar os equacionamentos que seguirão de agora em diante mais simplificados, adota-se que as variáveis com relação ao tempo serão omitidas para simplificar a apresentação, ou seja, e(t):=e, assim como suas demais variações.

Para determinar o modo ativo que representa a dinâmica do sistema, pode se considerar o argumento da máxima função de Lyapunov, segundo a Equação (2.40):

$$\sigma = \arg \max_{i \in \mathbb{M}} \{ v_i \}. \tag{2.40}$$

No entanto, a dinâmica do sistema chaveado, quando em modo deslizante, passa a não ser descrita com a característica de um só modo de operação, mas segundo a combinação convexa

dos modos conforme exemplificado na Figura 2.3(b) (FILIPPOV, 1988). Dessa forma Equação (2.41) representa nova configuração da função candidata a Lyapunov do sistema:

$$V = \sum_{i=1}^{m} \theta_i v_i \tag{2.41}$$

Será tratado que $V = \sum_{i=1}^{m} \theta_i v_i = v_{\theta}$ para simplificação das notações aqui expostas. Desenvolvendo a Equação 2.41 encontra-se:

$$V = \sum_{i=1}^{m} \theta_i v_i = \sum_{i=1}^{m} \theta_i (e' P_i e + 2e' S_i)$$
(2.42)

$$V = e'\left(\sum_{i=1}^{m} \theta_i P_i\right) e + 2e'\left(\sum_{i=1}^{m} \theta_i S_i\right)$$
(2.43)

Para que *V* seja uma função de Lyapunov e garanta, dessa forma, a estabilidade exponencial do sistema é necessário que a mesma atenda aos seguintes critérios: *V* seja positiva e decrescente. Começando pela garantia de positividade, tem-se que v_{θ} deve ser maior que zero. No entanto, isso implica que solucionar essa desigualdade para todo $\theta \in \mathbb{R}$, o que dificultaria sobremaneira a resolução. Mas, de acordo com a Equação (2.44), pode-se resolver para $\overline{\theta}$, uma vez que o mesmo é conhecido e sabe-se que a combinação convexa que representa o máximo é sempre maior que qualquer combinação convexa particular.

$$V = v_{\theta} \ge v_{\overline{\theta}} > 0 \tag{2.44}$$

Considerando a notação de $v_{\overline{\theta}}$ descrita na Equação (2.45), pode-se tirar as duas primeiras LMI's que serão as diretrizes para lei de controle desejada.

$$v_{\overline{\theta}} = e' \left(\sum_{i=1}^{m} \overline{\theta}_i P_i \right) e + 2e' \left(\sum_{i=1}^{m} \overline{\theta}_i S_i \right)$$
(2.45)

Observando a Equação (2.45), a primeira LMI que se pode observar está descrita na Equação (2.46) e a segunda LMI está exemplificada na Equação (2.47). Assim a Equação (2.45) é positiva para qualquer $e \in \mathbb{R}$.

$$\sum_{i=1}^{m} \overline{\theta}_i P_i > 0 \tag{2.46}$$

$$\sum_{i=1}^{m} \overline{\theta}_i S_i = 0 \tag{2.47}$$

Uma vez estabelecida a condição de positividade da função candidata a Lyapunov, faz necessário tratar a condição que imponha a garantia de decrescimento de V. Segundo (TROFINO et al., 2011a), o atendimento dessa garantia para um modo isolado é dada por:

$$\dot{v_i} = \frac{dv_i}{dt} < 0 \tag{2.48}$$

Para solucionar o decrescimento mesmo em modos deslizantes faremos uso da técnica de derivação proposta no *Teorema de Dini* (LIMA, 2007). De maneira a tornar mais claro, tem-se:

Lema 1 (Teorema de Dini) Considerando a sequência de funções contínuas $f_n : X \mapsto \mathbb{R}$ que convergem monotonicamente para a função contínua $f : X \mapsto \mathbb{R}$ no conjunto X então a convergência é uniforme.

Com isso:

$$\sum_{i=1}^{m} \theta_i \frac{dv_i}{dt} < 0, \ \forall \theta \in \Theta$$
(2.49)

Desenvolvendo a Equação (2.49), temos:

$$\sum_{i=1}^{m} \theta_i (\dot{e}' P_i e + e' \dot{P}_i e + e' P_i \dot{e} + 2\dot{e}' S_i + 2e' \dot{S}_i) < 0$$
(2.50)

$$\sum_{i=1}^{m} \theta_i (\dot{e}' P_i e + e' \dot{P}_i \dot{e} + e' P_i \dot{e} + 2\dot{e}' S_i + 2e' \dot{s}_i) < 0$$
(2.51)

$$\sum_{i=1}^{m} \theta_i (\dot{e}' P_i e + e' P_i \dot{e} + \dot{e}' S_i + S'_i \dot{e}) < 0$$
(2.52)

É importante lembrar que:

$$\dot{e} = \sum_{i=1}^{m} \theta_i (A_i e + k_i) = \left(\sum_{i=1}^{m} A_i \theta_i\right) e + \left(\sum_{i=1}^{m} k_i \theta_i\right)$$
(2.53)

Será feita a seguinte consideração para simplificar as notação posteriores:

$$A_{\theta} = \sum_{i=1}^{m} \theta_{i} A_{i}, \quad k_{\theta} = \sum_{i=1}^{m} \theta_{i} k_{i}$$
(2.54)

Reescrevendo a Equação (2.52), encontramos:

$$\sum_{i=1}^{m} \theta_i [(A_{\theta}e + k_{\theta})'P_ie + e'P_i(A_{\theta}e + k_{\theta})] + \sum_{i=1}^{m} \theta_i [(A_{\theta}e + k_{\theta})'S_i + S'_i(A_{\theta} + k_{\theta})] \quad (2.55)$$

Efetuando a distributiva na Equação (2.55),

$$(A_{\theta}e + k_{\theta})' \left(\sum_{i=1}^{m} \theta_{i}P_{i}\right)e + e' \left(\sum_{i=1}^{m} \theta_{i}P_{i}\right)(A_{\theta}e + k_{\theta}) + (A_{\theta}e + k_{\theta})' \left(\sum_{i=1}^{m} \theta_{i}S_{i}\right) + \left(\sum_{i=1}^{m} \theta_{i}S_{i}\right)' (A_{\theta} + k_{\theta}) \quad (2.56)$$

para simplificar ainda mais a notação, note que:

$$\sum_{i=1}^{m} \theta_i A_{\theta} = A_{\theta}, \quad \sum_{i=1}^{m} \theta_i k_{\theta} = k_{\theta}$$
(2.57)

$$\sum_{i=1}^{m} \theta_i P_i = P_{\theta}, \quad \sum_{i=1}^{m} \theta_i S_i = S_{\theta}$$
(2.58)

Com base nas considerações efetuadas acima, podemos reescrever (2.55) da seguinte forma:

$$V = (A_{\theta}e + k_{\theta})'P_{\theta}e + e'P_{\theta}(A_{\theta}e + k_{\theta}) + (A_{\theta}e + k_{\theta})'S_{\theta} + S'_{\theta}(A_{\theta}e + k_{\theta})$$
(2.59)

Considerando a propriedade que garante $(A_{\theta}e + k_{\theta})' = e'A'_{\theta} + k'_{\theta}$, trabalhando a equação (2.59) para obter um formato matricial, temos:

$$\begin{bmatrix} e \\ 1 \end{bmatrix}' \begin{bmatrix} A'_{\theta}P_{\theta} + P'_{\theta}A_{\theta} & P_{\theta}K_{\theta} + A'_{\theta}S_{\theta} \\ K'_{\theta}P_{\theta} + S'_{\theta}A_{\theta} & K'_{\theta}S_{\theta} + S'_{\theta}K_{\theta} \end{bmatrix} \begin{bmatrix} e \\ 1 \end{bmatrix} < 0.$$
(2.60)

Uma vez configurada a condição de decrescimento em formato matricial V, torna-se mais simples aplicar algumas ferramentas matemáticas e, além disso, a utilização de *softwares* que auxiliam na resolução de LMI's. No entanto, a condição (2.60) ainda não é uma LMI, pois existem produtos entre θ dentro da matriz. É necessário efetuar mais algumas manipulações matemáticas. Vamos considerar as seguintes notações:

$$k_{\theta} = \sum_{i=1}^{m} \theta_{i} K_{\theta} = \begin{bmatrix} k_{1} & k_{2} & \cdots & k_{m} \end{bmatrix} \begin{bmatrix} \theta_{1} \\ \theta_{2} \\ \vdots \\ \theta_{m} \end{bmatrix}$$
(2.61)

$$S_{\theta} = \sum_{i=1}^{m} \theta_{i} S_{\theta} = \begin{bmatrix} S_{1} & S_{2} & \cdots & S_{m} \end{bmatrix} \begin{bmatrix} \theta_{1} \\ \theta_{2} \\ \vdots \\ \theta_{m} \end{bmatrix}$$
(2.62)

$$P_{\theta}e = \sum_{i=1}^{m} \theta_{i}P_{i}e = \begin{bmatrix} \theta_{1}P_{1} & \theta_{2}P_{2} & \cdots & \theta_{m}P_{m} \end{bmatrix} e$$

$$[\theta_{1}e]$$

$$[\theta_{2}e]$$

$$P_{\theta}e = \sum_{i=1}^{m} \theta_{i}P_{i}e = \begin{bmatrix} P_{1} & P_{2} & \cdots & P_{m} \end{bmatrix} \begin{bmatrix} \theta_{1}e \\ \theta_{2}e \\ \vdots \\ \theta_{m}e \end{bmatrix}$$
(2.64)

$$A_{\theta}e = \sum_{i=1}^{m} \theta_{i}A_{i}e = \begin{bmatrix} \theta_{1}A_{1} & \theta_{2}A_{2} & \cdots & \theta_{m}A_{m} \end{bmatrix} e$$
(2.65)

$$A_{\theta}e = \sum_{i=1}^{m} \theta_{i}A_{i}e = \begin{bmatrix} A_{1} & A_{2} & \cdots & A_{m} \end{bmatrix} \begin{bmatrix} \theta_{1}e \\ \theta_{2}e \\ \vdots \\ \theta_{m}e \end{bmatrix}$$
(2.66)

Fazendo a substituição das Equações (2.61)-(2.66) em (2.60), encontramos:

$$\begin{bmatrix} e_{\theta} \\ \theta \end{bmatrix}' \begin{bmatrix} A'P + P'A & P'K + A'S \\ K'P + S'A & K'S + S'K \end{bmatrix} \begin{bmatrix} e_{\theta} \\ \theta \end{bmatrix} < 0$$
(2.67)

Considere a seguinte expressão:

$$\Psi = \begin{bmatrix} A'P + P'A & P'K + A'S\\ K'P + S'A & K'S + S'K \end{bmatrix}$$
(2.68)

Pode-se dizer que a condição Ψ <0 é uma LMI. No entanto, é extremamente conservadora, pois muita informação foi retirada da LMI. De modo a reduzir o conservadorismo, é necessário trazer para a condição (2.68) informações que anteriormente foram retiradas, sem comprometer a característica de LMI. Assim, precisa-se assumir duas premissas que permitem efetuar tal manipulação.

- Da condição de equilíbrio: $k_{\overline{\theta}} = 0$; $\overline{\theta} \in \Theta$
- Da condição de positividade disposta na Equação (2.47): $S_{\overline{\theta}} = 0$; $\overline{\theta} \in \Theta$.

Uma vez exposto que as proposições acima são zero, pode-se somá-las a LMI sem alterar sua essência. Considere as seguintes manipulações algébricas:

$$(k_{\theta} - k_{\overline{\theta}}) = \begin{bmatrix} k_1 & k_2 & \cdots & k_m \end{bmatrix} \begin{bmatrix} \theta_1 - \overline{\theta_1} \\ \theta_2 - \overline{\theta_2} \\ \vdots \\ \theta_m - \overline{\theta_m} \end{bmatrix}$$
(2.69)

$$(S_{\theta} - S_{\overline{\theta}}) = \begin{bmatrix} S_1 & S_2 & \cdots & S_m \end{bmatrix} \begin{bmatrix} \theta_1 - \overline{\theta_1} \\ \theta_2 - \overline{\theta_2} \\ \vdots \\ \theta_m - \overline{\theta_m} \end{bmatrix}$$
(2.70)

Substituindo as Equações (2.69) e (2.70) em (2.71), temos:

$$\begin{bmatrix} e_{\theta} \\ \theta - \overline{\theta} \end{bmatrix}' \begin{bmatrix} A'P + P'A & P'K + A'S \\ K'P + S'A & K'S + S'K \end{bmatrix} \begin{bmatrix} e_{\theta} \\ \theta - \overline{\theta} \end{bmatrix} < 0$$
(2.71)

Considere:

$$V = \xi' \Psi \xi \tag{2.72}$$

onde $\Psi \in \mathbb{R}^{n \cdot m + m \times n \cdot m + m}$ e $\xi \in \mathbb{R}^{n \cdot m + m \times 1}$, sendo *n* o número de estados e *m* o número de subsistemas/modos; $n, m \in \mathbb{N}$.

Assim, para satisfazer que V decresça é preciso um maior grau de liberdade a Equação (2.72). O que se busca é Ψ <0. Para isso, será utilizado o Lema de *Finsler* (TROFINO; BAR-BOSA; COUTINHO, 2013), que irá atribuir uma condição ao ξ , para que o mesmo satisfaça a LMI, ou seja, multiplicar ξ por uma variável C_a ,

Lema 2 (Lema de Finsler) Seja $C \in \mathbb{R}^{m \times n}$ uma matriz dada e C_0 uma base para o espaço nulo de C. Seja F(g) uma função afim em $g \in \mathbb{R}^q$ com $F(g) = F'(g) \in \mathbb{R}^{n \times n}$. As seguintes condições são equivalentes:

- (a) $\exists g: x'F(g)x < 0, \forall x \in \mathbb{R}^n: Cx = 0, x \neq 0;$
- (b) $\exists g, L: F(g) + LC + C'L' < 0, L \in \mathbb{R}^{n \times m};$
- (c) $\exists g: C'_0 F(g) C_0 < 0;$
- (d) $\exists g, \alpha : F(g) \alpha C'C < 0, \ \alpha \in \mathbb{R}.$

Assim, efetuando a manipulação algébrica, tem-se:

 $C_a = \begin{bmatrix} \mathbf{0}^{1 \times n \cdot m} & M^{1 \times m} \end{bmatrix} \in \mathbb{R}^{1 \times n \cdot m + m}.$

$$C_a \xi = 0 \tag{2.73}$$

$$\begin{bmatrix} M \end{bmatrix} \begin{vmatrix} \theta_1 - \theta_1 \\ \theta_2 - \overline{\theta_2} \\ \vdots \\ \theta_m - \overline{\theta_m} \end{vmatrix} = 0$$
(2.74)

$$M = [1...1] \tag{2.75}$$

No intuito de reduzir o conservadorismo da Equação (2.72), será introduzido a Equação (2.73) em \dot{V} . No entanto, encontramos um problema de dimensão. Para tal será inserida uma variável de decisão $L_a \in \mathbb{R}^{n \cdot m + m \times 1}$, permitindo dessa forma uma maior facilidade para solução da LMI e também mantendo a característica anteriormente expressada em (2.73). Com essa nova variável de decisão, a Equação (2.76) assume uma nova conotação menos conservadora, mas ainda é preciso trabalhá-la afim de reduzir o conservadorismo.

$$\xi'\Psi\xi + \xi'L_aC_a\xi + \xi'C_a'L_a'\xi < 0 \tag{2.76}$$

Segundo (TROFINO et al., 2011a), uma forma de reduzir ainda mais o conservadorismo é a inserção de uma nova estrutura que multiplicada ao ξ venha a resultar em zero, não alterando a proposta inicial de conseguir um \dot{V} <0. Seja C_b essa estrutura:

$$C_b = [N_\theta \otimes I, \ \mathbf{0}] \tag{2.77}$$

$$C_b \xi = 0 \tag{2.78}$$

onde N_{θ} é a combinação matricial, que somada a matriz de zero, aqui representado pelo zero em negrito, $\mathbf{0} \in \mathbb{R}^{n \cdot n_l \times m}$ é capaz de fazer verdadeira a Equação (2.78), onde n_l é o número de linhas de N_{θ} .

Considere o caso do Buck-Boost, proposto no início do capítulo. Será feito o C_b aplicado a esse conversor que possui dois modos e dois estados. A Equação (2.79) demonstra a sua estrutura matemática.

$$N_{\theta} = \begin{bmatrix} \theta_2 & -\theta_1 \end{bmatrix}$$
(2.79)

$$(N_{\theta} \otimes I_2) = \begin{bmatrix} \theta_2 & 0 & -\theta_1 & 0 & 0 & 0 \\ 0 & \theta_2 & 0 & -\theta_1 & 0 & 0 \end{bmatrix}, \quad I_2 = \begin{bmatrix} 0 & 0 \\ 0 & 0 \end{bmatrix}$$
(2.80)

No entanto, de maneira semelhante à Equação (2.73), C_b não possui as dimensões adequadas para ser inserido na Equação (2.76). De posse dessa informação, segundo (TROFINO et al., 2011a) é necessário adicionar uma estrutura que adeque as dimensões e que reduza, na medida do possível, o conservadorismo da Equação (2.76). Para tal, adicionar-se-á uma estrutura, aqui designada L_b ; $L_b \in \mathbb{R}^{n \cdot m + m \times n \cdot n_l}$. A estrutura a ser inserida possui a seguinte forma matricial:

$$\xi' L_b C_b \xi = 0. \tag{2.81}$$

A estrutura da condição (2.76) assume a seguinte forma:

$$\xi'\Psi\xi + \xi'L_aC_a\xi + \xi'C'_aL'_a\xi + \xi'L_bC_b\xi + \xi'C'_bL'_b\xi < 0$$
(2.82)

Mesmo com as adições efetuadas na Desigualdade (2.82), segundo (TROFINO et al., 2011a), ainda é preciso reduzir o conservadorismo pois a LMI (2.82) não possui solução. Levando em conta (2.44), tem-se

$$\sum_{i=1}^{m} \theta_i v_i \ge v_{\overline{\theta}} \tag{2.83}$$

$$v_{\theta} - v_{\overline{\theta}} \ge 0 \tag{2.84}$$

$$e'P_{\theta}e + 2S'_{\theta}e - e'P_{\overline{\theta}}e + 2S'_{\overline{\theta}}e \ge 0$$
(2.85)

Considere ainda:

$$M \cdot \theta = 1 \tag{2.86}$$

$$M \otimes I \cdot e_{\theta} = e \tag{2.87}$$

$$I_0 = M \otimes I_n \tag{2.88}$$

$$e'P_{\theta}e = e'Pe_{\theta} = e'_{\theta}I'_{0}Pe_{\theta} \tag{2.89}$$

Podemos reescrever a desigualdade (2.85) da seguinte forma:

$$e'_{\theta}I'_{0}Pe_{\theta} - e'_{\theta}I'_{0}P_{\overline{\theta}}I_{0}e_{\theta} + 2(S_{\theta} - S_{\overline{\theta}})'e \ge 0$$
(2.90)

$$e'_{\theta}I'_{0}Pe_{\theta} - e'_{\theta}I'_{0}P_{\overline{\theta}}I_{0}e_{\theta} + 2(\theta - \overline{\theta})'S'I'_{0}e_{\theta} \ge 0$$

$$(2.91)$$

Colocando a Equação (2.91) em formato matricial, temos:

$$\begin{bmatrix} e_{\theta} \\ \theta - \overline{\theta} \end{bmatrix} \begin{bmatrix} I'_{0}P + P'I_{0} - I'_{0}P_{\overline{\theta}}I_{0} & 2I'_{0}S \\ 2S'I_{0} & 0 \end{bmatrix} \begin{bmatrix} e_{\theta} \\ \theta - \overline{\theta} \end{bmatrix} \ge 0$$
(2.92)

Seja ainda:

$$\Phi = \begin{bmatrix} I'_0 P + P' I_0 - I'_0 P_{\overline{\theta}} I_0 & 2I'_0 S \\ 2S' I_0 & 0 \end{bmatrix}$$
(2.93)

Para encontrar uma LMI menos conservadora e que tenha solução para sistemas chaveados do tipo afim com combinação convexa *Hurwitz* estável faremos o uso do S-Procedure. A técnica permite concatenar várias restrições escalares de desigualdade em uma única. Para reduzir o conservadorismo, a técnica introduz multiplicadores como fatores de ponderação a serem determinados.

Para explanação da ferramenta, sejam $T_1, \ldots, T_p \in \mathbb{R}^{n \times n}$ matrizes simétricas dadas e $F(g) \in \mathbb{R}^{n \times n}$ uma função afim em *g*. Considere o seguinte problema: encontre *g*, se possível, tal que

$$\xi' F(g) \xi > 0, \ \forall \xi \neq 0 : \ \xi' T_i \xi \ge 0, \ i = 1, \dots, p$$
 (2.94)

Pode-se perceber que se existem escalares τ_i , i = 1, ..., p e algum g tais que

$$F(g) - \sum_{i=1}^{p} \tau_i T_i > 0 \tag{2.95}$$

então (2.94) está satisfeita. Porém não é trivial mostrar que (2.94) e (2.95) são equivalentes para p = 1.

Dessa forma, fazendo uso do *S-Procedure*, pode-se encontrar uma LMI que representa a função de Lyapunov, menos conservadora, representada pela Equação (2.96):

$$\xi'(\Psi + L_a C_a + C'_a L'_a + L_b C_b + C'_b L'_b + \alpha \Phi)\xi < 0.$$
(2.96)

Uma vez apresentado o desenvolvimento da técnica de controle chaveado, baseada na função máximo, pode-se expressar de maneira concatenada, na forma de teorema. Assim,

Teorema 1 Seja \overline{x} um dado vetor constante representando o equilíbrio desejado para o sistema chaveado afim segundo a Equação (2.3) e supondo que os estados x(t) possam ser medidos.

Considere o sistema afim cujo estado é o erro de seguimento e assumindo que exista $\overline{\theta} \in \Theta$ definido de acordo com a Equação (2.15). Utilizando C_a , L_a , C_b e L_b como uma matriz a ser determinada, $\alpha > 0$, escolhido segundo o critério do projetista, supondo que existam matrizes P, S e L que resolvam o seguinte problema LMI

$$\overline{P} > 0, \qquad \sum_{i=1}^{m} \overline{\Theta}_i S_i = 0,$$
(2.97)

$$\xi'(\Psi + L_a C_a + C'_a L'_a + L_b C_b + C'_b L'_b + \alpha \Phi)\xi < 0$$
(2.98)

então a origem de (2.15) sob efeito da lei de chaveamento (2.40) é globalmente assintoticamente estável e

$$V(e(t)) = \max_{i \in \mathscr{M}} \{v_i(e(t))\}$$
(2.99)

é uma função de Lyapunov para este sistema em malha fechada (TROFINO et al., 2011a).

2.2.4 Exemplo Numérico

Para deixar mais clara a aplicação da técnica de controle exposta no presente capítulo, será efetuado um exemplo numérico, do conversor Buck-Boost, conforme a topologia da Figura 2.4. A operação do conversor em questão é composta de dois modos $\mathbb{M} = \{1,2\}$, nos quais cada um dos modos de operação corresponde a um subsistema. No modo 1, a chave se encontra ligada (fechada) o diodo *D* estará inversamente polarizado, impedindo assim o fluxo de corrente. No entanto a corrente de entrada circula através do indutor *L*, crescendo ao longo do tempo. No momento em que a chave estiver desligada, modo 2 (aberta), a corrente será fornecida pelo indutor aos demais componentes do circuito e o diodo *D* estará diretamente polarizado. Dessa maneira, a energia acumulada em *L* é transferida à carga e ao capacitor por meio da corrente elétrica, a qual decresce ao longo do tempo, assim como a energia do indutor. O modelo em espaço de estados do modo 1 e 2 podem ser visualizados nas Equações (2.24) e (2.26). Os estados do sistema são a corrente do indutor e a tensão no capacitor. Especificada a dinâmica de funcionamento do conversor, será apresentada as diretivas de projeto e parâmetros, conforme a Tabela 2.1.

Verificando a estabilidade das matrizes A_1 e A_2 , pode-se verificar que uma delas não é Hurwitz estável por apresentar autovalor nulo, o que não vem a ser um problema para técnica apresentada neste capítulo. Dessa forma, o intuito é projetar uma lei de controle que objetive impor um comportamento de tensão sobre o capacitor *C* equivalente a um valor pré-especificado, ou seja, $v_c = V_{ref} \neq 0$. De posse dessas informações, pode-se encontrar o ponto de equilíbrio descrito pela equação

Variável	Descrição	Magnitude	Unidade
Vin	Tensão média de entrada	15	V
V_{ref}	Tensão média de saída	9	V
<i>i_{ref}</i>	Corrente média de saída	0.48	А
R	Resistência	30	Ω
L	Indutância	1 <i>m</i>	Н
С	Capacitância	1μ	F
D		Considerado ideal.	
Switch		Considerada ideal.	

Tabela 2.1 – Parâmetros do conversor CC-CC BuckBoost

$$\bar{x} = \begin{bmatrix} \frac{V_{ref}^2 + V_{ref}V_{in}}{V_{in}R} \\ V_{ref} \end{bmatrix}$$
(2.100)

Calculando k_1 e k_2 segundo as Equações (2.29) e (2.30), encontramos:

$$k_1 = \begin{bmatrix} 15000\\ -300000 \end{bmatrix} \quad k_2 = \begin{bmatrix} -9000\\ 180000 \end{bmatrix}$$
(2.101)

Fazendo uso das Equações (2.35) e (2.36), pode-se encontrar $\overline{\theta_1}$ e $\overline{\theta_2}$, que são descritos por:

$$\overline{\theta_1} = 0.375 \ e \ \overline{\theta_2} = 0.625 \tag{2.102}$$

Segundo o desenvolvimento proposto no presente capítulo, a lei de controle controle se dá segundo a Equação (2.38), que é a máxima função de Lyapunov dentre os subsistemas. Para tal, serão definidas as funções de Lyapunov pertinentes a cada modo. No entanto, somente é possível calcular as funções requeridas, uma vez que os ganhos de controle P_i e S_i são encontrados resolvendo a LMI modelada matematicamente pela Equação (2.96). Segundo a adaptação numérica para os valores do sistema em questão previamente estabelecidos, com o uso do software Matlab[®], juntamente com o solver *Sedumi* aliado ao seu *parser Yalmip*, pode-se encontrar os valores para P_i e S_i

$$P_{1} = (10^{-5}) \times \begin{bmatrix} 0.4658 & 0.0019 \\ 0.0019 & 0.0005 \end{bmatrix}$$
(2.103)
$$P_{2} = (10^{-5}) \times \begin{bmatrix} 0.6066 & -0.0066 \\ -0.0066 & 0.0012 \end{bmatrix}$$
(2.104)

$$S_1 = (10^{-5}) \times \begin{bmatrix} -0.1535\\ -0.0036 \end{bmatrix}$$
 (2.105)

$$S_2 = (10^{-6}) \times \begin{bmatrix} 0.9213\\ 0.0214 \end{bmatrix}$$
 (2.106)

obtidos usando $\alpha_1 = 24975$ e $\alpha_2 = 12450$. Para maiores detalhes ver (TROFINO et al., 2011a).

Calculados os ganhos que auxiliarão no cálculo das matrizes de Lyapunov para os subsistemas, pode-se escrevê-las da seguinte forma segundo a Equação modelo (2.107):

$$v_{i} = \begin{bmatrix} e_{1} \\ e_{2} \end{bmatrix}' \begin{bmatrix} P_{i_{1,1}} & P_{i_{1,2}} \\ P_{i_{2,1}} & P_{i_{2,2}} \end{bmatrix} \begin{bmatrix} e_{1} \\ e_{2} \end{bmatrix} + 2 \begin{bmatrix} S_{i_{1,1}} \\ S_{i_{2,1}} \end{bmatrix}' \begin{bmatrix} e_{1} \\ e_{2} \end{bmatrix}$$
(2.107)

 $v_1 = (0.0009e_1^2 - 0.0002036e_1e_2 + 0.000001e_2^2) \times 10^{-10} - (0.0307e_1 + 0.0072e_2) \times 10^{-5}$ (2.108)

$$v_2 = (-0.0040e_1^2 + 0.00074e_1e_2 + 0.0000079e_2^2) \times 10^{-10} + (1.8426e_1 + 0.0428e_2) \times 10^{-6}$$
(2.109)

Plotando v_1 e v_2 , pode-se avaliar o comportamento de cada função, assim como a sua positividade. A Figura 2.5 exemplifica de forma clara o que fora abordado anteriormente no presente capítulo. Pode-se observar que inicialmente a função máxima é v_1 . Após um determinado tempo em que v_1 decresce sua energia, v_2 assume a condição máxima energia e posteriormente as duas funções ficam comutando entre si, caracterizando o já tratado horizonte deslizante, conforme os detalhes contidos na Figura 2.5 em questão.



Figura 2.5 – Funções de Lyapunov que descrevem a energia do sistema.

Fonte: Produção do autor.

Segundo proposto na Seção 2.1.2 a respeito da combinação convexa que descreve a nova dinâmica do sistema chaveado, conforme modelado matematicamente por meio da Equação (2.41), pode-se reescrever a lei de controle para o sistema que está sendo tratado. Durante o regime transiente, $\theta_1 \in \theta_2$ assumem valores que permanecem um longo tempo sem variação, quando comparado ao horizonte deslizante, até que encontrem a superfície S_c . No entanto, em regime, $\overline{\theta_1} \in \overline{\theta_2}$ são conhecidos.

Também é possível visualizar o sinal imposto ao conversor *Buck-Boost*, representado aqui por meio da Figura 2.7. Esta figura mostra o sinal *S* de controle aplicado a chave do conversor que varia entre 0 e 1. Em um primeiro momento, enquanto v_1 é máximo segundo a Figura 2.5, nota-se que na Figura 2.7 o sinal é 1, ou seja, (chave fechada) permanece por um longo tempo até que atinge a superfície *S* e permanecendo nessa região, conforme a Figura 2.6, segundo proposto na Seção 2.1.2. Também se pode observar que o sinal no detalhe da Figura 2.7, apresenta um chaveamento não semelhante ao sinal de *PWM*. Mas avaliando o valor médio do sinal de controle, segundo a Equação (2.35), pode-se dizer que o sinal chaveado aplicado ao conversor é equivalente ao *Duty cycle* segundo a ótica do valor médio.



Figura 2.6 – Funções de Lyapunov que descrevem a energia do sistema e superfície de chaveamento.

Fonte: Produção do autor.

Uma vez exposto como a energia do sistema se comporta ao longo de sua trajetória dinâmica, será feita uma análise do método de controle empregado. A técnica adotada para avaliar qual função v_i é a maior em determinado momento da trajetória dinâmica é descrita por meio das Equações (2.110)-(2.111), as quais são responsável por atuar um sinal 0 ou 1 segundo a rotina:

$$v_1 > v_2 \to \text{chave} = 1 \tag{2.110}$$

$$v_2 > v_1 \to \text{chave} = 0 \tag{2.111}$$

Observação: Caso $v_1=v_2$, adota-se a última função max como função de Lyapunov predominante, sem perda de generalidade.

De modo a tornar mais clara a dinâmica de comutação entre as funções de Lyapunov, será avaliada a Figura 2.8. Inicialmente, é apresentada a superfície pertinente a cada função auxiliar, vinculada a cada subsistema pertencente a \mathbb{M} . A região de encontro entre as superfícies v_1 e v_2 determina a superfície S_c , visto que nessa região $v_1 = v_2$. O elemento linear, designado pela legenda como *Função de Lyapunov do sistema*, discrimina a função de Lyapunov do sistema



Figura 2.7 - Sinal de chaveamento do controlador aplicado ao conversor Buck-Boost.

Fonte: Produção do autor.

em função do tempo até que a mesma encontre a superfície S_c e nessa região permaneça. A dinâmica aqui exposta está em concordância com a Figura 2.9, tendo por premissa que o sistema parte do repouso, ou seja, condições iniciais nulas.



Figura 2.8 - Superfícies das funções auxiliares de Lyapunov do sistema chaveado Buck-Boost.

Fonte: Produção do autor.

Uma vez aplicadas as técnicas e considerações efetuadas no presente capítulo a respeito de sistemas chaveados, será apresentada a resposta do conversor, segundo as características apresentadas na Tabela 2.1, por meio da Figura 2.9. Neste caso, pode-se observar que os requisitos estabelecidos em projeto foram atendidos, visto que os valores de tensão e corrente atingiram os valores esperados em regime.



10

Figura 2.9 – Saída do sistema em malha fechada.

Fonte: Produção do autor.

A Figura 2.10 que representa a dinâmica do conversor Buck-Boost, segundo as características especificadas na seção 2.2.4, demonstrando a convergência dos estados de erro do conversor para zero, em conformidade com a Equação (2.18).



Figura 2.10 – Dinâmica do erro.

Fonte: Produção do autor.

Além dos gráficos já expostos anteriormente no Capítulo 2, os quais validaram a funcionalidade da técnica apresentada, considerando o ambiente de simulação computacional *Matlab/Simulink*[®], deve-se lembrar que, em se tratando de chaves que podem assumir dois modos, pode ocorrer uma eventual falha em um dos modos. No intuito de exemplificar como se comportaria a dinâmica do circuito em caso de falha, as Figuras 2.11 e 2.12 exemplificam falhas de circuito aberto e curto circuito respectivamente, ambas ocorrendo em 0.5 *ms*. Para o caso da falha em circuito aberto, conforme a Figura 2.11, pode-se observar um *overshoot* de tensão provocado pelo descarregamento da energia acumulada no indutor e posteriormente tanto a tensão quanto a corrente de saída do conversor convergiram para zero. Já no caso da falha da chave em curto circuito, conforme a Figura 2.12, pode-se observar que a tensão tende a zero e a corrente de saída do conversor tende ao infinito, ficando limitada às características físicas do conversor e da fonte de alimentação do circuito.



Figura 2.11 – Chave em falha aberta permanentemente.

Fonte: Produção do autor.

Figura 2.12 – Chave em falha fechada permanente.



Fonte: Produção do autor.

2.3 CONSIDERAÇÕES

Este capítulo apresentou condições para o projeto de um controlador que visa impor comportamento sobre sistemas chaveados do tipo afim. Por meio da função de Lyapunov V e segundo (SCHARLAU et al., 2013) e (TROFINO et al., 2011a), garante-se estabilidade global exponencial para o sistema chaveado em malha fechada. Um dos pontos de destaque apresentados ao presente capítulo também se deve a condição de garantia de estabilidade segundo o controlador proposto, mesmo que as matrizes de dinâmica não apresentem estabilidade Hurwitz isoladamente. Um exemplo numérico foi apresentado e discutido seus resultados, conforme as considerações previamente estabelecidas.

Não obstante, fica exemplificado, além do formalismo matemático, a autenticidade da técnica proposta, assim como sua eficácia. No entanto, ainda que satisfatória para estabilização de um sistema saudável, no caso de falha na chave do circuito os estados podem atingir valores não desejados. Para evitar tal ocorrência, os Capítulos 3 e 4 demonstrarão novas técnicas, que aliados a proposta de controle exposta no presente capítulo, permitem controlar o circuito em caso de falha.

3 CONTROLE TOLERANTE A FALHAS

Para o presente capítulo, será apresentada uma breve exposição da literatura sobre falhas e sua respectivas definições. Posteriormente, o conteúdo será seguido da técnica proposta para tratar o caso de falhas em sistema chaveado, aplicável tanto a chaves direcionadas a manipulação de pequenos sinais, quanto as chaves utilizadas em eletrônica de potência.

No que se diz respeito a equipamentos e/ou dispositivos utilizados em determinados tipos de processos ou atividades, pode se dizer que a disponibilidade ininterrupta e a garantia de segurança se destacaram por serem os fomentadores para automação de processos. Anteriormente, a premissa adotada pelo mercado industrial era baseada na melhoria de qualidade para o aumento da produtividade, segundo as características solicitadas pelo processo. Posteriormente com o desenvolvimento tecnológico aliado ao maior nível de monitoramento empregado a automação de processos, com o intuito de melhorar ainda mais a performance do processo, aderiu a inserção de novas tecnologias que tornaram os dispositivos de controle mais vulneráveis a falhas (BLANKE et al., 1997), e (BLANKE, 1999).

Sabe-se que sensores, atuadores ou ainda o próprio controlador do processo podem gerar uma ocorrência de falha. Ocorrendo um evento de falha, a informação atribuída ao sistema de controle pode ser propagada, ocasionando a parada do processo automático ou desencadeando um mal-funcionamento da planta em si (Blanke; Staroswiecki; Wu, 2001). Uma maneira de reduzir as paradas indevidas do processo seria, se possível, a inserção de dispositivos que permitissem a tolerância a falhas. Para efetuar tolerância a falhas em determinadas plantas, adota-se a utilização de sistemas redundantes, especialmente em aplicações as quais as falhas não podem ser admitidas (BLANKE, 1999).

No entanto, estas aplicações nem sempre são de fácil implementação, pois solicitam elevados investimentos tanto para aquisição do *hardware* quanto para o desenvolvimento do projeto. Além disso, para a automação industrial comum, um custo muito elevado pode inviabilizar a implantação de algum sistema do tipo *fail-safe* (BLANKE et al., 1997). Uma outra característica importante referente aos sistemas de premissa *fail-safe* é que a detecção de falhas pontuais e/ou locais podem ocasionar a parada para um estado seguro quando algum sensor de medição indica uma falha, fato este que corrobora para sua implantação no mercado. Essa característica relacionada a sistemas *fail-safe*, se coloca em contraste a proposta oferecida pelo controle tolerante a falhas. O controle tolerante a falhas também propõe o uso de redundância aplicada ao *hardware* e um sistema de inteligência baseado em *software* monitorando o comportamento dos dispositivos e/ou funções do sistema. As falhas são isoladas e então são tomadas ações corretivas para impedir que a falha pontual se torne uma falha crítica, ainda que para isso tenha de comprometer a performance da planta, mas garantindo a disponibilidade de operação (BLANKE et al., 2000).

Dessa forma, uma proposta viável para atender a necessidade de garantia de disponibilidade do processo a ser controlado baseada em controle tolerante a falha ganha notoriedade pois, além de garantir a característica de segurança, ainda promove a disponibilidade da planta.

Uma vez explicitado o comportamento intrínseco ao sistema *fail-safe* e controle tolerante a falhas, algumas características necessitam ser apresentadas a fim de uma melhor compreensão. Começando pela premissa dos sistemas *fail-safe*, pode-se dizer que o mesmo pode lidar com falhas pontuais sem alteração perceptível no funcionamento. As características mais relevantes são (BLANKE et al., 1997):

- utilizam sinal advindo de dois, três ou mais sensores vinculados a segurança do processo;
- usam de dois atuadores ou mais,
- geralmente possuem um custo elevado.

A respeito dos sistemas tolerantes a falhas pode-se se dizer que os mesmos conseguem lidar com falhas, ainda que afetando a performance do sistema, não permitindo que a falha pontual/local se desenvolva inviabilizando a operação do sistema. Para melhor compreensão do que se tem tratado, pode-se destacar algumas caraterísticas tais como (BLANKE et al., 1997):

- buscam evitar que falhas pontuais e/ou locais possam evoluir para falhas críticas¹;
- utilizam de redundância para detecção de falhas,
- possuem característica econômica mais viável, em relação ao sistema fail-safe;
- realizam a reconfiguração do sistema para acomodar a falha.

Para desenvolvimento do presente trabalho, será direcionada as atenções para a utilização do controle tolerante a falhas. Isso se deve ao fato da melhor aplicabilidade para manutenção de operabilidade de conversores chaveados, visando a reconfiguração *online* do sistema, fato que será melhor abordado no Capítulo 4.

3.1 MÉTODOS DE CONTROLE TOLERANTE A FALHAS

O projeto de controle tolerante a falhas deve ser, havendo possibilidade, acompanhado de uma sistemática integrada ao projeto. A estratégia se torna muito atrativa quando se compreende a estrutura do objeto de controle, tipos de redundâncias disponíveis, a confiabilidade dos

¹Falhas que inviabilizam a operação da planta a ser controlada.

dispositivos utilizados e quais funções estão disponíveis para o controlador, assim como qual a necessidade da planta (PATTON, 1997).

Uma vez entendida a necessidade do projeto de controle, no que diz respeito ao tratamento aplicado as falhas pertinentes a um determinado sistema de controle, dois aspectos estão disponíveis para efetuar a acomodação do sistema: ativo ou passivo (Eterno et al., 1985). De modo a tornar mais claro o entendimento, a Figura 3.1 mostra por meio de blocos as características vinculadas a cada aspecto do controle tolerante a falhas.

Figura 3.1 – Estrutura do Controle Tolerante à Falhas.



Fonte: Adaptado de (PATTON, 1997).

3.1.1 Controle Tolerante à Falhas Passivo

A técnica que emprega controle tolerante à falhas de modo passivo, que por sua vez faz uso de controle realimentado, se utiliza de ferramentas vinculadas ao controle robusto, de modo a garantir que o sistema possa atender determinados tipos de falhas, sem que o mesmo se utilize de informações de tempo real do processo (Eterno et al., 1985), e (PATTON, 1997). Algumas limitações vinculadas ao projeto do controlador utilizando a proposta passiva são a necessidade de levar em conta possíveis incertezas e eventos de falha. Uma vez projetado o controlador, segundo as limitações pertinentes ao projeto, o sistema continua a operar, considerando que as falhas ocorridas estejam contempladas no projeto de controle, sem que haja alteração do controlador. Assim, a tolerância à falha fica condicionada à restrição imposta ao projeto de controle, considerando que a falha fosse possivelmente esperada.

3.1.2 Controle Tolerante à Falhas Ativo

Pode-se dizer que a tolerância a falhas utilizada nessa configuração é dotada da técnica de acomodação de falhas *online*. Os controladores utilizados para essa técnica são das mais variadas naturezas. Um dos aspectos vinculados ao controle ativo é a premissa de conseguir tratar falhas inesperadas. Outras abordagens fazem uso do método de detecção, identificação de falha e reconfiguração dinâmica com intuito de manter a performance do objeto de controle (PATTON, 1997).

Uma característica empregada a este tipo de prática é a nomenclatura de máquina inteligente. Isto se deve ao fato da estrutura ser justificada pelos atributos de adaptação do controlador e redundância aplicada à planta de controle, envolvendo habilidade de calcular, classificar e adequar-se a novas situações (STENGEL, 1991).

3.1.3 Horizonte de Aplicação da Técnica Tolerante a Falhas

Com o desenvolvimento tecnológico nos mais diversos contextos, a tecnologia digital e eletrônica têm ganhado notoriedade de maneira significativa, evoluindo desde os circuitos valvulados, circuitos com transistores discretos até os circuitos integrados, com elevada tecnologia embarcada, portando milhares de transistores em um único *chip* (FLOYD, 2009). O conceito de tecnologia digital ficou vinculado ao uso de computadores que eram baseados em circuitos digitais. Já no cenário atual, essa nomenclatura tem adquirido uma conotação mais ampla, alcançando setores de telecomunicação, entretenimento, segurança, instrumentação médica e eletrônica de consumo popular (FLOYD, 2009). Uma característica marcante do quesito fomentador, em relação avanço dos circuitos digitais no mundo moderno, foi a enorme vanta-gem no que diz respeito ao tratamento de dados em relação ao sistema analógico. No entanto, deve-se atentar que, no contexto real, as grandezas são predominantemente analógicas (TOCCI NEAL S. WIDMER, 2007).

Por outro lado, devido ao advento dos semicondutores, a eletrônica também tem avançado sobre os mais diversos segmentos, muitas vezes vinculada aos circuitos digitais, com o intuito de manipular as grandezas pertinentes aos processos em que estão submetidos. Em se tratando de eletrônica, uma relevante abordagem deve ser ressaltada quando se diz respeito do ramo específico da eletrônica de potência.

Considerando o avanço tecnológico e consequentemente a melhoria do desempenho, diversos setores passaram a utilizar sistemas chaveados em seus processos, por conseguirem um melhor resultado no que diz repeito ao processamento de energia e dados. Dentre estes, pode-se destacar os segmentos: automobilístico e aeroespacial, que têm solicitado requisitos de performance mais exigentes tendo em vista a elevada necessidade de segurança (WANG; LISERRE; BLAABJERG, 2013). Com a formação de um cenário que tem feito uso diversificado de sistemas digitais e chaveados, surge então uma preocupação relacionada à confiabilidade, já que a mesma está vinculada à utilização de semicondutores e capacitores eletrolíticos, que são largamente empregados nesse contexto e apresentam uma elevada taxa de falhas (SONG; WANG, 2013).

A preocupação com as falhas em sistemas chaveados, que por sua vez estão vinculados a circuitos lógicos, tem conquistado uma relevância de destaque, devido ao custo associado com o ambiente em que estão inseridos. De modo a tornar a afirmação quantitativa, seguem dados em (YANG et al., 2018), que apresenta uma avaliação durante um período de 5 anos de uma planta fotovoltaica. Dentre as manutenções não programadas, 37% ocorram por falhas em inversores, e a representatividade desses eventos são de 59% dos custos relacionados à manutenção.

3.2 ANALOGIA ENTRE SISTEMAS DIGITAIS E SISTEMAS CHAVEADOS

De modo que a abordagem se torne mais clara, pode-se definir um sistema digital como sendo uma combinação de dispositivos que objetiva manipular dados lógicos, nas suas mais diversas aplicações, assumindo apenas valores discretos. Esses dispositivos podem ser: eletrônicos, mecânicos, magnéticos ou pneumáticos (TOCCI NEAL S. WIDMER, 2007). Considerando ainda circuitos digitais, no que diz respeito do tratamento de dados, são atribuídas duas definições quanto aos mesmos, quando se trata de estados lógicos: nível alto e nível baixo, normalmente sendo representados pela maior ou menor tensão, respectivamente, em circuitos elétricos (FLOYD, 2009).

Dessa forma, o sistema digital pode também ser tratado como um sistema binário e aplicada a ferramenta matemática denominada por álgebra booleana, que é uma forma para expressar o modo como entrada e saída se relacionam do ponto de vista lógico. Assim, as entradas são comumente tratadas como variáveis booleanas ou lógicas, cujos os níveis determinam o estado lógico de saída (TOCCI NEAL S. WIDMER, 2007). A Tabela 3.1 denota a utilização da nomenclatura usual para circuitos digitais.

Estado Lógico Baixo	Estado Lógico Alto	
Falso	Verdadeiro	
Desligado	Ligado	
Não	Sim	
Aberto	Fechado	
Baixo	Alto	
0	1	

Tabela 3.1 – Sinônimos lógicos

Fonte: Produção do autor.

No entanto, os circuitos lógicos apresentam uma notável semelhança com circuitos chaveados de potência. Segundo a visão da eletrônica de potência, que caracteriza com elevada importância os elementos semicondutores de potência, ou seja, diodos, transistores e tiristores, são descritos por possuírem um comportamento semelhantes às chaves. Com o intuito de comparar as chaves de potência e variáveis lógicas, as chaves serão tratadas com sua condição de operação ideal (AHMED, 2000). Assim sendo, os elementos típicos que denotam as características de uma chave ideal a serem adotados neste trabalho são:

- Liga e desliga de modo instantâneo;
- Não possui queda de tensão quando ligada;
- Não permite passagem de corrente no momento em que está desligada;
- Não consome ou dissipa potência.

Considerando ainda o contexto de chaves sendo utilizadas em eletrônica de potência, pode-se caracterizar o objeto de estudo como sendo um dispositivo que assume a responsabilidade de se ligar a um ou mais pontos de um circuito elétrico, assumindo dois possíveis estados: aberto ou fechado (MENDELSON, 1977).

Em posse das definições previamente expostas, será considerado o comportamento das chaves de modo binário, podendo assim serem modelados por meio da álgebra booleana, segundo o mesmo procedimento utilizado para a tratativa de portas lógicas.

3.3 CARACTERÍSTICAS DAS FALHAS

No contexto atual, com a preocupante taxa de falhas em circuitos chaveados (YANG et al., 2018), a confiabilidade assume um papel notório neste cenário. Pode-se definir confiabilidade como sendo a capacidade de um dispositivo realizar as funções de projeto, em um período de

tempo estabelecido, baseado na probabilidade ou frequência de falha ou disponibilidades de operação (WANG; LISERRE; BLAABJERG, 2013).

Diante do exposto, uma das opções seria optar pela adoção de um maior grau de robustez aos dispositivos que embarcam a chamada tecnologia de circuitos chaveados, com a inserção de comutadores redundantes. Porém deve-se considerar, que ao acrescentar um maior grau de robustez ao dispositivo, o custo de produção de um referido equipamento também ficaria mais elevado (WANG; LISERRE; BLAABJERG, 2013). Não obstante, o aumento excessivos de chaves em redundância pode causar problemas de *Fault-Free* originário de correntes de fuga e tensões parasitas intrínsecas a sistemas chaveados. Dessa forma, para uma melhor maneira de lidar do problema, é preciso caracterizar o que se denomina como falha e quais serão as características para as mesmas.

Dessa forma, é possível denominar as terminologias operacionais (MILJKOVIĆ, 2011) como sendo as seguintes.

- Falha: é o desvio não permitido previamente de uma característica quando comparada à operação normal do sistema (MILJKOVIĆ, 2011);
- Falta: é uma interrupção permanente do sistema que impossibilita seu funcionamento (MILJKOVIĆ, 2011);
- Mal-Funcionamento (MF): é uma irregularidade intermitente no que diz repeito ao propósito do sistema em questão (MILJKOVIĆ, 2011).

Pode-se dizer que o quesito falha integra tanto a falta como o mal-funcionamento conforme a Figura 3.2. No entanto, ainda que a anomalia se caracterize por alguma das duas vertentes é necessário qualificar, ou seja, certificar-se que o objeto de estudo se encontra ou não em falha (detecção). Figura 3.2 – Desdobramento do evento de Falha.



Fonte: Produção do autor.

3.4 CONSIDERAÇÕES FINAIS DO CAPÍTULO

Considerando todo o referenciamento ao desenvolvimento tecnológico anunciado no Capítulo 3, observou-se que quando maior o grau e complexidade de dispositivos e/ou sistemas que embarcam soluções vinculadas ao contextos digitais e chaveados, maior é a preocupação quanto a confiabilidade. Pode-se entender que, para que alguma ação seja tomada, é importante primeiramente classificar o tipo de falha e qual a maneira de prevenção a falhas será adotada. Para o presente trabalho, será adotada a opção de tolerância a falhas, o que será melhor abordada no Capítulo 4.

4 ALGORITMO PROPOSTO PARA DETECÇÃO, IDENTIFICAÇÃO E ROTEAMENTO (DIR)

Para o presente capítulo, uma vez exposto no Capítulo 3 as questões pertinentes ao comportamento das falhas e suas respectivas contingências, será adotado o método de tolerância a falhas híbrido, de natureza passiva e ativa, possuindo característica de controle inteligente (STENGEL, 1991), e (PATTON, 1997). Técnicas que fazem uso do controle robusto passivo, aliado a características de controle ativo já foram anteriormente exploradas na literatura, como pode ser constatado em (Gertler, 1993), (Xu et al., 2018) e (PATTON, 1997), no entanto, não abordando a problemática de falhas em chaves. Essa escolha é pautada na utilização do controlador chaveado proposto no Capítulo 2 em concordância a uma reconfiguração dinâmica *online*, que será melhor abordada neste capítulo.

4.1 TOPOLOGIA TOLERANTES A FALHAS

Para a presente seção, serão propostas algumas topologias de arranjo de chaves que, por sua vez, venham a agregar tolerância a falhas. O que se objetiva é propor a substituição de uma chave unitária simples por uma matriz de chaves dispostas em série, paralelo ou um arranjo série/paralelo, conforme mostrado na Figura 4.1. Estruturas compostas por chaves são muito comuns em conversores com chaves dispostas em ponte (CHOI, 2013) e em conversores multi-fases (BABA, 2012). Para o presente trabalho, será levado em consideração que as chaves possuem apenas dois modos de operação, aberto ou fechado.

Para futuras associações em relação ao uso de chaves, será definido dois termos que serão de grande utilidade para caracterização de falhas e avaliação da tolerância de um sistema composto por chaves. Os termos *hard tolerance* e *soft tolerance*, denotam, respectivamente, a quantidade mínima de chaves em estado de falha para tornar o sistema inoperante e a quantidade máxima de chaves em falha que se pode ocorrer em um determinado sistema, que ainda o permita operar atendendo as características de projeto.

Pode-se afirmar que a *soft tolerance* para qualquer das topologias apresentadas na Figura 4.1 é igual a $n_s - 1$, onde n_s representa o número de chaves. Para averiguar essa afirmação imediatamente anterior, pode-se estabelecer as chaves de um caminho que conecta a entrada e saída em curto-circuito, exceto uma das chaves do caminho (que permanecerá sem falha), e será colocada todas as chaves fora do caminho em circuito aberto. Ainda assim, a estrutura permanecerá operacional. É importante lembrar que a condição de *soft tolerance* leva em consideração o melhor cenário de falhas que ainda permita o circuito permanecer operacional. Figura 4.1 – Exemplo de Arranjo de Chaves. (a) Arranjo Simples. (b) Arranjo em Série. (c) Arranjo em Paralelo. (d) Arranjo Paralelo/Série. (e) Arranjo Série/Paralelo. (f) Arranjo Misto.



Fonte: Produção do autor.

Para constatação da característica de *hard tolerance*, primeiramente é necessário escrever a expressão booleana para a saída *S* na forma canônica minimizada¹ de soma de produtos canônicos. Assim, o número de variáveis no menor produto de variváveis booleanas é a *hard tolerance* para falhas do tipo curto circuito. Então é preciso reescrever a expressão booleana para *S* na forma minimizada de produtos de soma. Assim, o número de variáveis booleanas no termo que apresenta menos variáveis na soma é a *hard tolerance* para falhas do tipo circuito aberto. Por conseguinte, a *hard tolerance* é o menor valor entre as duas operações efetuadas.

Também é importante acrescentar que um arranjo excessivo de chaves pode causar deterioração, no que diz respeito ao desempenho em casos onde as chaves semicondutoras geralmente operam na sub-região de saturação forte, um grande número de comutadores pode não ser de-

¹A estratégia dos mínimos termos baseado em mapa de Karnaugh resulta na forma canônica da soma de produtos. Por outro lado a estratégia baseada nos máximos termos resulta na forma canônica de produtos de soma.

sejado, devido ao acúmulo de queda de tensão e correntes de fuga, pertinentes a dispositivos semicondutores reais. Essas características permitem afirmar que uma estrutura mais robusta, em sua essência, pode resultar em uma eficiência menor. Por outro lado, múltiplas vias de circuito podem ser vantajosas para implementar estratégias que dividem as correntes e/ou tensões às quais são submetidos os componentes. Ainda é possível acrescentar que, ao adicionar um maior grau de robustez ao dispositivo, o custo de produção de um referido equipamento também ficaria mais elevado (WANG; LISERRE; BLAABJERG, 2013). As vantagens e desvantagens da dimensão das redundâncias devem ser bem exploradas, buscando compromisso entre o grau de tolerância e a viabilidade de implementação.

Com intuito de exemplificar o que se tratou sobre as estruturas proposta de chaves, será efetuada as expressões booleanas para as topologias da Figura 4.1(a) até a Figura 4.1(f), respectivamente, representadas na Equações (4.1)-(4.6). Caso haja necessidade e possibilidade, pode-se aplicar a técnica de Karnough para simplificar a expressão.

$$S = s_1 \tag{4.1}$$

$$S = s_1 s_2 \tag{4.2}$$

$$S = s_1 + s_2 \tag{4.3}$$

$$S = s_1 \, s_2 + s_3 \, s_4 \tag{4.4}$$

$$S = (s_1 + s_2) (s_3 + s_4) \tag{4.5}$$

$$S = s_1 s_2 + s_3 s_4 + s_1 s_5 s_4 + s_3 s_5 s_2 \tag{4.6}$$

Devido às características intrínsecas às chaves de possuírem comportamento binário, assumi-se que as possibilidades de falhas serão apenas ou circuito aberto ou curto-circuito. Estruturas mistas², semelhantes ao arranjo proposto da Figura 4.1(f), possuem características de elevada *hard tolerance* para qualquer que seja a natureza da falha. Com o intuito de aprofundar o conhecimento sobre confiabilidade de sistemas com múltiplos modos de falhas, tais como curto-circuito ou circuito aberto, sugere-se (PHAM, 2003). No que diz respeito ao procedimento de cálculo da taxa de falhas para um arranjo série/paralelo, isso pode ser melhor compreendido em (FARACI, 2006).

²Estrutura que possui característica série e paralelo.
De acordo com o exposto, cada chave possui um comportamento binário. Assim, o conjunto de combinações dos estados das chaves podem ser definidos como:

$$\Phi = \{1, \dots, 2^{n_s}\},\tag{4.7}$$

onde n_s representa o número de chaves. Considerando a estrutura da Figura 4.1(f), foi montada a tabela verdade do circuito, apresentada na Tabela 4.1.

η	s_1	s_2	<i>s</i> ₃	s_4	<i>s</i> ₅	S
1	0	0	0	0	0	0
2	0	0	0	0	1	0
3	0	0	0	1	0	0
4	0	0	0	1	1	0
5	0	0	1	0	0	0
6	0	0	1	0	1	0
7	0	0	1	1	0	1
8	0	0	1	1	1	1
9	0	1	0	0	0	0
10	0	1	0	0	1	0
11	0	1	0	1	0	0
12	0	1	0	1	1	0
13	0	1	1	0	0	0
14	0	1	1	0	1	1
15	0	1	1	1	0	1
16	0	1	1	1	1	1
17	1	0	0	0	0	0
18	1	0	0	0	1	0
19	1	0	0	1	0	0
20	1	0	0	1	1	1
21	1	0	1	0	0	0
22	1	0	1	0	1	0
23	1	0	1	1	0	1
24	1	0	1	1	1	1
25	1	1	0	0	0	1
26	1	1	0	0	1	1
27	1	1	0	1	0	1
28	1	1	0	1	1	1
29	1	1	1	0	0	1
30	1	1	1	0	1	1
31	1	1	1	1	0	1
32	1	1	1	1	1	1

Tabela 4.1 – Tabela verdade para a topologia apresentada na Fig. 2.4(f)

4.2 ESTRUTURA DO CONTROLE TOLERANTE A FALHAS

Para o tratamento de falhas em sistemas chaveados, a estrutura híbrida de controle, será melhor explorada adiante. Cada bloco representado na Figura 4.2 possui uma atribuição no contexto de tolerância a falhas. Para um melhor entendimento, será explicada a relação que ocorre entre os controles tolerantes a falhas ativo e passivo apresentados na Seção 4.2.

O bloco denominado *Sistema* é composto pelo sistema chaveado real, ou seja, a planta a ser controlada, que se considera estar sujeito a falhas de chaveamento e ruídos de medição.



Figura 4.2 – Estrutura de controle tolerante a falhas baseada em realimentação de estados.

Fonte: Produção do autor.

Com intuito de oferecer tolerância a falhas, uma chave pode ser substituída por um arranjo de chaves, modificando o sistema para um com redundância, preservadas as condições pertinentes conforme tratado na Seção 4.1. A descrição referente ao bloco Lei de Chaveamento é responsável por representar o algoritmo de controle, isto é, uma lógica de realimentação de estados com o objetivo de estabilizar o sistema. A regra de chaveamento aplicada ao presente contexto está apresentada de maneira detalhada no Capítulo 2, juntamente com a técnica de projeto adequada às classes de planta consideradas nesse trabalho (de dinâmica afim). Além disso, pode-se dizer que o controlador possui uma característica estática, visto que para o caso em que ocorra uma falha ou alteração paramétrica da planta, o mesmo permanece com as características de projeto. Estes fatos consolidam uma vantagem da utilização de um arranjo de chaves em contraste a outras estruturas tal como conversores multiníveis (BABA, 2012), no qual a estratégia de controle deve ser modificada para lidar com a topologia resultante em caso de uma eventual falha. Do ponto de vista do projeto da lei de chaveamento é como se houvesse apenas uma chave S no circuito, e assim sendo existindo apenas dois modos de operação S aberto e S fechado. Dessa forma, qualquer método de projeto para lei de chaveamento pode ser utilizado, a princípio, sem alterações.

As leis de chaveamento podem ser dividas em duas categorias principais: síncronas e assíncronas. No caso da utilização da lei de chaveamento síncrona, a comutação é baseada no tempo, dependendo indiretamente dos estados através da relação do período em cada modo, semelhante ao *duty cycle* na modulação por largura de pulso (CHOI, 2013). Por outro lado, as regras para comutação assíncrona não são baseadas no tempo, como métodos de controle que

fazem uso de modo deslizante (UTKIN, 2013) e nas regras de comutação dependente do estado (TROFINO et al., 2011b), e (DEAECTO et al., 2010).

Como proposta de trabalho, o maior interesse está evidenciado em detectar e identificar falhas em chaves. Esse objetivo é mais difícil de se alcançar quando se utiliza a técnica de comutação baseada no tempo. A principal dificuldade está vinculada ao algoritmo de identificação de falhas, pois a maneira mais direta de identificação é testar condições específicas de *S* (aberto ou fechado) e não seu *duty cycle* gerado pelo controlador. Utilizar técnicas dependentes do tempo dificulta a imposição em condições de teste para verificar o comportamento individuais das chaves. Por outro lado, essa imposição de condições de teste é natural para leis de chaveamento que não são baseadas no tempo. Por exemplo, caso o sistema de controle venha determinar que o sinal aplicado a chave ou arranjo de chaves seja S = 0 para que se possa estabilizar o sistema, o controlador não tem motivos e/ou razão para aplicar sinal de S = 1 (especialmente se uma falha estiver fazendo o sistema divergir). Essa característica se sobressai como uma vantagem de flexibilidade das regras de comutação assíncrona, ou seja, não baseada no tempo. Portanto, uma vez que se conhece *S*, os comutadores individuais $s_i, i \in n_s$, podem ser comandados de várias maneiras diferentes que resultem na premissa estabelecida pelo controle em relação a *S*, permitindo identificar a chave em falha.

O bloco *Algoritmo de Roteamento* determina a combinação de $\eta \in \Phi$ de chaves que resulta na maneira mais eficiente de realizar o chaveamento entre as possibilidades saudáveis, otimizando o número de comutações para se alcançar a saída *S*, mesmo que o sistema não esteja em falha. Considerando que o sistema esteja em falha, o algoritmo de roteamento evita a operação no conjunto de modos defeituosos (Φ_f). Para determinar Φ_f , é preciso efetuar um diagnóstico completo de falhas. Para isso, o primeiro estágio é executar uma avaliação do sistema para verificação de presença ou ausência de falha; atividade esta que é efetuada pelo bloco *Detecção de Falhas*. Este bloco faz uso da comparação entre a resposta real do sistema (*x*) com a resposta fornecida por seu modelo matemático sem falhas (\hat{x}). O segundo estágio é executado pelo bloco de *Identificação de Falhas*, o qual recebe uma *flag* do bloco *Detecção de Falhas*, e em caso de falha, utiliza alguma combinação de chaves η alternativa para distinguir a natureza (circuito aberto ou curto-circuito) e a sua devida localização. Devido à complexidade empregada e à extensão do tema abordado, esses três algoritmos serão tratados em detalhes no presente capítulo.

Para que todas as operações ocorram em conformidade com as características reais, assumise que existe um tempo de residência entre as execuções orquestradas pela lei de comutação. A aplicação do tempo de residência se deve a dois motivos principais: para respeitar o tempo de comutação solicitado por chaves semicondutoras e para efetuar os cálculos relacionados ao algoritmo de roteamento.

4.3 DETECÇÃO DE FALHAS

Pode-se considerar a detecção de falhas como sendo um método aplicado a caracterizar uma anomalia em sensores, atuadores e/ou processos. Uma detecção rápida e confiável é de fundamental importância para garantir a eficácia da maior parte das situações as quais tolerância a falhas é aplicada, especialmente em aplicações de custo elevado e processos que possuem uma característica de segurança crítica. No entanto, além de efetuar a detecção de falhas, existem também tarefas que estão vinculadas a esse método tais como: identificação e isolamento da falha. Pode-se ainda definir critérios de desempenho durante o diagnóstico da falha detalha-damente atribuindo até um tempo específico para o diagnóstico, identificação e isolamento da falha (MILJKOVIĆ, 2011). No âmbito de detecção de falhas, existem algumas estratégias que podem ser utilizadas, tais como:

- Método de dados e modelos de sinal;
- Método baseado em modelo;
- Método baseado em conhecimento.

Para o presente trabalho, utilizaremos o método de detecção de falhas baseado em modelo, o qual consiste em equações de paridade e/ou observadores de estados e/ou estimadores de parâmetros. Tal escolha foi efetuada segundo a visão que melhor se aplica ao objeto de estudo proposto, que no caso é a utilização equações de paridade. Para um maior aprofundamento dos métodos aplicados ver (MILJKOVIĆ, 2011).

O método de estudo pautado em *detecção baseada em modelo* possui como tratativa primordial uma redundância analítica, que consiste em comparar dados de saída do sistema real com um modelo analítico matemático. Para esta abordagem, é considerado que a estrutura e os parâmetros são criteriosamente conhecidos. Em se tratando de sistemas chaveados e digitais, é sobremaneira conveniente efetuar a detecção utilizando equações de paridade, visto que o modelo do objeto de estudo é bem conhecido, assim como o domínio ao qual as variáveis lógicas pertencem. Assumi-se que o sistema chaveado possui uma dinâmica dos estados bem conhecida, tal que $x(t) \in \mathbb{R}^n$, dada por:

$$\dot{x} = f_S(x,t) \quad , \quad S \in \{0,1\},$$
(4.8)

onde $f_S(x,t) : \mathbb{R}^{n+1} \mapsto \mathbb{R}^n$, $\forall S \in \{0,1\}$, é uma função de estrutura conhecida. Para esse método, a dinâmica de saída do sistema, dada por y = Cx, é comparada com a resposta do modelo equivalente, denominado $\hat{y} = C\hat{x}$, quando submetido ao mesmo sinal de comutação *S*. Se o resíduo entre os dois, i.e.

$$r = y - \hat{y} = C(x - \hat{x})$$
 (4.9)

for diferente de nulo, uma falha pode ter ocorrido. A Figura 4.3 mostra o diagrama de blocos do método. Embora haja em algum momento um resíduo não nulo, isso não caracteriza diretamente uma falha. Discrepâncias também podem ser ocasionadas por variações de parâmetros, aproximações, ruídos de medições dentre outras situações. Dessa forma, para evitar que falsos indicativos de falha possam ocorrer, considere o seguintes critérios que devem ser simultaneamente satisfeitos:

(i) Impor uma margem de tolerância (ε) sobre o valor absoluto do resíduo r, isto é

$$|r| > \varepsilon. \tag{4.10}$$

 (ii) Aguardar por um tempo de persistência (ρ) para a constatação da falha. Em outras palavras,

$$\Delta t > \rho, \tag{4.11}$$

onde Δt é o tempo passado desde que o critério (i) passou a ser ininterruptamente satisfeito.

Figura 4.3 – Diagrama lógico para método de detecção



Fonte: Produção do autor.

Assumindo que uma dinâmica de caráter defeituoso irá divergir de modo significativo do caso nominal, o primeiro critério evita que falsas detecções ocorram devido a pequenas perturbações na dinâmica ou medição. Valores maiores de ε implicam uma maior tolerância contra falsas detecções mas, por outro lado, também levam a um tempo maior para detectar

uma falha real, ficando a escolha ao critério de eficiência do projetista. Assumindo um ruído de medição gaussiano com variância conhecida, por exemplo, ε pode ser escolhido com base na probabilidade estatística de o ruído ser maior que um limiar. No entanto, em se tratando de casos que solicitam uma rápida detecção, existe a probabilidade de picos de ruído ocasionar detecções não verdadeiras utilizando o critério explicitado anteriormente.

Por esta razão, foi anunciado o segundo critério para reduzir drasticamente as chances de falsas detecções. Supondo que (4.10) seja satisfeita, um contador de tempo é inicializado. A detecção de falha então só é constatada se o evento persistir por um tempo ρ . Esse tempo de persistência também pode ser contado em termos de iterações de um dado algoritmo. Observase que a chance de picos consecutivos de ruídos aleatórios diminui exponencialmente com o número de iterações algorítmicas consideradas.

Também é claro que elevados valores de ε e ρ podem afetar diretamente a performance para detectar falhas verdadeiras. Dessa forma, sempre existirá um compromisso vinculado a falsas detecções e a velocidade da detecção. Uma boa escolha de ε e ρ pode ser obtida empiricamente, baseada na constante de tempo do sistema e na variância do ruído.

4.4 IDENTIFICAÇÃO DE FALHAS

Uma vez que a falha está configurada, por meio da avaliação dos resíduos, faz-se necessário identificar a falha. Quanto mais rápido se efetuar esta ação, melhor será a capacidade da tomada de decisão frente ao problema.

Existem diversas técnicas de identificação de falhas disponíveis na literatura, mas como os sistemas chaveados podem ser representados por uma expressão booleana, estamos interessados em técnicas para identificação em sistemas digitais. Para o presente trabalho, a identificação de falhas abordada está baseada no conceito de diferença booleana, anunciada por (REED, 1973) para sistemas digitais.

Na ocorrência de uma falha, a princípio detectada segundo o procedimento anunciado na Seção 4.3, o tipo de falha (curto-circuito ou circuito aberto) e a sua localização devem ser identificados para esta seja tratada pelo algoritmo de roteamento, que será explicitado na Seção 4.5, e também informada aos usuários para uma eventual manutenção. Para determinar o tipo de falha utilizando uma regra de comutação assíncrona, i.e. não dependente do tempo, se tem uma maior facilidade, pois: se o sinal de controle aplicado é S = 0 e a falha for detectada (o sistema está reagindo como se S = 1), logo pode-se entender que se trata de uma falha de curto-circuito; se o sinal de controle aplicado é S = 1, e uma falha é estabelecida, logo pode-se entender que se trata de uma falha de circuito aberto. Para efetuar a localização da falha, primeiro considere a equação que denota a sensibilidade da saída S em relação ao estado da chave s_i .

$$\frac{\Delta S}{\Delta s_i} = S \Big|_{s_i = 1} \bigoplus S \Big|_{s_i = 0}$$
(4.12)

A notação $\Delta S / \Delta s_i$ expressa a diferença boolena de *S* em relação a s_i . Observe que a condição de sensibilidade resulta em 0 se *S* resultar no mesmo valor, independentemente de s_i . Assim, a expressão resulta em 1 se s_i afetar o valor de *S*, isto é, se *S* calculado com $s_i = 1$ for diferente do calculado com $s_i = 0$. Por esta razão, pode-se dizer que quando $\Delta S / \Delta s_i = 1$ para uma configuração de chaves η , é dito que *S* é sensível a s_i segundo esta configuração. Assim, com a Equação (4.12) é possível determinar quais as combinações de chaves $\eta \in \Phi$ que podem ser utilizadas como condições de teste para diagnosticar falhas em s_i . Na sequência, é apresentado como utilizar as informações de sensibilidade para fornecer condições de teste para cada tipo de falha.

4.4.1 Chave s_i Presa em 0 (Falha de Circuito Aberto)

Em condições normais de operação do sistema,

$$s_i \frac{\Delta S}{\Delta s_i} = 1$$
 quando $s_i = 1$ (4.13)

para todas as combinações de chaves que são sensíveis ao estado de s_i (aquelas para as quais $\frac{\Delta S}{\Delta s_i} = 1$). Desse modo, é possível determinar sobre qual vetor (ou matriz) de chaves de entrada η temos $s_i \frac{\Delta S}{\Delta s_i} = 1$. Esses vetores e/ou matrizes formam uma base de dados de condições das quais possam gerar falhas de circuito aberto em s_i .

Quando se está operando em uma dessas condições de teste, caso uma falha for detectada, a localização da mesma é limitada aos comutadores s_i que tornariam $s_i \frac{\Delta S}{\Delta s_i} = 1$ sob condições normais. Se, e somente se, para a condição de teste $s_i \frac{\Delta S}{\Delta s_i} = 1$ é satisfeita por um único *i* em condições normais, então o local da falha é conhecido como s_i . Caso existam vários *i* que satisfaçam a $s_i \frac{\Delta S}{\Delta s_i} = 1$ em condições normais, então diferentes condições de teste devem ser aplicadas ao circuito até que o local da falha seja isolado.

4.4.2 Chave s_i Presa em 1 (Falha de Curto-Circuito)

Em condições normais de operação,

$$\overline{s}_i \frac{\Delta S}{\Delta s_i} = 1$$
 quando $s_i = 0$ (4.14)

para todas as combinações de chaves que são sensíveis ao estado de s_i . No caso de uma falha do tipo s_i presa em 1, $\bar{s}_i \frac{\Delta S}{\Delta s_i} = 0$. para se efetuar uma análise completa, o procedimento é análogo ao que fora anteriormente exposto, substituindo a condição (4.13) por sua versão dual (4.14). O método de identificação de falhas é ilustrado no exemplo a seguir.

Exemplo 1 Considere um sistema chaveado composto de duas chaves em paralelo, de modo semelhante ao da Figura 4.1(c). A expressão booleana de saída é dada por:

$$S = s_1 + s_2,$$
 (4.15)

o que implica as condições de sensibilidade dadas pela Equação (4.12) são $\frac{\Delta S}{\Delta s_1} = \overline{s}_2 \ e \ \frac{\Delta S}{\Delta s_2} = \overline{s}_1$. Desse modo, a base de dados conforme a Tabela 4.2 pode ser construída para condições normais de operação.

η	<i>s</i> ₁	<i>s</i> ₂	S	$s_1 \frac{\Delta S}{\Delta s_1}$	$s_2 \frac{\Delta S}{\Delta s_2}$	$\overline{s}_1 \frac{\Delta S}{\Delta s_1}$	$\overline{s}_2 \frac{\Delta S}{\Delta s_2}$
1	0	0	0	0	0	1	1
2	0	1	1	0	1	0	0
3	1	0	1	1	0	0	0
4	1	1	1	0	0	0	0

Tabela 4.2 – Base de dados para Exemplo 1

Circuito aberto Curto circuito

Primeiro suponha que uma falha de circuito aberto foi configurada. Observe que, para $\eta = 1$, a falha não poderia ser detectada como um circuito aberto (S = 0) pois o resultado é o que seria esperado para a saída. Por outro lado, de acordo com a Tabela 4.2, se a falha for detectada enquanto $\eta = 2$, a chave é conhecida como sendo em s_2 , pois é a única chave para a qual $s_i \frac{\Delta S}{\Delta s_i} = 1$ em condições normais. Da mesma forma, se $\eta = 3$, a falha é detectada na chave s_1 . E por fim, se $\eta = 4$, a falha não seria detectada.

Considerando o caso em que uma falha de curto-circuito esteja configurada, note que a mesma só pode ser detectada quando $\eta = 1$. No entanto, como pode ser visto na Tabela 4.2, ambas as chaves satisfazem as condições de teste simultaneamente e, dessa forma a falha não pode ser isolada. Este fato se deve a baixa hard tolerance para curto-circuitos nessa configuração de chaves em específico, visto que esse tipo de falha elimina completamente a influência da chave saudável na saída.

Com o intuito de tornar mais claro o entendimento do algoritmo de identificação será realizado um breve apanhado das suas etapas. Para que o algoritmo em questão seja executado

de maneira satisfatória e assim entre em operação, é necessário o recebimento de uma *flag* positiva do algoritmo de detecção. Assim, o tipo de falha é determinado como o oposto do *S* desejado. Posteriormente, o algoritmo de identificação verifica se existe apenas uma chave que satisfaça as condições de teste ((4.13) para falhas de circuito aberto e (4.14) para falhas de curto-circuito), caso este em que a localização é prontamente determinada. Mas se houver mais de uma chave candidata, o algoritmo identifica uma condição de teste em específico que é sensível apenas a um subconjunto dentre as candidatas, redefine os estados do modelos do sistema $\hat{x}[k] \leftarrow x[k]$ para iniciar uma nova detecção e ignora o algoritmo de roteamento para impor a condição de teste no sistema. Se a falha ainda persistir, o novo conjunto reduzido de chaves candidatas será o subconjunto sensível, caso contrário, será o subconjunto que não é sensível à ultima condição de teste. O procedimento deve ser repetido até que a chave s_i esteja isolada ou ainda até que a identificação não possa ser mais precisa (as chaves restantes são sensíveis as mesmas condições de teste).

No que diz respeito ao critério de parada, dependendo da configuração das chaves, a presença de redundâncias pode não permitir a identificação precisa de uma única chave. No entanto, quando essa situação acontece, a chave viável se torna inutilizável por se encontrar desconectada do circuito ou curto-circuitada pela falha. Esse evento pode ocorrer, por exemplo, nas configurações em série das Figuras 4.1(b) e 4.1(d) na ocasião em que ocorre uma falha de circuito aberto. O efeito dual é esperado nas configurações paralelas das Figuras 4.1(c) and 4.1(e), as quais a chave viável é curto-circuitada devido a um curto-circuito na outra chave.

Por fim, uma vez que é identificado o conjunto de chaves não utilizáveis (em falha ou desativada), o conjunto defeituoso Φ_f é incrementado com

$$\Phi_f[k] = \Phi_f[k-1] \cup j \quad , \quad \forall j \in \Phi \, : \, s_i(j) = 1 \tag{4.16}$$

para todo s_i detectado com falha de circuito aberto (onde j representa os conjuntos de chaves η tais que $s_i(\eta) = 1$ não são mais passíveis de utilização) e

$$\Phi_f[k] = \Phi_f[k-1] \cup j \quad , \quad \forall j \in \Phi \, : \, s_i(j) = 0 \tag{4.17}$$

para todo s_i detectado com falha de curto-circuito (conjunto de chaves tais que $s_i(\eta) = 0$ não são mais passíveis de utilização).

Assim, o produto final do algoritmo de identificação é o conjunto Φ_f de combinações de chaves que devem ser evitadas. Uma vez estabelecido Φ_f , essa informação é repassada para o algoritmo de roteamento.

4.5 ALGORITMO DE ROTEAMENTO

No que diz respeito ao algoritmo de roteamento pode-se dizer que o mesmo é uma rotina de supervisão instituída para escolher as chaves que estarão ativas, com base no comportamento de chaveamento desejado dado *S*, determinado por uma lei de chaveamento que objetiva estabilizar o sistema, conforme abordado no Capítulo 2, e deve também ser capaz de se adaptar aos casos que sejam constatados em falha. Uma vez que o algoritmo é iniciado, o conjunto de combinações possíveis, Φ_p é inicializado como:

$$\Phi_p[0] = \Phi. \tag{4.18}$$

Como primeira tarefa estabelecida, o algoritmo de roteamento tem por objetivo evitar as combinações que foram afetadas por falhas anteriores. Esse procedimento é efetuado eliminando os elementos do conjunto Φ_f pertencentes aos conjunto Φ_p , isto é:

$$\Phi_p[k] = \Phi_p[k-1] \setminus \Phi_f[k] \quad , \quad \forall k \ge 1.$$
(4.19)

A segunda tarefa delegada ao algoritmo é reduzir os modos de operação possíveis para aqueles que resultam na saída desejada *S*, conjunto este definido como Φ_S . Para isso faz-se necessário definir Φ_0 como o subconjunto de Φ para o qual S = 0. De modo análogo, faz-se necessário definir Φ_1 como o subconjunto de Φ para o qual S = 1. Desse modo, tem-se:

$$\Phi_S[k] = \Phi_p[k] \setminus \Phi_1 \quad , \quad \text{se} \quad S = 0, \tag{4.20}$$

$$\Phi_S[k] = \Phi_p[k] \setminus \Phi_0 \quad , \quad \text{se} \quad S = 1. \tag{4.21}$$

O algoritmo em questão também possui por objetivo de reduzir o desgaste das chaves, o que também implica em reduzir as chances de falhas nas mesmas, prolongando assim sua vida útil. Este objetivo é alcançado através de dois critérios de decisão: (i) minimização do número de chaveamentos e (ii) distribuição da comutação entre as chaves menos utilizadas. Note que, sem o estabelecimento desses critérios, comutar todas as n_s chaves em estado 'desligado' (o que resulta em S = 0) para todas as n_s chaves em estado 'ligado' (o que resulta em S = 1), e vice-versa, seria uma forma eficaz, porém muito ineficiente de se controlar o sistema.

Para implementar o critério (i), suponha que em uma iteração k-1 tenhamos S[k-1], e em k tenhamos S[k]. Se S[k] = S[k-1], não comute (mantenha $\eta[k] = \eta[k-1]$). Se $S[k] \neq S[k-1]$, então o conjunto de possibilidades que minimizam o número de chaveamentos (Φ_m) é:

$$\Phi_m[k] = \arg \min_{j \in \Phi_S} \sum_{i=1}^{n_s} \left| s_i(j[k]) - s_i(\eta[k-1]) \right|.$$
(4.22)

A ideia por trás da Equação (4.22) se dá do seguinte modo: quanto maior o número de chaves que mudariam de estado no caso de η ter sido escolhido para ser o modo *j*, maior o valor do somatório. Desse modo, as configurações *j* com menor número de chaveamentos resultam na melhor escolha para a combinação que resulta no sinal *S* desejado.

Considerando que $\Phi_m[k]$ pode conter mais de um elemento, podemos escolher o modo que tem o menor uso recente de média de chaveamento, como proposto pelo critério (**ii**), que é o conjunto:

$$\Phi_T[k] = \arg \max_{j \in \Phi_m} \sum_{i=1}^{n_s} T_i(j[k])$$
(4.23)

onde T_i , $i \in \{1, ..., n_s\}$, é um contador que é reinicializado a cada vez que s_i comute, contando assim o tempo passado sem trocar s_i , com o objetivo de diagnosticar quanto cada chave muda de estado em média, considerando um cenário de longo prazo. No entanto, o critério (**ii**) é adotado como um elemento que promove o desempate, já que reduzir o número de chaveamentos do critério (**i**) é uma maneira mais eficaz para se reduzir o uso das chaves, assim como as perdas associadas ao chaveamento. No caso de $\Phi_T[k]$ ainda ter mais de um elemento, o que significa que existem modos de operação que satisfazem a ambos os critérios, qualquer um deles pode ser escolhido como o modo de operação atual. Dessa forma, sem perda de generalidade, pode-se escolher o primeiro elemento de $\Phi_T[k]$, como em:

$$\eta[k] = \Phi_T[k](1). \tag{4.24}$$

Em resumo, a Equação (4.24) resulta em uma combinação de chaves η que emula *S* (estabilizando o sistema chaveado), evitando também combinações que tenham sido sinalizadas com estado de falha, seja qualquer a natureza já abordada anteriormente, e ainda minimiza as perdas vinculadas ao chaveamento e o desgaste das chaves. Se o conjunto Φ_T na Equação (4.24) for vazio, isto significa que uma falha crítica ocorreu e o sistema não mais pode ser reparado de maneira *online*.

4.6 CONSIDERAÇÕES FINAIS DO CAPÍTULO

Neste capítulo foi verificado o método proposto para detecção de falhas em circuitos digitais e/ou chaveados uma vez que se conheça, de modo determinístico, o modelo a ser estudado. Também foi apresentada a técnica de identificação de falhas para circuitos digitais e/ou chaveados. As técnicas aqui tratadas podem ser aplicadas a uma vasta classe de sistemas chaveados tais como: conversores CC-CC, inversores, dentre outros dispositivos que utilizam chaves ele-trônicas.

5 SIMULAÇÃO E RESULTADOS NUMÉRICOS

No Capítulo 2 do presente trabalho foi apresentada uma técnica de controle que apresentou como grande vantagem o controle de seguimento de referência para sistemas chaveados do tipo afim. No entanto, na ocorrência de um eventual falha, a técnica se mostrou incapaz de lidar com o problema por si só. No presente capítulo, será unificada a técnica exposta no Capítulo 2 com as contribuições apontadas nos Capítulos 3 e 4, utilizando como base o conversor do exemplo da Subseção 2.2.2, com o intuito de explicitar as vantagens atribuídas a aplicação do algoritmo de detecção, identificação e roteamento proposto.

Considere a Figura 2.4 e a Tabela 2.1, que representam o conversor que será tratado no presente capítulo. Conforme anunciado na Seção 4.1, a chave representada na Figura 2.4 será substituída pelo arranjo de chaves proposta na Figura 4.1-(f) com o intuito de efetuar a redundância de *hardware*, dando então possibilidade à tolerância a falhas, no que diz respeito à chave.

Assumi-se que dada uma referência $x_{ref} = [i_{ref} \ V_{ref}]'$, onde i_{ref} e V_{ref} correspondem aos valores da Tabela 2.1, com intuito de rastrear segundo a mesma lei de chaveamento apresentada no Capítulo 2, garantindo assim que o sinal de chaveamento *S* possa ser conhecido em tempo real. A dinâmica de malha fechada é apresentada na Equação (4.8), de modo que

$$f_{S}(x,t) = A_{S}x + b_{S} , \quad S \in \{0,1\},$$

$$\operatorname{com} x = \begin{bmatrix} i_{L} & V_{c} \end{bmatrix}' \text{ e as matrizes } A_{0}, b_{0}, A_{1}, b_{1} \text{ respectivamente dadas por:}$$

$$\begin{bmatrix} 0 & 0 \\ 0 & -\frac{1}{(RC)} \end{bmatrix}, \begin{bmatrix} V_{in}/L \\ 0 \end{bmatrix}, \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{(RC)} \end{bmatrix}, \begin{bmatrix} 0 \\ 0 \end{bmatrix}.$$

$$(5.2)$$

onde as matrizes com índice 0 representam a chave *S* em estado de condução, ou seja, fechada, e o índice 1 representa a chave *S* em estado de bloqueio, ou seja, aberta, ambas em conformidade com a modelagem e simulação anunciada no Capítulo 2.

Como já tratado no Capítulo 4, o algoritmo de detecção compara o modelo ideal (sem falhas e sem ruído) com as saídas do sistema real, que neste caso contempla falhas de comutação e ruído. No que diz respeito ao ruído, assumimos que a medida de *x* (estados de saída) é afetada por um ruído gaussiano de variância 10^{-5} . Considerando a característica de dinâmica apresentada pelo referido sistema, para uma boa relação entre manter o desvio do estado razoavelmente baixo durante a detecção e mitigar as chances de detecções não verdadeiras, devido à influência do ruído, foi estabelecida uma margem de erro $\varepsilon = 10\%$, em relação ao ponto de operação desejado x_{ref} e uma persistência de $\rho = 10^{-6}$ s. Além disso, a detecção de erro no sistema é validada para i_L apenas¹.

A forma canônica da Soma de Produtos para *S* e sua forma canônica equivalente de Produtos de Soma para o arranjo de chaves considerados são respectivamente dadas por

$$S = s_1 s_2 + s_3 s_4 + s_1 s_4 s_5 + s_2 s_3 s_5$$
(5.3)

$$= (s_1 + s_3) (s_2 + s_4) (s_1 + s_4 + s_5) (s_2 + s_3 + s_5),$$
(5.4)

a partir das quais podemos concluir que a *hard tolerance* é 2 (para ambos os circuitos abertos e curtos), a *soft tolerance* é 4 e a tabela verdade para a configuração atual é exemplificada na Tabela 4.1.

De acordo com a Equação (4.12), temos as seguintes funções de sensibilidade:

$$\frac{\Delta S}{\Delta s_1} = s_2 \,\overline{s_3} + \overline{s_3} \,s_4 \,s_5 + s_2 \,\overline{s_4} \,\overline{s_5} \tag{5.5}$$

$$\frac{\Delta S}{\Delta s_2} = s_1 \,\overline{s_4} + s_3 \,\overline{s_4} \,s_5 + s_1 \,\overline{s_3} \,\overline{s_5} \tag{5.6}$$

$$\frac{\Delta S}{\Delta s_3} = \overline{s_1} \, s_4 + s_3 \, \overline{s_4} \, s_5 + s_4 \, \overline{s_2} \, \overline{s_5} \tag{5.7}$$

$$\frac{\Delta S}{\Delta s_4} = \overline{s_2} \, s_3 + s_1 \, \overline{s_2} \, s_5 + s_3 \, \overline{s_4} \, \overline{s_5} \tag{5.8}$$

$$\frac{\Delta S}{\Delta s_5} = \overline{s_1} \, s_2 \, s_3 \, \overline{s_4} + s_1 \, \overline{s_2} \, \overline{s_3} \, s_4. \tag{5.9}$$

As possibilidades de teste para η , às quais *S* é sensível quando uma falha é caracterizada, podem ser observadas por meio da Tabela 4.1. As chaves candidatas a estarem em falha são obtidas pelo agrupamento das condições de η , uma vez que a Equação (4.13) é satisfeita, indicando falhas de circuito aberto e a Equação (4.14) é satisfeita, indicando falhas de curto-circuito, conforme a Tabela 5.1. Todas as informações contidas na Tabela 5.1 podem ser geradas automaticamente por meio do algoritmo de identificação, uma vez que a expressão *booleana* (5.3) esteja estabelecida.

5.1 SIMULAÇÃO DO SISTEMA COM ALGORITMO PROPOSTO

De modo a tornar mais clara a explicação dos gráficos que serão apresentados a seguir, será estabelecida as condições com as quais o circuito é colocado em operação. Para a simu-

¹Resultados semelhantes foram obtidos para este sistema com detecção baseada em V_c apenas e também para os estados completos.

lação, as condições iniciais são nulas e todas as chaves atendem os requisitos normais para funcionamento. Com o intuito de validar a teoria proposta até o presente momento, um total de quatro falhas de chaveamento serão impostas ao circuito: (i) uma falha de curto-circuito em s_3 em t = 0.5ms; (ii) uma falha de circuito aberto em s_4 em t = 1.0ms; (iii) uma falha de curto-circuito em s_2 em t = 1.5ms; (iv) uma falha de circuito aberto em s_1 em t = 2.0ms. Dessa forma aproveita-se ao máximo a *soft tolerance*, onde qualquer que seja o *S* desejado, poderá ser obtido apenas pela comutação de s_5 .

η	candidatas a curto-circuito	candidatas a circuito aberto
$\{1, 2, 31, 32\}$	_	_
{9}	<i>s</i> ₁	—
{17}	<i>s</i> ₂	-
{3}	<i>s</i> ₃	—
{5}	<i>S</i> 4	-
$\{4, 10, 11, 12\}$	s_1, s_3	—
$\{6, 18, 21, 22\}$	s_2, s_4	-
{13}	s_1, s_4, s_5	—
{19}	<i>s</i> ₂ , <i>s</i> ₃ , <i>s</i> ₅	—
{28}	—	<i>s</i> ₁
{30}	-	<i>s</i> ₂
{16}	_	<i>s</i> ₃
{24}	—	<i>S</i> 4
$\{25, 26, 27, 29\}$	—	s_1, s_2
$\{7, 8, 15, 23\}$	_	<i>s</i> ₃ , <i>s</i> ₄
$\{20\}$	_	s_1, s_4, s_5
{14}	_	<i>s</i> ₂ , <i>s</i> ₃ , <i>s</i> ₅

Tabela 5.1 – Condições de teste de η para identificar chaves candidata a estarem em falha.

Para validação, o resultado obtido na Figura 5.1 mostra o sistema submetido às falhas propostas na Subseção 5.1, efetuando o rastreamento da referência, porém sem a inserção de ruídos. Pode-se observar que o conversor atinge o resultado proposto em projeto.



Figura 5.1 – Saída do sistema submetido a falhas, sem ruído.

Fonte: Produção do autor.

De modo semelhante, a Figura 5.2 apresenta a dinâmica do conversor em relação às equações de paridade (modelo), com as quais são efetuadas as comparações para gerar a flag de detecção de falhas. No detalhe aproximado da Figura 5.2 pode-se notar que quando ocorre o erro, o modelo é atualizado para o valor em que o estado do conversor se encontra, visto que uma nova avaliação irá ocorrer para apurar o desdobramento da falha ou não do sistema. Pode-se também notar que para esta planta, as falhas de curto-circuito são mais incisivas. Esta característica está vinculada ao fato das matrizes de dinâmica A_0 e A_1 , uma vez que a parte real do autovalor de A_1 é mais negativo, sendo -1.67×10^4 (menor em relação a A_0) e da matriz A_0 é -3.33×10^4 (maior em relação a A_1). Isso significa que no modo de curto-circuito os estados sofrem maiores maiores variações com o tempo.

Uma vez apresentada a eficácia da proposta de controle anunciada no presente trabalho, é inserido um ruído, conforme descrito na Subseção 5, e avalia-se o comportamento segundo a Figura 5.3.



Figura 5.2 – Comparativo entre o modelo e o conversor Buck-Boost.

Figura 5.3 – Resultado da simulação, com a inserção de ruído.



Fonte: Produção do autor.

O sinal de chaveamento proveniente do controle é mostrado na Figura 5.4. A vantagem do chaveamento assíncrono pode ser observada durante a ocorrência de falhas, onde *S* permanece o mesmo, ou seja, impõe um comportamento constante, até que a falha seja totalmente diagnosticada e corrigida.





Fonte: Produção do autor.

A variável η indica a combinação de chaves conforme mostrado na Figura 5.5, associada também com a *flag* de indicação do status do sistema quanto a falhas. Além disso, na Figura 5.5 pode-se observar que a combinação de chaves são bem distribuídas ao longo do tempo, devido aos critérios estabelecidos no algoritmo de roteamento (vide Seção 4.5). Outra característica que deve ser salientada é que a única vez que o algoritmo necessitou impor condições de teste foi durante a primeira falha. Para um melhor esclarecimento, estes casos serão avaliados em maiores detalhes segundo a Figura 5.6. Para as demais falhas, basta observar que, em comparação direta com a tabela, foi possível encontrar sobre qual chave o modo aplicado era sensível.



Figura 5.5 – Combinação de chaves η (detalhe superior do gráfico). A *flag* de detecção (detalhe inferior do gráfico).

Fonte: Produção do autor.

O atual valor de i_L (sistema) e \hat{i}_L (modelo) estão apresentados na Figura 5.6 por um pequeno período em torno do tempo da primeira falha. Observe que devido à divergência do sistema em relação ao modelo até o ponto em que a falha é detectada e a *flag* é configurada como 2 (condição de falha em que não se identificou a causa), visto que o algoritmo não consegue identificar a localização da falha. Nesse instante o modelo é reconfigurado para coincidir com o sistema novamente, de maneira que se possa inicializar outros testes. Tal teste se faz necessário, uma vez que a falha detectada com $\eta = 19$ conforme a Figura 5.6. Como se pode ver na Tabela 5.1, a combinação 19 é certamente um curto-circuito, mas os locais possíveis são as chaves s_2 , s_3 e s_5 . Assim, o algoritmo prossegue para um teste com $\eta = 3$, que por sua vez é sensível apenas a s_3 . Como o modelo e o sistema divergem novamente, a falha se caracteriza em s_3 . A partir desse ponto o chaveamento é definido para $\eta = 21$, que não é afetado pela falha e pode restaurar o sistema.

5.2 CONSIDERAÇÕES FINAIS DO CAPÍTULO

No presente capítulo foi possível verificar e validar a eficácia do método de redundância, detecção, identificação e roteamento apresentado ao longo dos Capítulos 3 e 4. A técnica se

mostrou satisfatória, conseguindo, uma vez estabelecida a expressão booleana, gerenciar um arranjo de chaves para se obter uma saída desejada. Além disso também provou obter uma boa performance no que diz respeito a detecção e identificação de falhas.

Características como essas anteriormente apresentadas podem ser aplicadas aos mais diversos contextos que utilizam a ideia de sistemas chaveados, uma vez que se objetiva elevar o nível de confiabilidade do sistema, disponibilidade da planta e melhoria de segurança com a vertente do controle tolerante a falhas.

Figura 5.6 – *Zoom* do comportamento do sistema e do modelo durante a primeira detecção de falha.



Fonte: Produção do autor.

6 CONCLUSÕES

O presente trabalho expôs os principais aspectos no que tange ao assunto de controle tolerante a falhas em sistemas chaveados, efetuando uma análise sobre um contexto geral, assim como as maneiras de se efetuar a tolerância e executar o controle. Para uma melhor compreensão dos aspectos que envolvem o tema investigado neste trabalho, o Capítulo 2 apresentou um levantamento das principais características e propriedades do controle tolerante a falhas da já consolidada técnica de controle robusto proposto em (TROFINO et al., 2011a), (TROFINO et al., 2011b) e (SCHARLAU et al., 2013). Foi também apresentado um conversor *Buck-Boost* como objeto de estudo e aplicados os métodos de controle sobre o mesmo para avaliar o comportamento e a funcionalidade da técnica. Nos Capítulos 3 e 4 foi apresentada a proposta de tolerância a falhas que contempla detecção, identificação e roteamento *online*. No Capítulo 5 foi retomado o objeto de estudo anunciado no Capítulo 2 e efetuadas as atribuições do algoritmo proposto, de modo a verificar a eficácia da nova técnica e sua aplicabilidade.

Com a união do método de controle robusto apresentado em (TROFINO et al., 2011a) e a junção das propostas apresentadas no Capítulo 4, segundo (PATTON, 1997) surge então uma nova abordagem de um método de controle híbrido. Esta abordagem pode ser caracterizada como um método de controle inteligente, uma vez que apresenta um algoritmo capaz de tomar decisões de maneira online e segundo o cenário que vem as falhas se configuram, sem alterar a natureza do controlador.

Como contribuição ao meio científico, o presente trabalho apresentou uma forma diferente de efetuar tolerância a falhas aplicada a chaves eletrônicas, sem a necessidade de se utilizar observadores de estados. Além disso a nova proposta ganha um destaque relevante, visto que não existe a necessidade de linearizar o sistema para tratá-lo, uma vez que apresente característica chaveada, fator este que vem a contribuir de forma singular.

Para prospecções futuras de novos trabalhos, uma possibilidade de pesquisa seria a identificação automática de que um reparo de uma chave que, anteriormente estava danificada e foi substituída, volte a operação sem que o algoritmo precise ser informado. Técnicas de controle baseadas em inteligência artificial também podem ser exploradas para a reconfiguração online das chaves.

REFERÊNCIAS BIBLIOGRÁFICAS

AHMED, A. Eletronica de potencia. [S.l.]: Pearson Education do Brasil, 2000.

BABA, D. Benefits of a multiphase buck converter. **Texas Instruments Incorporated**, 2012. 2012.

BARBI, I. Projetos de fontes chaveadas. Florianópolis: Edição do autor, 2001. 2001.

BEARD, R. V. Failure accommodation in linear systems through self-reorganization. Tese (Doutorado) — Massachusetts Institute of Technology, 1971.

BLANKE, M. Fault-tolerant control systems. In: Advances in Control. [S.l.]: Springer, 1999. p. 171–196.

BLANKE, M.; FREI, W. C.; KRAUS, F.; PATTON, J. R.; STAROSWIECKI, M. What is fault-tolerant control? **IFAC Proceedings Volumes**, 2000. Elsevier, v. 33, n. 11, p. 41–52, 2000.

BLANKE, M.; IZADI-ZAMANABADI, R.; BØGH, S. A.; LUNAU, C. P. Fault-tolerant control systems?a holistic view. **Control Engineering Practice**, 1997. Elsevier, v. 5, n. 5, p. 693–702, 1997.

Blanke, M.; Staroswiecki, M.; Wu, N. E. Concepts and methods in fault-tolerant control. In: **Proceedings of the 2001 American Control Conference. (Cat. No.01CH37148)**. [S.l.: s.n.], 2001. v. 4, p. 2606–2620 vol.4. ISSN 0743-1619.

CHEN, A.; HU, L.; CHEN, L.; DENG, Y.; HE, X. A multilevel converter topology with fault-tolerant ability. **IEEE Transactions on Power Electronics**, 2005. v. 20, n. 2, p. 405–415, March 2005.

CHOI, B. Pulsewidth modulated DC-to-DC power conversion: circuits, dynamics, and control designs. [S.l.]: John Wiley & Sons, 2013.

DEAECTO, G. S.; GEROMEL, J. C.; GARCIA, F. S.; POMILIO, J. A. Switched affine systems control design with application to dc–dc converters. **IET control theory & applications**, 2010. IET, v. 4, n. 7, p. 1201–1210, 2010.

Eterno, J. S.; Weiss, J. L.; Looze, D. P.; Willsky, A. Design issues for fault tolerantrestructurable aircraft control. In: **1985 24th IEEE Conference on Decision and Control**. [S.l.: s.n.], 1985. p. 900–905.

FARACI, V. Calculating failure rates of series/parallel networks. **The Journal of Alion? s, System Reliability Center**, 2006. 2006.

FILIPPOV, A. F. Differential equations with discontinuous righthand sides: control systems. [S.1.]: Springer Science & Business Media, 1988.

FLOYD, T. Sistemas digitais: fundamentos e aplicações. [S.l.]: Bookman Editora, 2009.

Gertler and J. Robust fdi systems and h/sub /spl infin//-optimization-disturbances and tall fault case. In: **Proceedings of 32nd IEEE Conference on Decision and Control**. [S.l.: s.n.], 1993. p. 1710–1715 vol.2.

JOHANSSON, M. **Piecewise linear control systems**. Tese (Doutorado) — Ph. D. Thesis, Lund Institute of Technology, Sweden, 1999.

JONES, H. L. Failure detection in linear systems. Tese (Doutorado) — Massachusetts Institute of Technology, 1973.

LEE, J. C.; KIM, T. J.; KANG, D. W.; HYUN, D. S. A control method for improvement of reliability in fault tolerant NPC inverter system. In: **Proceedings of the 37th IEEE Power Electronics Specialists Conference**. Jeju, South Korea: [s.n.], 2006. p. 1–5.

LIBERZON, D. Switching in systems and control. [S.1.]: Springer Science & Business Media, 2003.

LIMA, E. L. Análise real: funções de uma variável. **Coleçao Matemática Universitária**, **IMPA, Rio de Janeiro**, 2007. 2007.

LIN, H.; ANTSAKLIS, P. J. Stability and stabilizability of switched linear systems: a survey of recent results. **IEEE Transactions on Automatic control**, 2009. IEEE, v. 54, n. 2, p. 308–322, 2009.

LIU, T.-H.; FU, J.-R.; LIPO, T. A. A strategy for improving reliability of field-oriented controlled induction motor drives. **IEEE Transactions on Industry Applications**, 1993. v. 29, n. 5, p. 910–918, September 1993.

MENDELSON, E. Algebra Booleana E Circuitos De Chaveamento. [S.l.]: McGraw-Hill, 1977.

MILJKOVIĆ, D. Fault detection methods: A literature survey. In: IEEE. **MIPRO**, 2011 proceedings of the 34th international convention. [S.I.], 2011. p. 750–755.

PATTON, R. J. Fault-tolerant control: the 1997 situation. **IFAC Proceedings Volumes**, 1997. Elsevier, v. 30, n. 18, p. 1029–1051, 1997.

PATTON, R. J.; CHEN, J. **Robust model-based fault diagnosis for dynamic systems**. London: Kluwer Academic Publishers, 1999.

PHAM, H. Reliability of systems with multiple failure modes. In: **Handbook of Reliability Engineering**. [S.l.]: Springer, 2003. p. 19–36.

REED, I. Boolean difference calculus and fault finding. **SIAM Journal on Applied Mathematics**, 1973. SIAM, v. 24, n. 1, p. 134–143, 1973.

SCHARLAU, C. C. et al. Controle de sistemas chaveados e aplicações. 2013. 2013.

SKAFIDAS, E.; EVANS, R. J.; SAVKIN, A. V.; PETERSEN, I. R. Stability results for switched controller systems. **Automatica**, 1999. Elsevier, v. 35, n. 4, p. 553–564, 1999.

SONG, Y.; WANG, B. Survey on reliability of power electronic systems. **IEEE Transactions on Power Electronics**, 2013. IEEE, v. 28, n. 1, p. 591–604, 2013.

STENGEL, R. F. Intelligent failure-tolerant control. **IEEE Control Systems Magazine**, 1991. v. 11, n. 4, p. 14–23, June 1991. ISSN 1066-033X.

TANWANI, A.; DOMÍNGUEZ-GARCÍA, A. D.; LIBERZON, D. An inversion-based approach to fault detection and isolation in switching electrical networks. **IEEE Transactions on Control Systems Technology**, 2011. IEEE, v. 19, n. 5, p. 1059–1074, 2011.

TANWANI, A.; LIBERZON, D. Invertibility of nonlinear switched systems. In: IEEE. **47th IEEE Conference on Decision and Control (CDC 2008)**. [S.1.], 2008. p. 286–291.

TOCCI NEAL S. WIDMER, G. L. M. R. J. **Digital systems : principles and applications**. [S.l.]: Pearson Prentice Hall, 2007.

TROFINO, A.; BARBOSA, K.; COUTINHO, D. Controle robusto. Apostila da disciplina de controle robusto do curso de pós-graduação de engenharia elétrica da UFSC, 2013. 2013.

TROFINO, A.; SCHARLAU, C. C.; DEZUO, T. J.; OLIVEIRA, M. C. de. Stabilizing switching rule design for affine switched systems. In: IEEE. **Decision and Control and European Control Conference (CDC-ECC), 2011 50th IEEE Conference on**. [S.l.], 2011. p. 1183–1188.

TROFINO, A.; SCHARLAU, C. C.; DEZUO, T. J.; OLIVEIRA, M. C. de. Stabilizing switching rule design for affine switched systems. In: IEEE. **2011 50th IEEE Conference on Decision and Control and European Control Conference**. [S.l.], 2011. p. 1183–1188.

UTKIN, V. I. **Sliding modes in control and optimization**. [S.l.]: Springer Science & Business Media, 2013.

VU, L.; LIBERZON, D. Invertibility of switched linear systems. **Automatica**, 2008. Elsevier, v. 44, n. 4, p. 949–958, 2008.

WANG, H.; LISERRE, M.; BLAABJERG, F. Toward reliable power electronics: Challenges, design tools, and opportunities. **IEEE Industrial Electronics Magazine**, 2013. IEEE, v. 7, n. 2, p. 17–26, 2013.

WHITE, R. V.; MILES, F. M. Principles of fault tolerance. In: **Proceedings of the 11th Applied Power Electronics Conference and Exposition** (**APEC**). Montreal, Canada: [s.n.], 1996. v. 1, p. 18–25.

WILLSKY, A.; JONES, H. A generalized likelihood ratio approach to the detection and estimation of jumps in linear systems. **IEEE Transactions on Automatic control**, 1976. IEEE, v. 21, n. 1, p. 108–112, 1976.

Xu, F.; Tan, J.; Wang, X.; Puig, V.; Liang, B.; Yuan, B. Mixed active/passive robust fault detection and isolation using set-theoretic unknown input observers. **IEEE Transactions on Automation Science and Engineering**, 2018. v. 15, n. 2, p. 863–871, April 2018. ISSN 1545-5955.

YANG, Y.; WANG, H.; SANGWONGWANICH, A.; BLAABJERG, F. Design for reliability of power electronic systems. In: **Power Electronics Handbook (Fourth Edition)**. [S.l.]: Elsevier, 2018. p. 1423–1440.